

Abstract

Die fortschreitende Verkleinerung der Transistorstrukturgrößen stellt den Schlüssel des Erfolges der Halbleitertechnik dar. Im tiefen Submikrometerbereich erlangen jedoch Zuverlässigkeitsaspekte von Transistoren eine zunehmende Bedeutung. Speziell die Belastung der Gateoxide nimmt mit dem Wechsel zu jeder neuen Technologiegeneration bedingt durch die steigenden Feldstärken stetig zu. Sollen die in einer modernen Halbleitertechnologie gefertigten Schaltungen Anforderungen an Zuverlässigkeit für eine geforderte Lebensdauer erfüllen, müssen die auftretenden physikalischen Schädigungsmechanismen verstanden und mithilfe von Modellen beschrieben werden können.

In dieser Arbeit soll speziell auf den bei temperaturunterstützter Belastung der Gateoxide von MOS-Feldeffekt-Transistoren erfolgenden ‚Bias-Temperature-Stress‘ eingegangen werden. Die dabei auftretenden Schädigungsmechanismen und die daraus resultierenden Folgen für das einzelne Bauelement und die Schaltung stehen im Fokus der Arbeit.

Zuerst werden in Kapitel 2 die Belastungsbedingungen bei ‚Bias-Temperature-Stress‘ (BTS) eingeführt. Es wird die kausale Kette von den Belastungsbedingungen in einer Schaltung, den einsetzenden Schädigungsmechanismen über die Parameterdegradation bis letztendlich zur Beeinträchtigung der Schaltungsfunktionen und der Lebensdauer einer Schaltung diskutiert. Die dafür notwendige Methodik wird von der messtechnischen Untersuchung der Transistoren bis zu den für die Lebensdaueraussage notwendigen Extrapolationstechniken erläutert.

In Kapitel 3 werden die verschiedenen experimentellen Versuche vorgestellt. Beginnend mit einer Beschreibung des prinzipiellen Ablaufes aller Belastungsexperimente werden darauf folgend Belastung und Charakterisierung der Bauelemente im Einzelnen erklärt. Dabei wird sowohl auf die Bedeutung der einzelnen Transistorparameter, als auch auf die zugrunde liegende Messtechnik für die Parameterextraktion eingegangen. Insbesondere werden homogene und inhomogene Belastungsversuche durchgeführt und miteinander verglichen.

In Kapitel 4 werden die experimentellen Ergebnisse diskutiert. Kapitel 5 ist der physikalischen Modellierung der Transistordegradation nach ‚Bias-Temperature-Stress‘ gewidmet. Eine Gegenüberstellung zu bisherigen Modellen und eine Bewertung der Modellvorhersagequalität schließen dieses Kapitel ab.

In Kapitel 6 werden computergestützte Simulationen von Schaltkreisen behandelt. Nach einem kurzen Überblick der bisher angebotenen Funktionalität derartiger Simulatoren wird die Simulationen geschädigter Schaltungen betrachtet. Bei der schrittweisen Beschreibung der zugrunde liegenden Methodik eines Simulationsablaufes einer belasteten Schaltung wird ein von der bisherigen Praxis abweichender Ansatz erörtert. Darauf aufbauend werden die daraus resultierenden neuen Möglichkeiten und Konsequenzen diskutiert.

Kapitel 7 thematisiert Maßnahmen, mit deren Hilfe die belastungsbedingte Degradation von Schaltungen nach ‚Bias-Temperature-Stress‘ reduziert werden kann. Der Ansatzpunkt dafür kann im prozesstechnischen oder im schaltungstechnischen Bereich liegen. Bei den prozesstechnischen Maßnahmen soll insbesondere auf die Verwendung des Wasserstoff-Isotops Deuterium während der Prozessierung der Bauelemente eingegangen werden. Der positive Einfluss auf die Gateoxidbelastbarkeit wird anhand von experimentellen Vergleichsmessungen vorgestellt und diskutiert. Bei den schaltungstechnischen Maßnahmen wird beispielhaft ein Konzept vorgestellt, das einzelne Bauelemente vor starker Belastung schützen kann. Kapitel 8 gibt einen Ausblick auf die BTS-Problematik zukünftiger Halbleitertechnologien. In Kapitel 9 wird die Arbeit zusammenfasst.