

15. ITG-Fachtagung für Elektronische Medien

26. und 27. Februar 2013, Dortmund

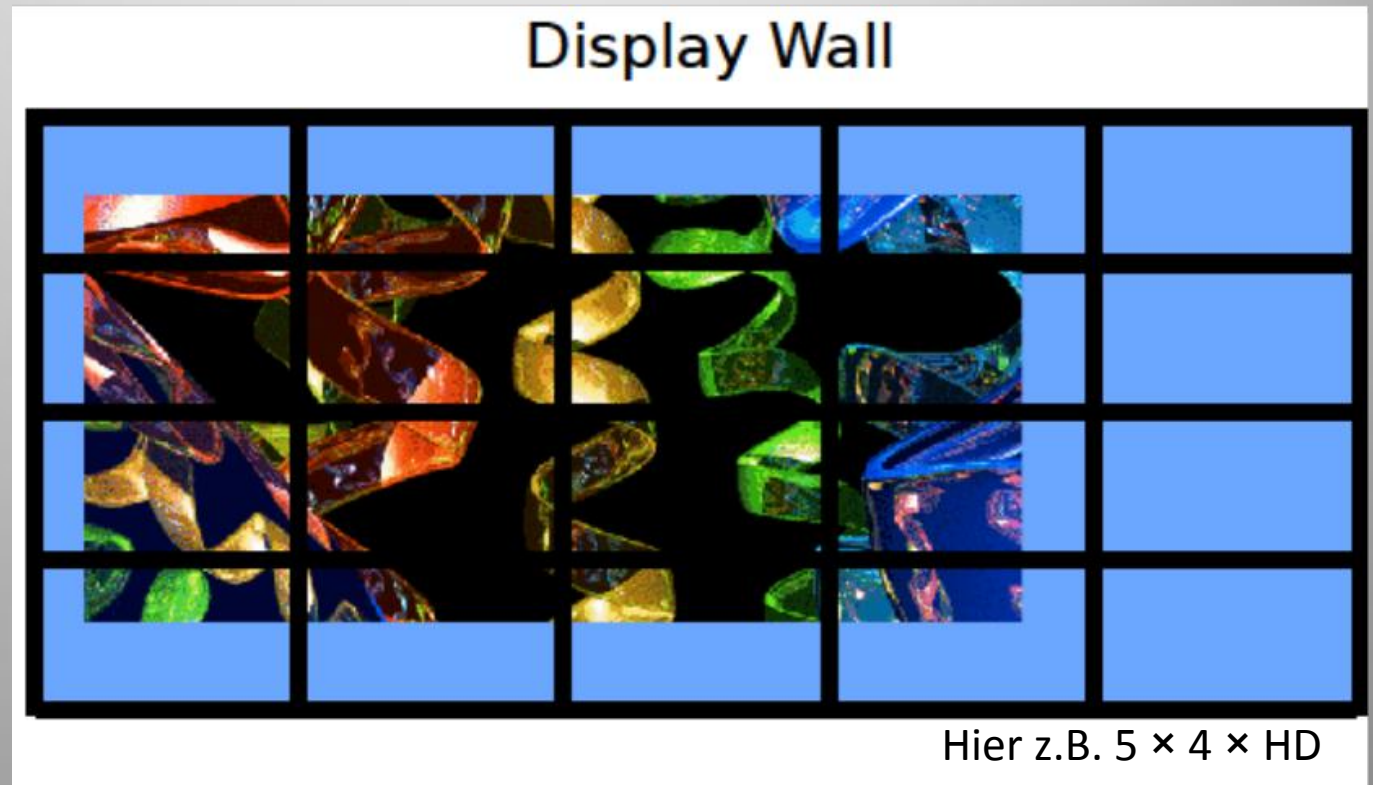
Network Delay Estimation in Reverse Genlock Synchronized Display Walls

Jochen Miroll, Yongtao Shuai and Thorsten Herfet
Universität des Saarlandes, Intel Visual Computing Institute

27. Februar 2013

Visualisierung in sehr hoher Auflösung

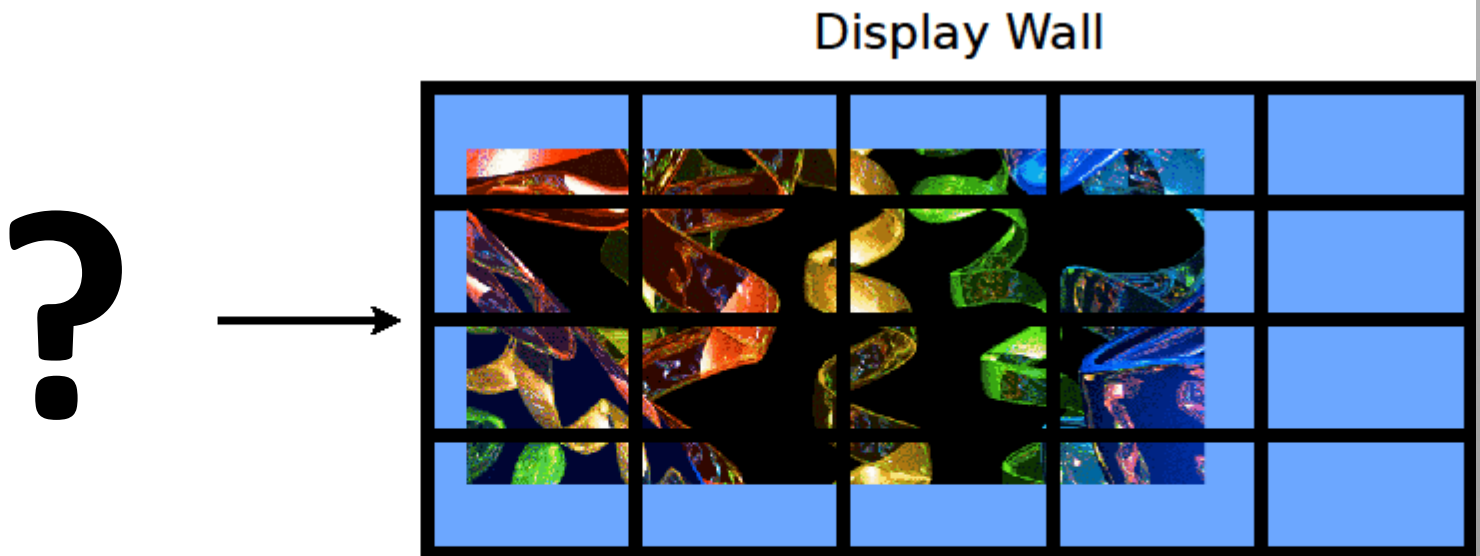
Bildschirmübergreifende Darstellung hochauflösender Inhalte



2

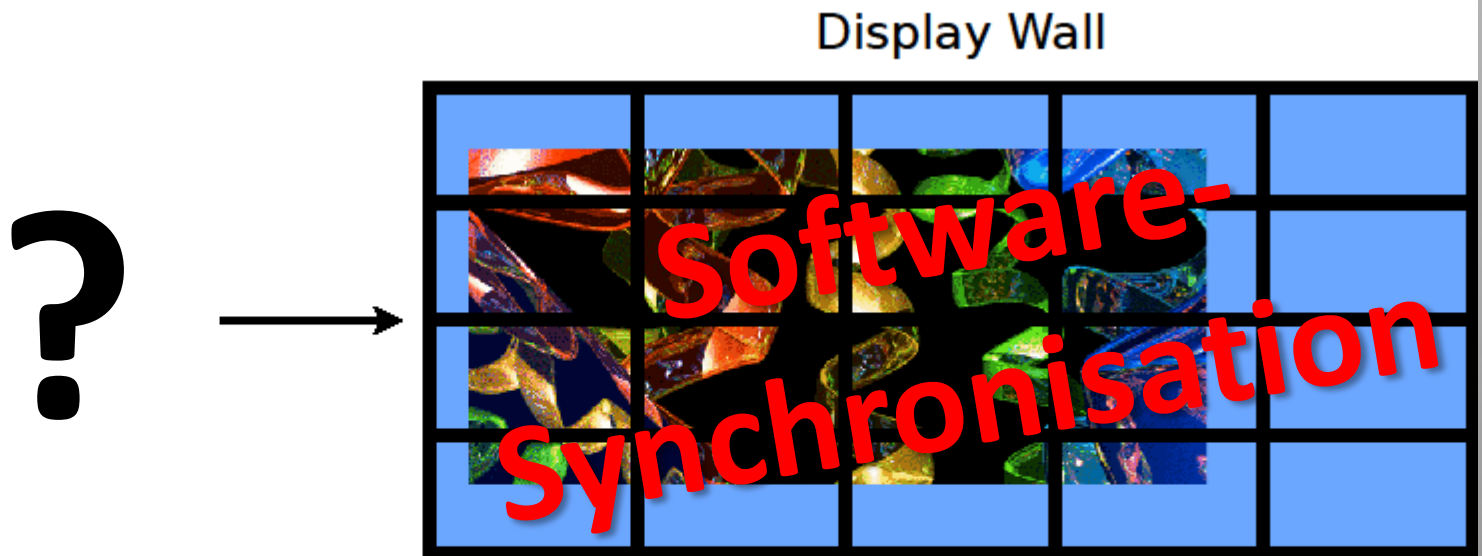
Visualisierung in sehr hoher Auflösung

Software-Lösung zur **synchronen** Darstellung auf **unabhängigen** Displays bei **skalierbarer** Anzahl und **hoher Auflösung** möglich?



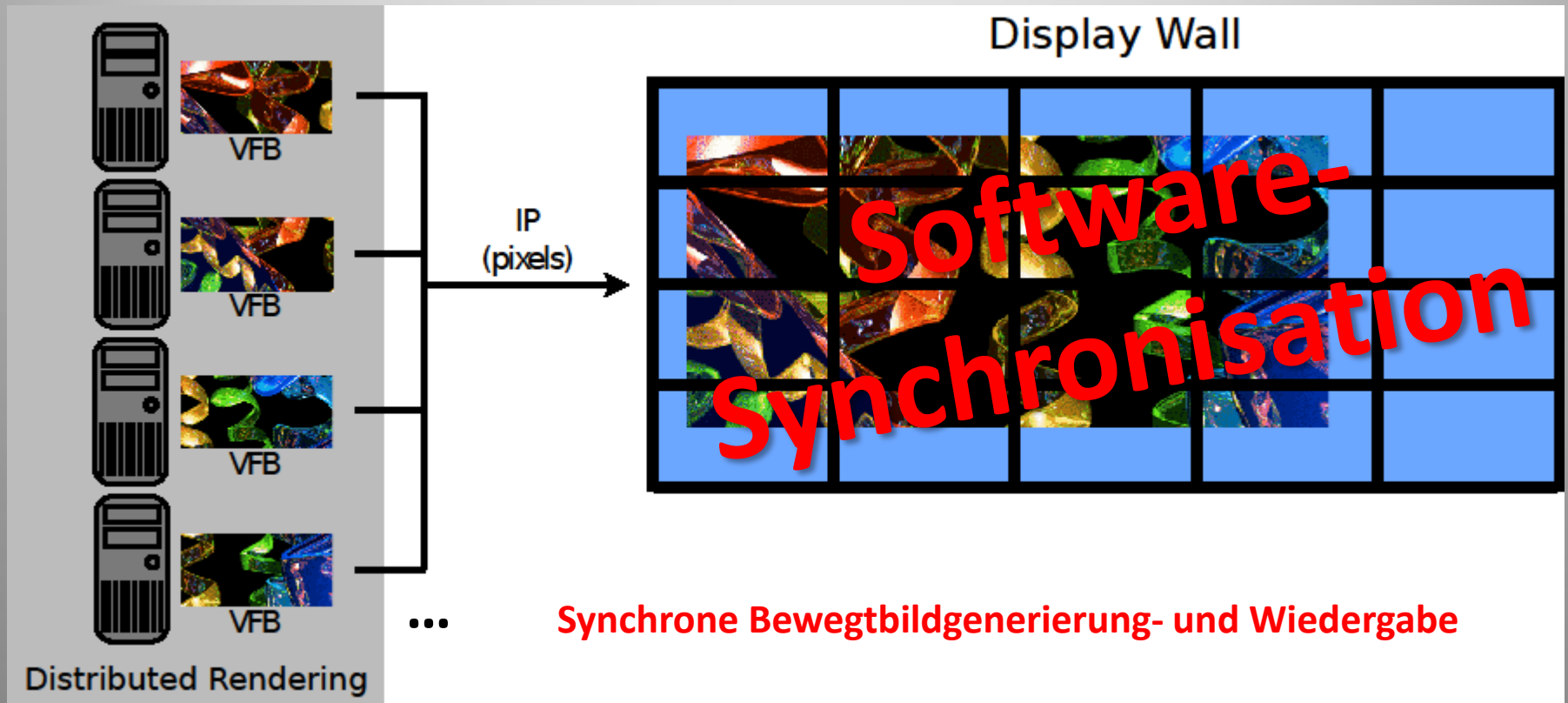
Visualisierung in sehr hoher Auflösung

Software-Lösung zur **synchronen** Darstellung auf **unabhängigen** Displays bei **skalierbarer** Anzahl und **hoher Auflösung** möglich?



Visualisierung in sehr hoher Auflösung

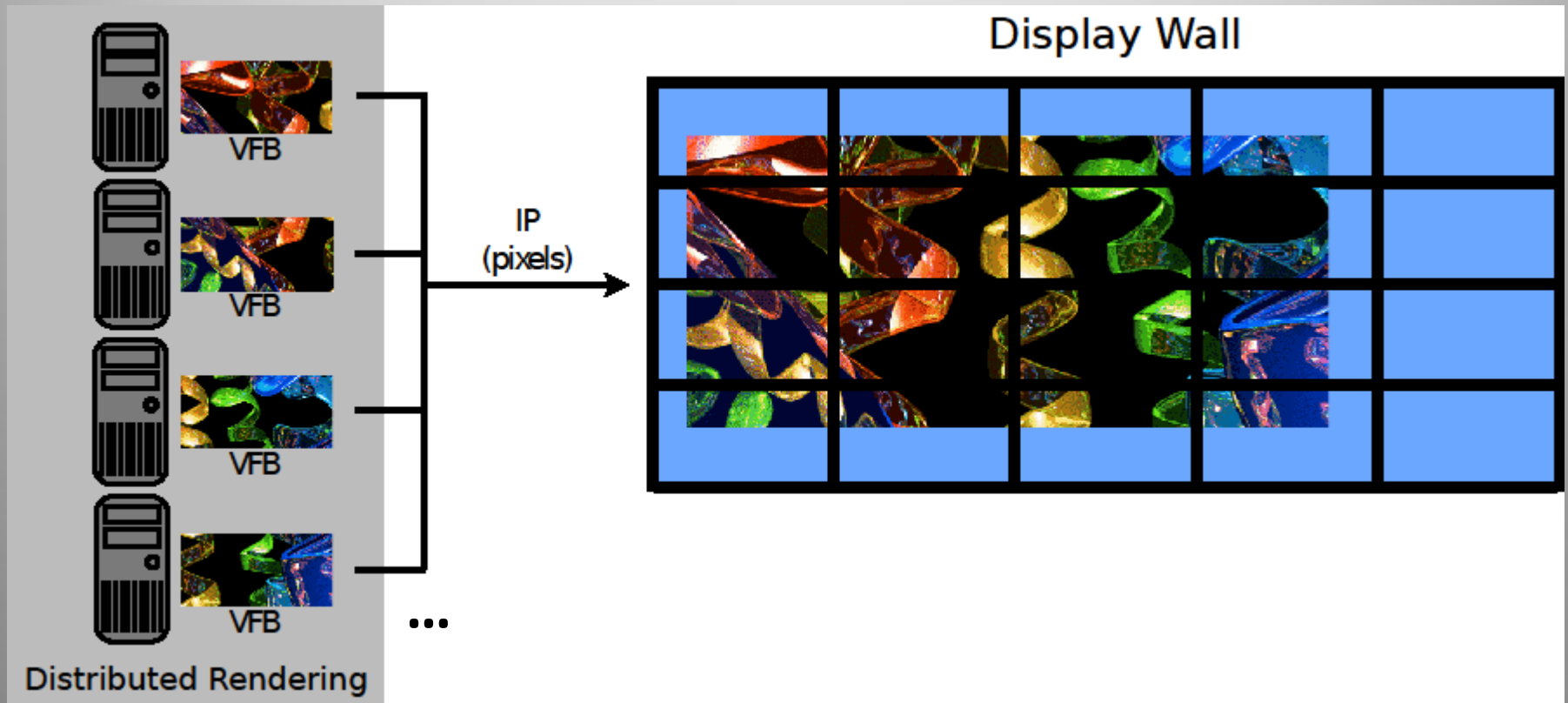
Software-Lösung zur **synchronen** Darstellung auf **unabhängigen** Displays bei **skalierbarer** Anzahl und **hoher Auflösung** möglich?



Rückwärts-Synchronisation in Software

“Reverse Genlock” - Synchronisation der Quellen:

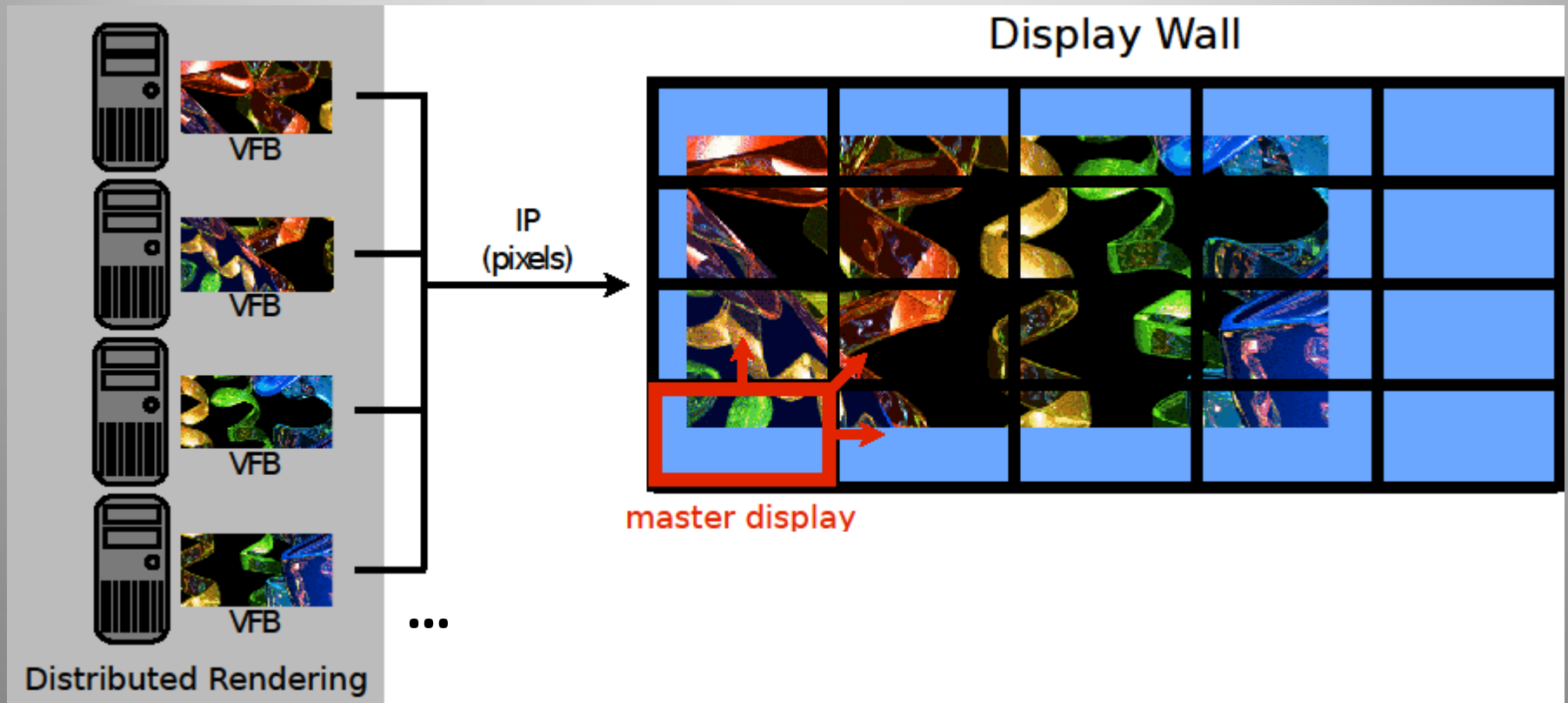
- Senke gibt den Takt vor!



Rückwärts-Synchronisation in Software

“Reverse Genlock” - Synchronisation der Quellen:

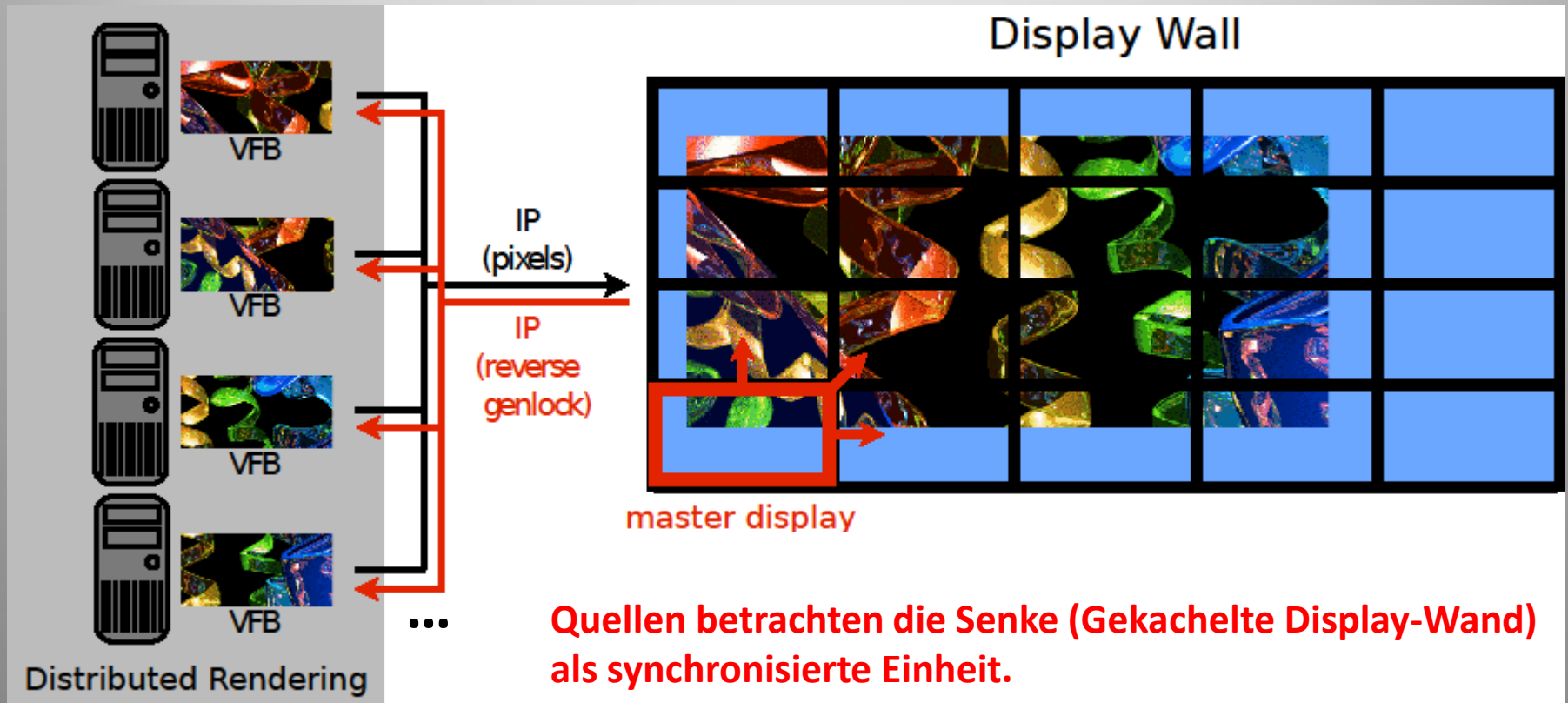
- Senke gibt den Takt vor!



Rückwärts-Synchronisation in Software

“Reverse Genlock” - Synchronisation der Quellen:

- Senke gibt den Takt vor!



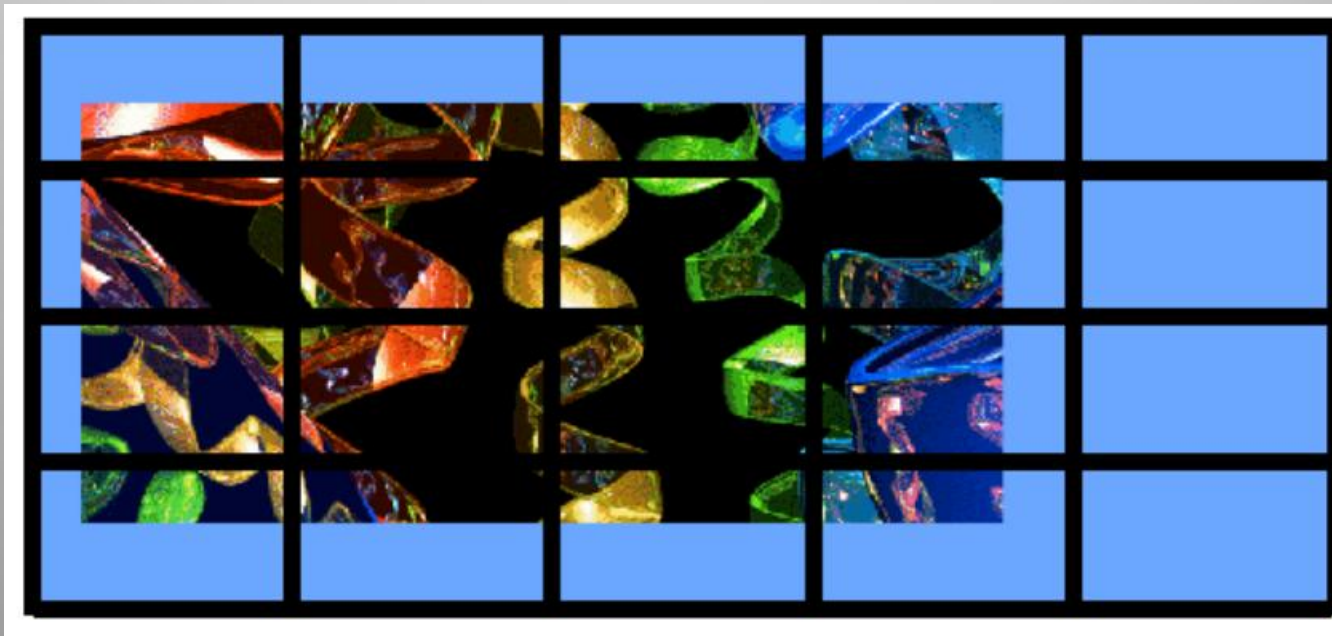
Schwerpunkt dieses Vortrags:

DISPLAY-SYNCHRONISATION

Synchronisation der Senke in Software

Senke gibt den Takt vor:

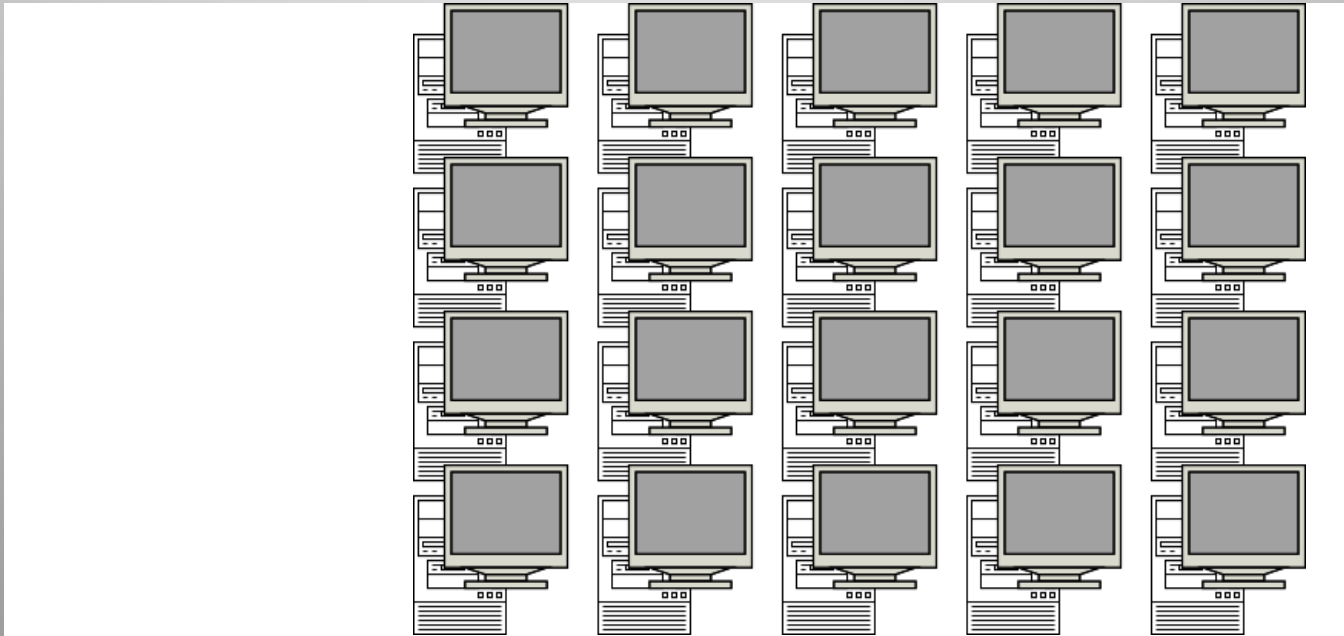
- Gekachelte Display-Wand muss synchronisiert werden



Synchronisation der Senke in Software

Senke gibt den Takt vor:

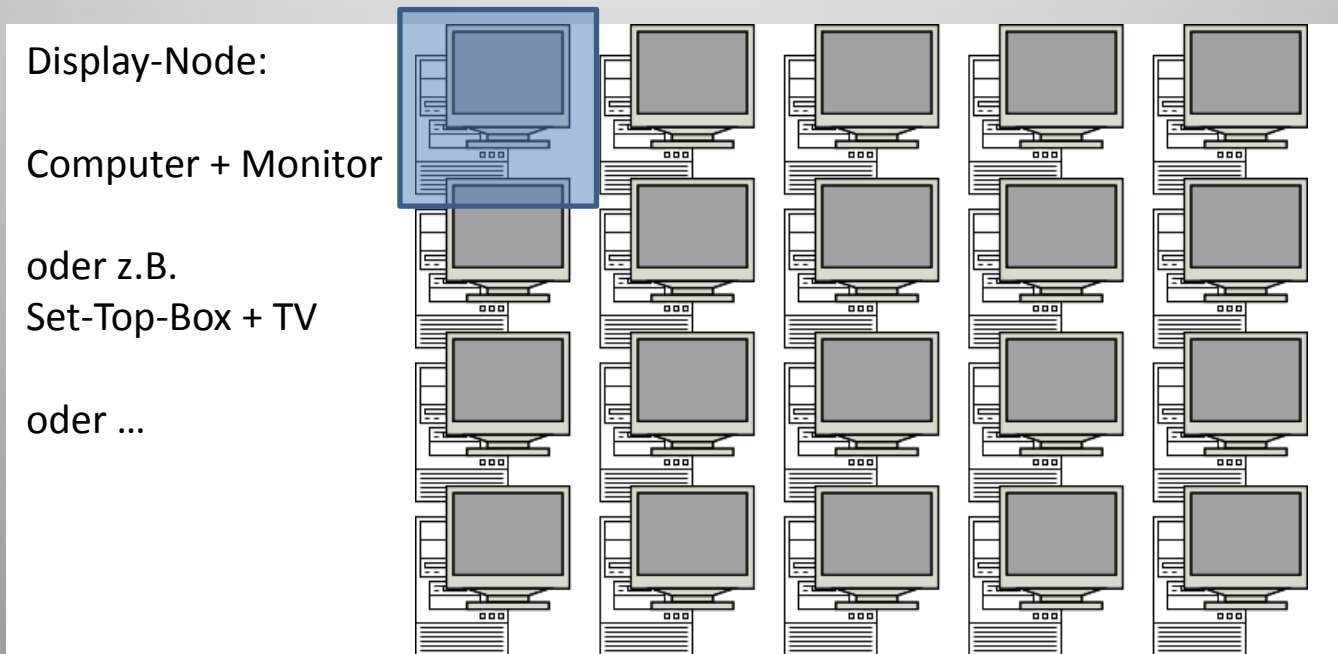
- Gekachelte Display-Wand muss synchronisiert werden



Synchronisation der Senke in Software

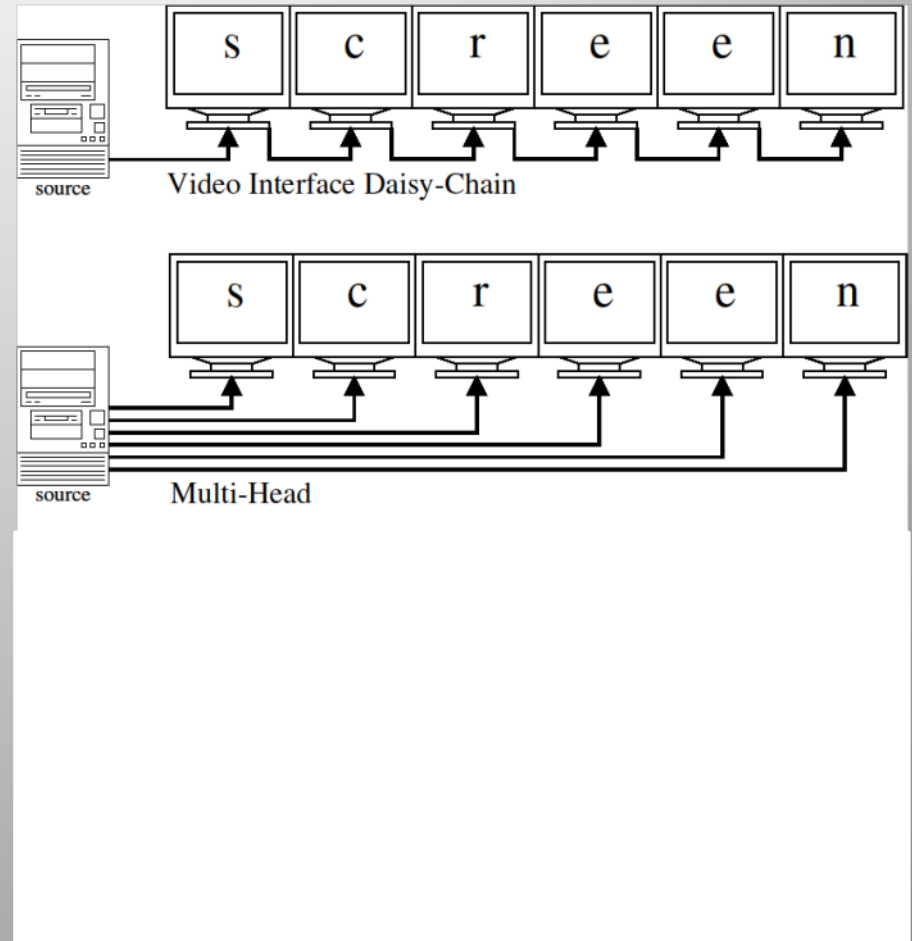
Senke gibt den Takt vor:

- Gekachelte Display-Wand muss synchronisiert werden



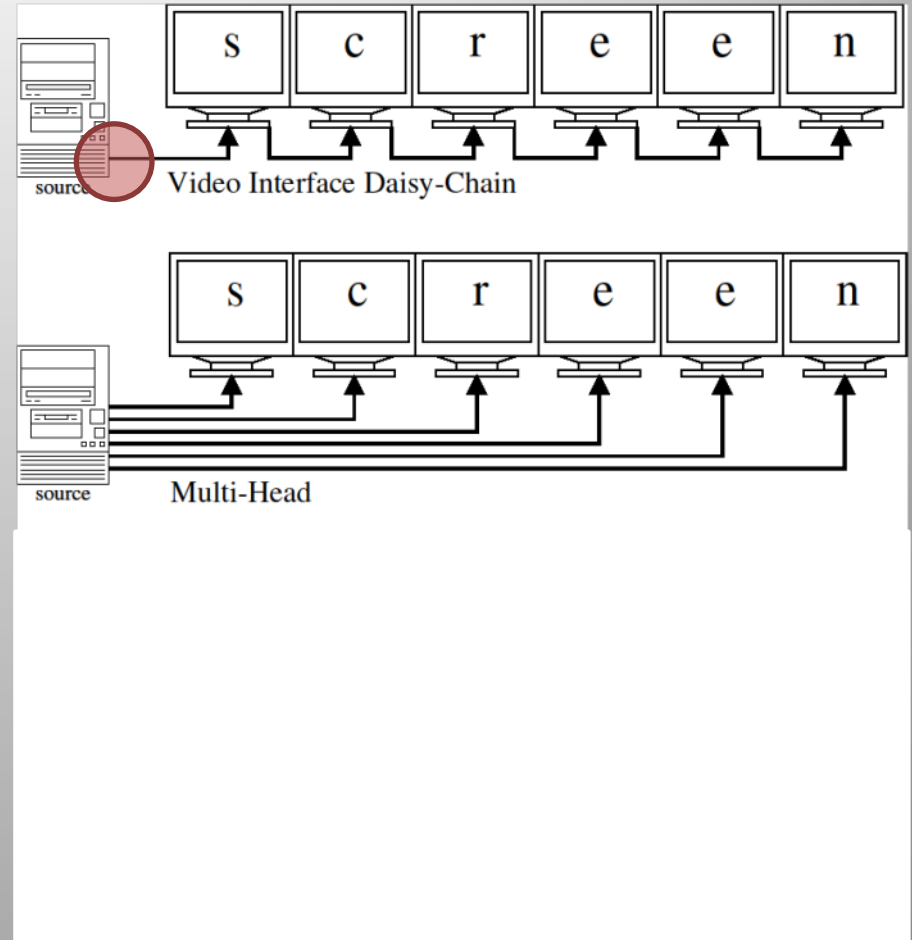
Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Multi-Head



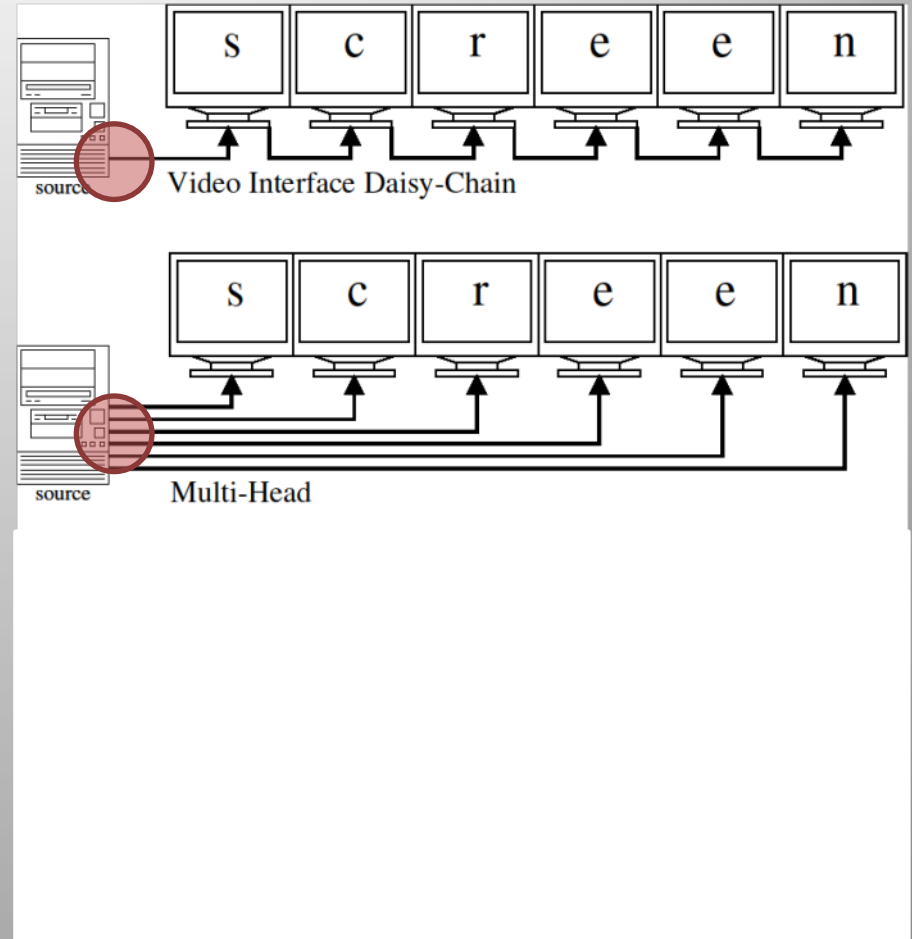
Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Begrenzte Bandbreite
 - Multi-Head



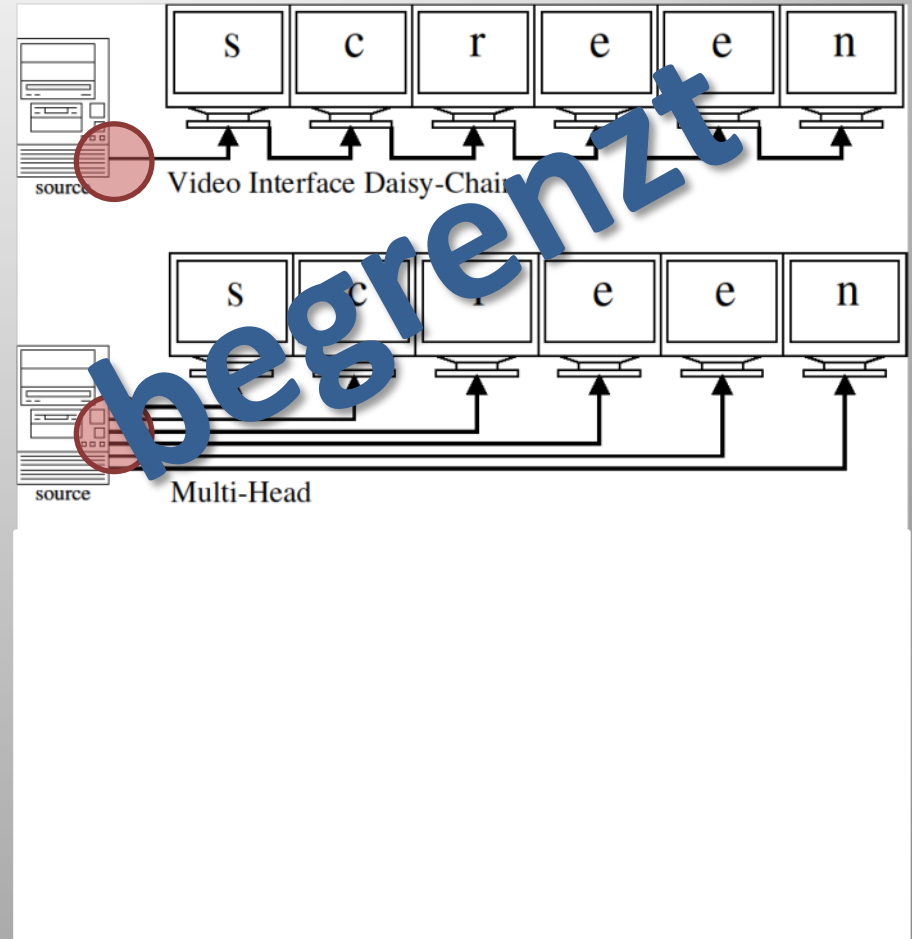
Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Begrenzte Bandbreite
 - Multi-Head
 - Begrenzte Anzahl an Ausgängen



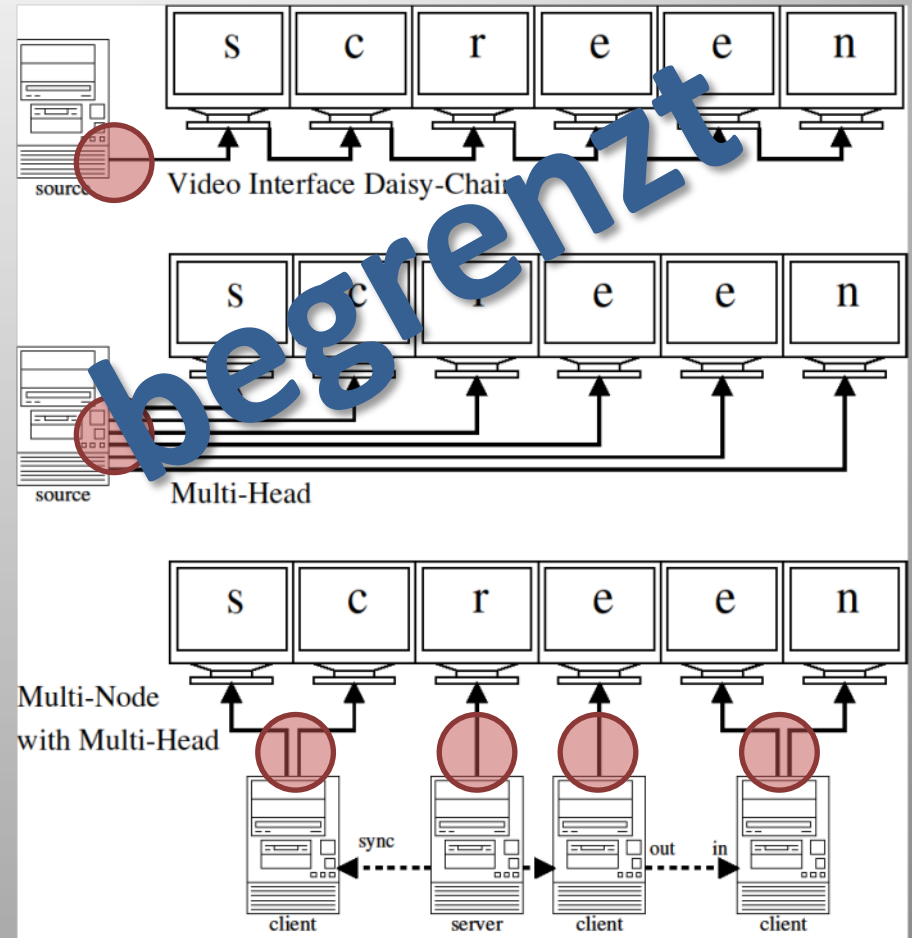
Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Begrenzte Bandbreite
 - Multi-Head
 - Begrenzte Anzahl an Ausgängen



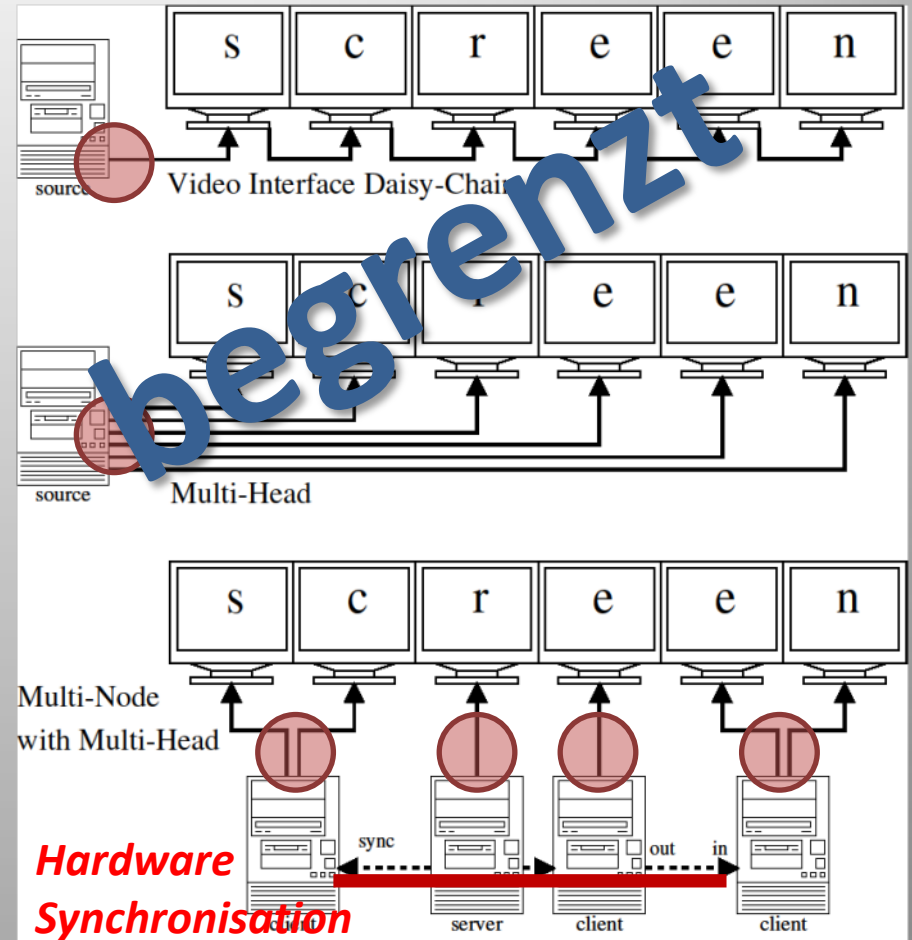
Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Begrenzte Bandbreite
 - Multi-Head
 - Begrenzte Anzahl an Ausgängen
- Dezentrale Systeme



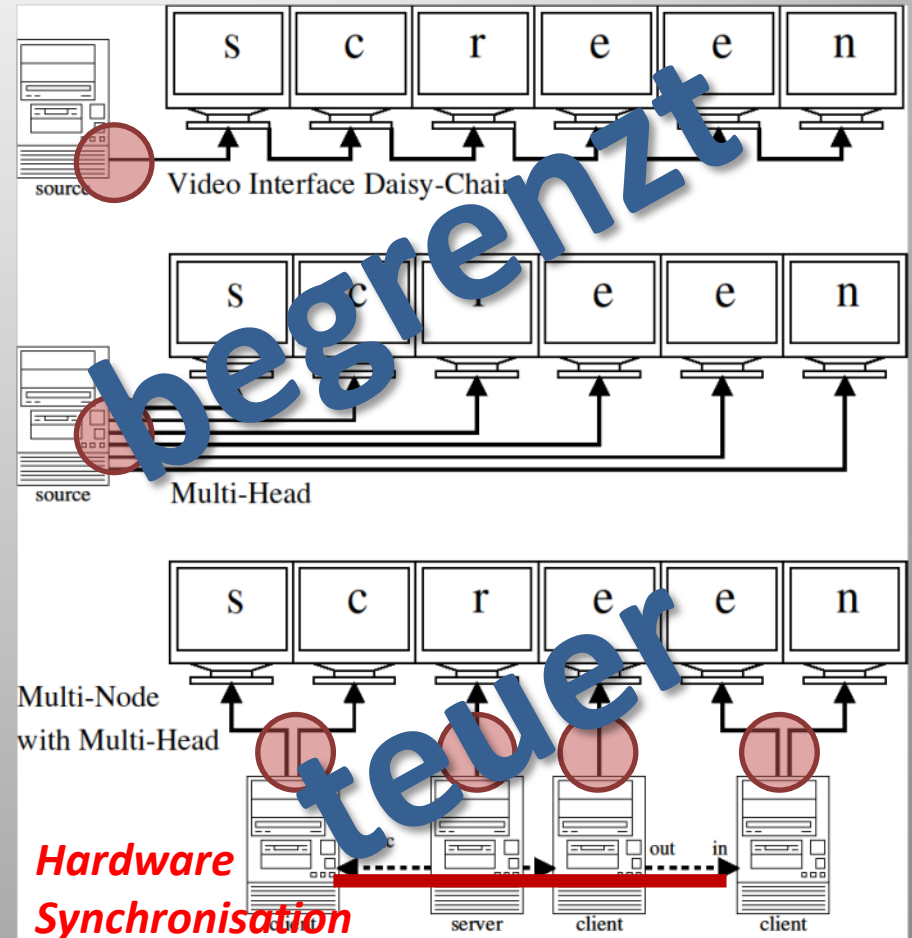
Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Begrenzte Bandbreite
 - Multi-Head
 - Begrenzte Anzahl an Ausgängen
- Dezentrale Systeme



Hardware-Lösungen zur synchronen Darstellung

- Zentrale Systeme
 - Daisy-Chain
 - Begrenzte Bandbreite
 - Multi-Head
 - Begrenzte Anzahl an Ausgängen
- Dezentrale Systeme



Synchrone Darstellung auf gekachelter Display-Wand

Aufteilung des Problems der Software-Synchronisation
in 3 Teilprobleme:

Synchrone Darstellung auf gekachelter Display-Wand

Aufteilung des Problems der Software-Synchronisation
in 3 Teilprobleme:

1. Frequenzsynchronisation: (reverse) Genlock
 - Verteilte Systeme (hier: Displays) laufen nicht gleich schnell.

Synchrone Darstellung auf gekachelter Display-Wand

Aufteilung des Problems der Software-Synchronisation
in 3 Teilprobleme:

1. Frequenzsynchronisation: (reverse) Genlock
 - Verteilte Systeme (hier: Displays) laufen nicht gleich schnell.
2. Phasensynchronisation
 - Ausführungszeit des Datenaustauschs zwischen Systemen (hier: via IP-Netzwerk) unbekannt.

Synchrone Darstellung auf gekachelter Display-Wand

Aufteilung des Problems der Software-Synchronisation
in 3 Teilprobleme:

1. Frequenzsynchronisation: (reverse) Genlock
 - Verteilte Systeme (hier: Displays) laufen nicht gleich schnell.
2. Phasensynchronisation
 - Ausführungszeit des Datenaustauschs zwischen Systemen (hier: via IP-Netzwerk) unbekannt.
3. Synchronisation des dargestellten Inhalts
 - Videoinhalte werden verteilt abgespielt – stelle sicher, dass immer zur gleichen Zeit die Teilbilder mit Nummer n , $n+1$, $n+2$, etc. dargestellt werden.

Synchrone Darstellung auf gekachelter Display-Wand

Aufteilung des Problems der Software-Synchronisation
in 3 Teilprobleme:

1. Frequenzsynchronisation: (reverse) Genlock

- Verteilte Systeme (hier: Displays) laufen nicht gleich schnell.

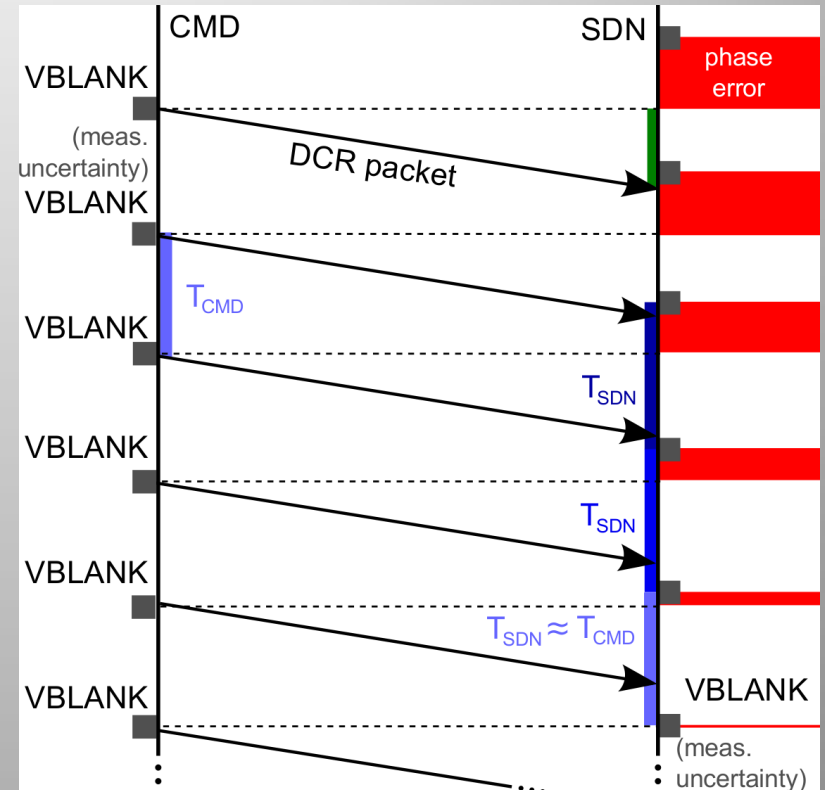
2. Phasensynchronisation

- Ausführungszeit des Datenaustauschs zwischen Systemen (hier: via IP-Netzwerk) unbekannt.

3. Synchronisation des dargestellten Inhalts

- Videoinhalte werden verteilt abgespielt – stelle sicher, dass immer zur gleichen Zeit die Teilbilder mit Nummer n , $n+1$, $n+2$, etc. dargestellt werden.

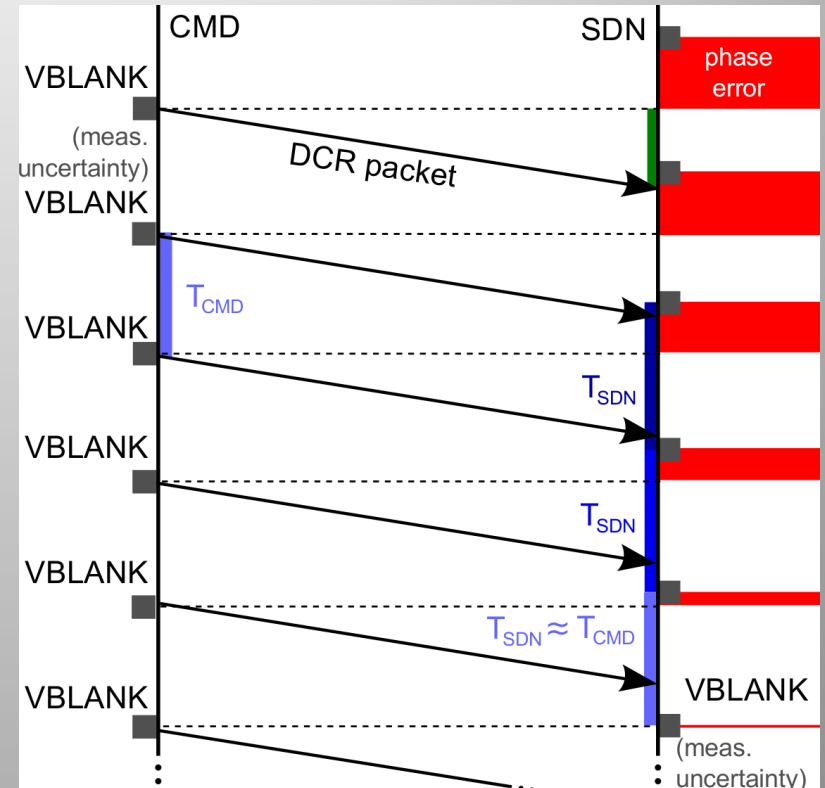
IP-basierte Frequenzsynchronisation



IP-basierte Frequenzsynchronisation

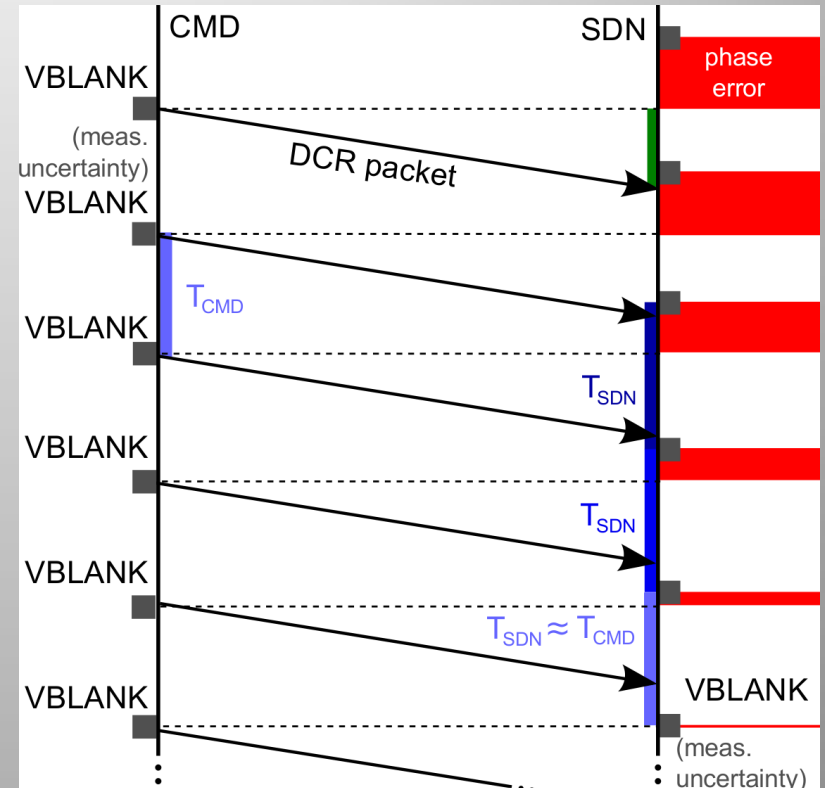
- Master-Slave

Clock-Master Display (CMD) und Slave Display Node(s) (SDN)



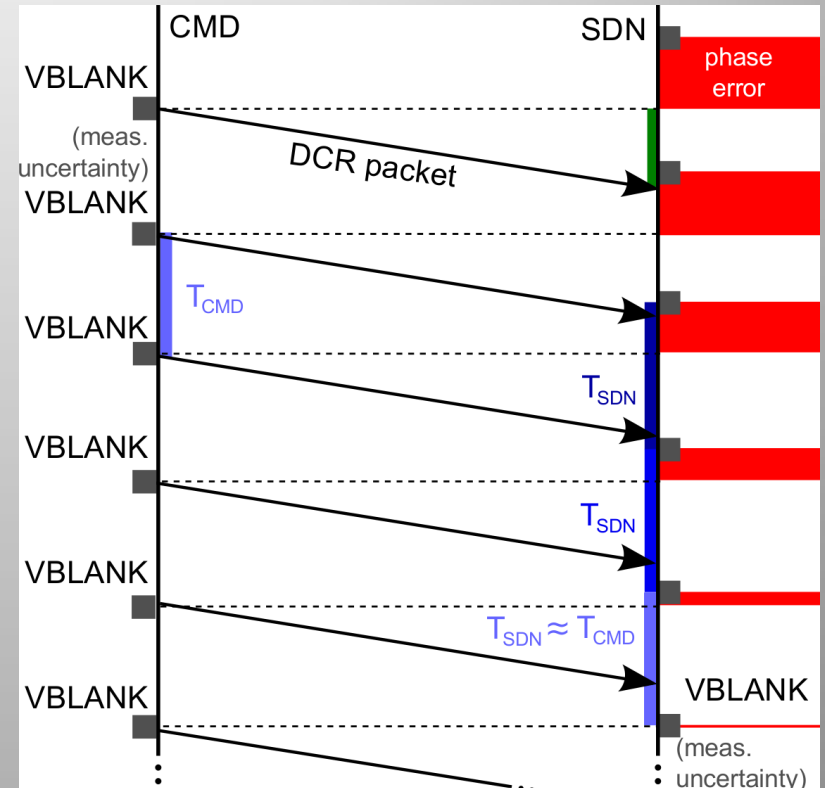
IP-basierte Frequenzsynchronisation

- Master-Slave
Clock-Master Display (CMD) und
Slave Display Node(s) (SDN)
- Periodisches Display Clock
Referenzsignal „DCR“
Übertragen via IP-
Broadcast/Multicast



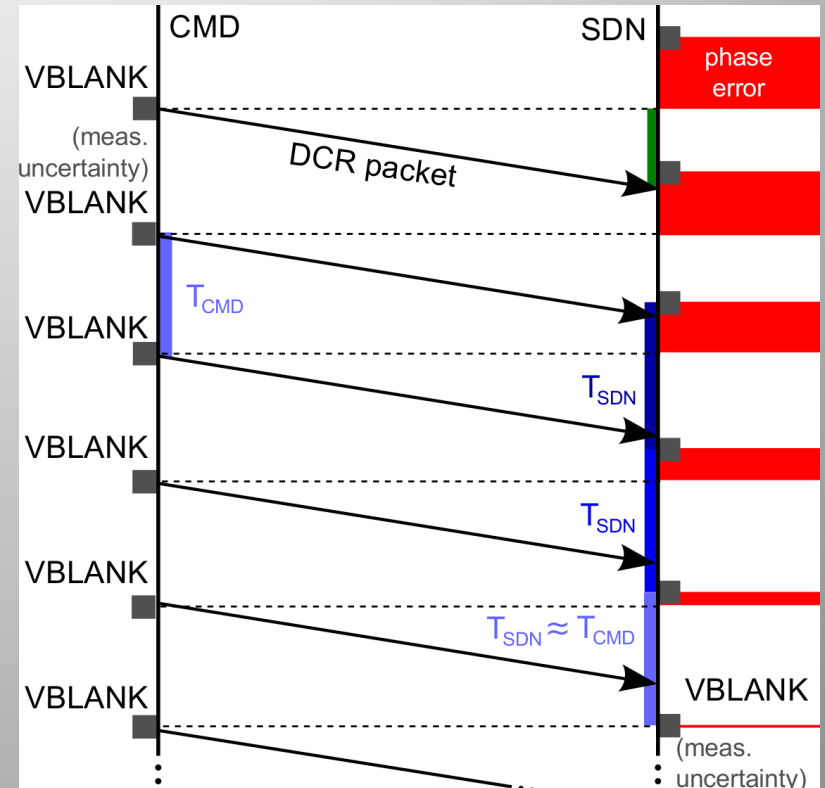
IP-basierte Frequenzsynchronisation

- Master-Slave
Clock-Master Display (CMD) und
Slave Display Node(s) (SDN)
- Periodisches Display Clock
Referenzsignal „DCR“
Übertragen via IP-
Broadcast/Multicast
- Anpassung der
Bildwiederholrate der
SDNs an DCR-Frequenz



IP-basierte Frequenzsynchronisation

- Master-Slave
Clock-Master Display (CMD) und
Slave Display Node(s) (SDN)
- Periodisches Display Clock
Referenzsignal „DCR“
Übertragen via IP-
Broadcast/Multicast
- Anpassung der
Bildwiederholrate der
SDNs an DCR-Frequenz



Siehe frühere Publikation: *Miroll et al. "Reverse Genlock for Synchronous Tiled Display Walls with Smart Internet Displays", IEEE ICCE-Berlin, 2012*

Schwerpunkt des Beitrags:

SCHÄTZUNG DER DARSTELLUNGS- PHASE ANHAND ROUND-TRIP-TIME

10

Phasenfehler bei gekachelter Display-Wand



Filmausschnitt: TimeScapes 4K

11

IP-basierte Schätzung der Darstellungsphase

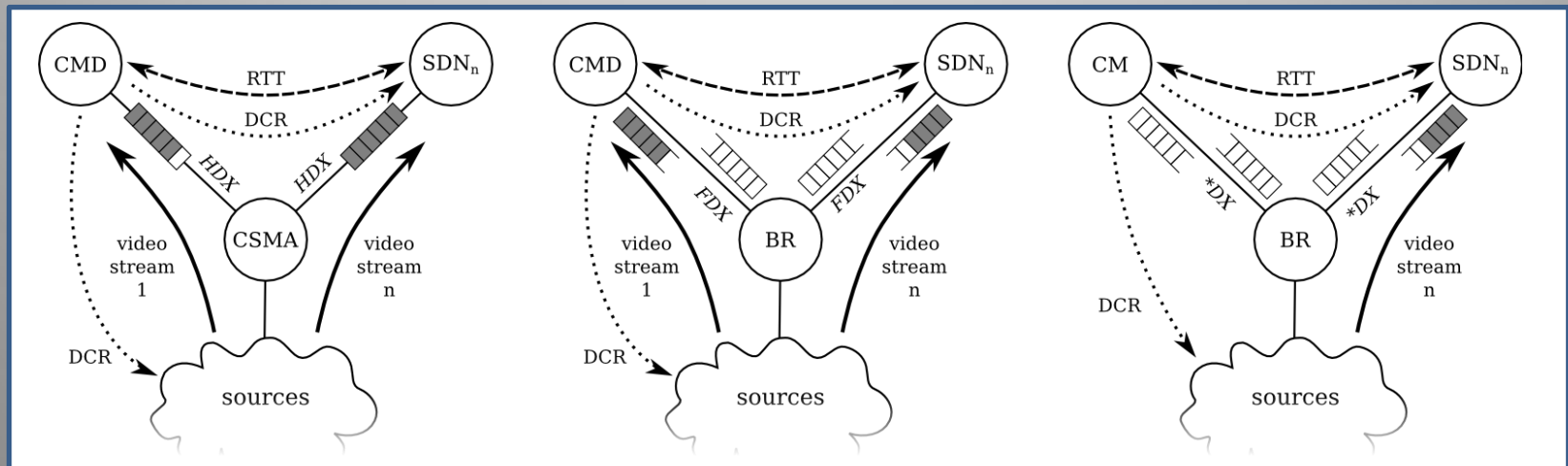
- Round-Trip-Time (RTT) kann gemessen werden
 - Weiterleitungsverzögerung im Netzwerk (unidirektional) unbekannt
 - Halbe RTT identisch unidirektionaler Weiterleitungsverzögerung?

IP-basierte Schätzung der Darstellungsphase

- Round-Trip-Time (RTT) kann gemessen werden
 - Weiterleitungsverzögerung im Netzwerk (unidirektional) unbekannt
 - Halbe RTT identisch unidirektionaler Weiterleitungsverzögerung?
- Zwei Fälle hier relevant:
 - Symmetrische RTT
 - Asymmetrische RTT

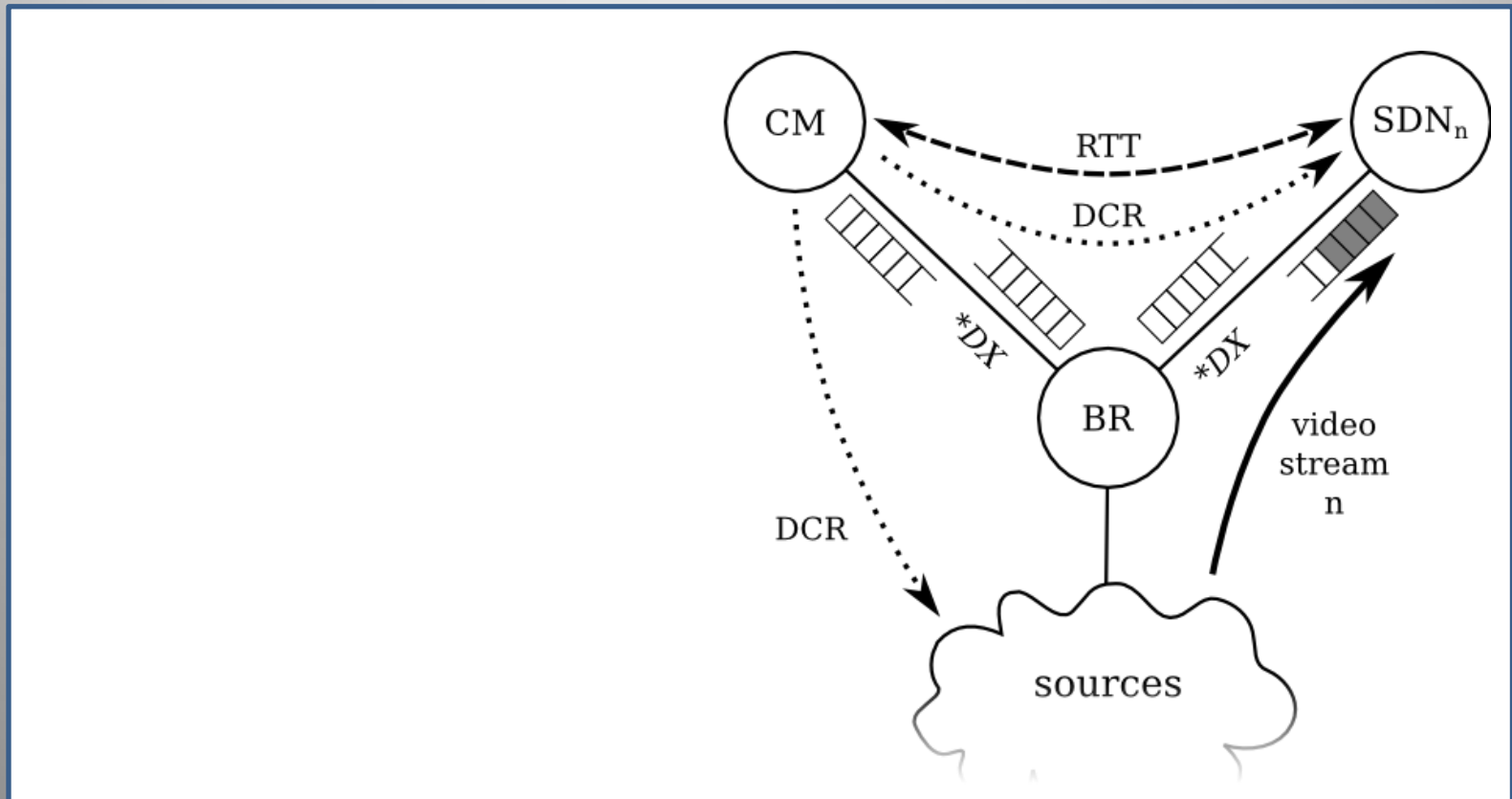
IP-basierte Schätzung der Darstellungsphase

- Round-Trip-Time (RTT) kann gemessen werden
 - Weiterleitungsverzögerung im Netzwerk (unidirektional) unbekannt
 - Halbe RTT identisch unidirektionaler Weiterleitungsverzögerung?
- Zwei Fälle hier relevant:
 - Symmetrische RTT
 - Asymmetrische RTT



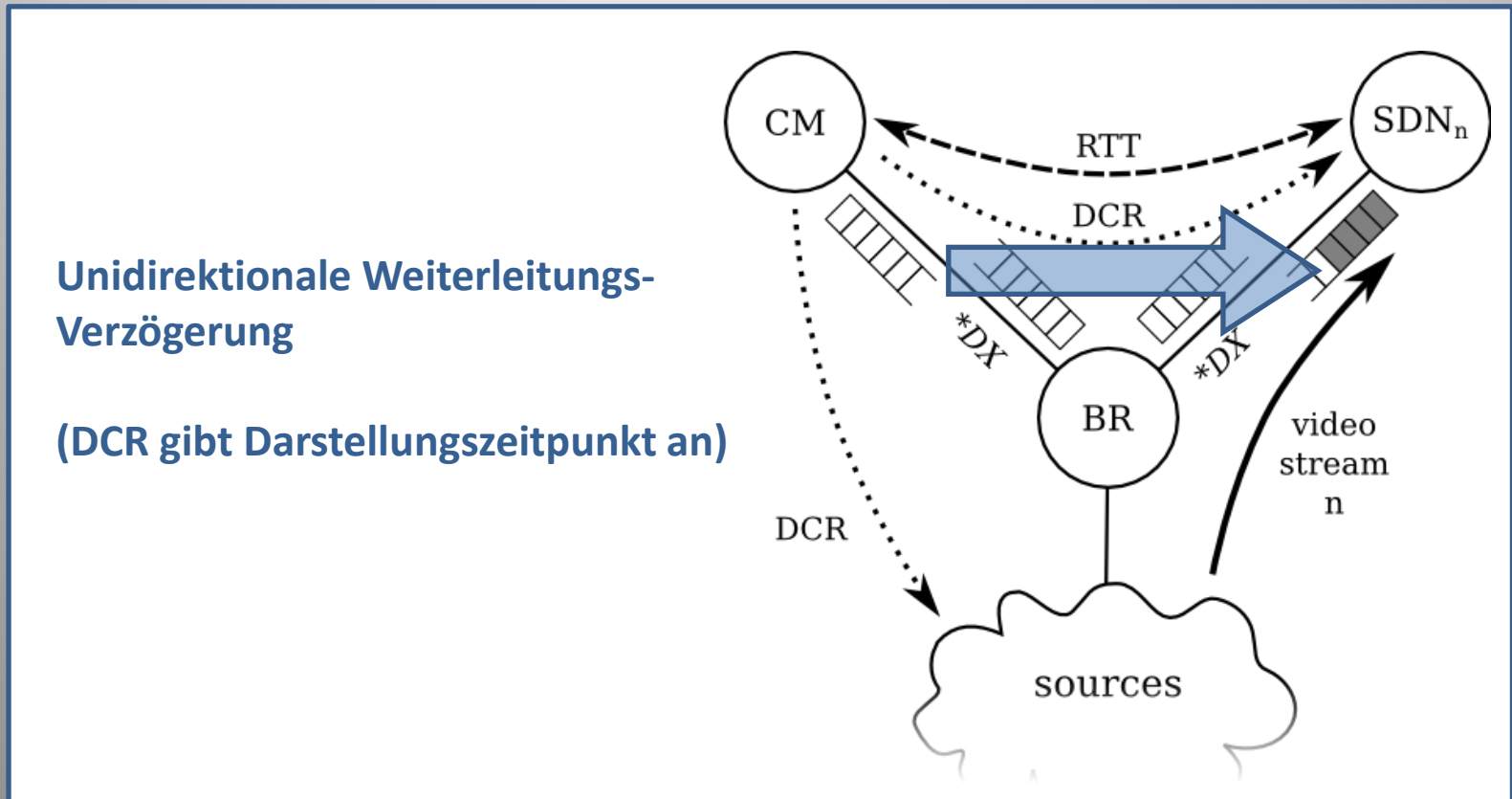
IP-basierte Schätzung der Darstellungsphase

- Asymmetrie: Unterschiedliche Pufferfüllstände im Netzwerk



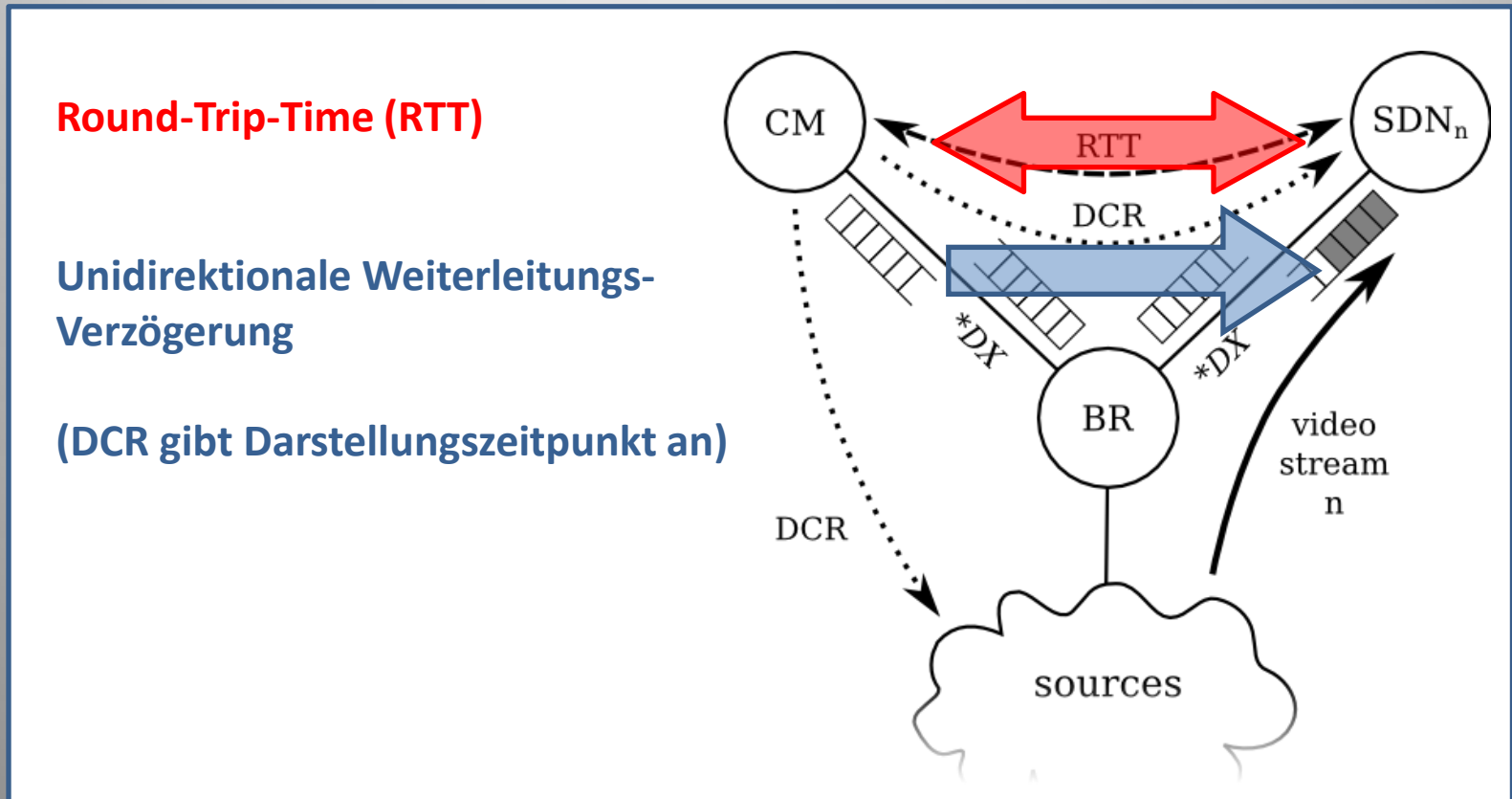
IP-basierte Schätzung der Darstellungsphase

- Asymmetrie: Unterschiedliche Pufferfüllstände im Netzwerk



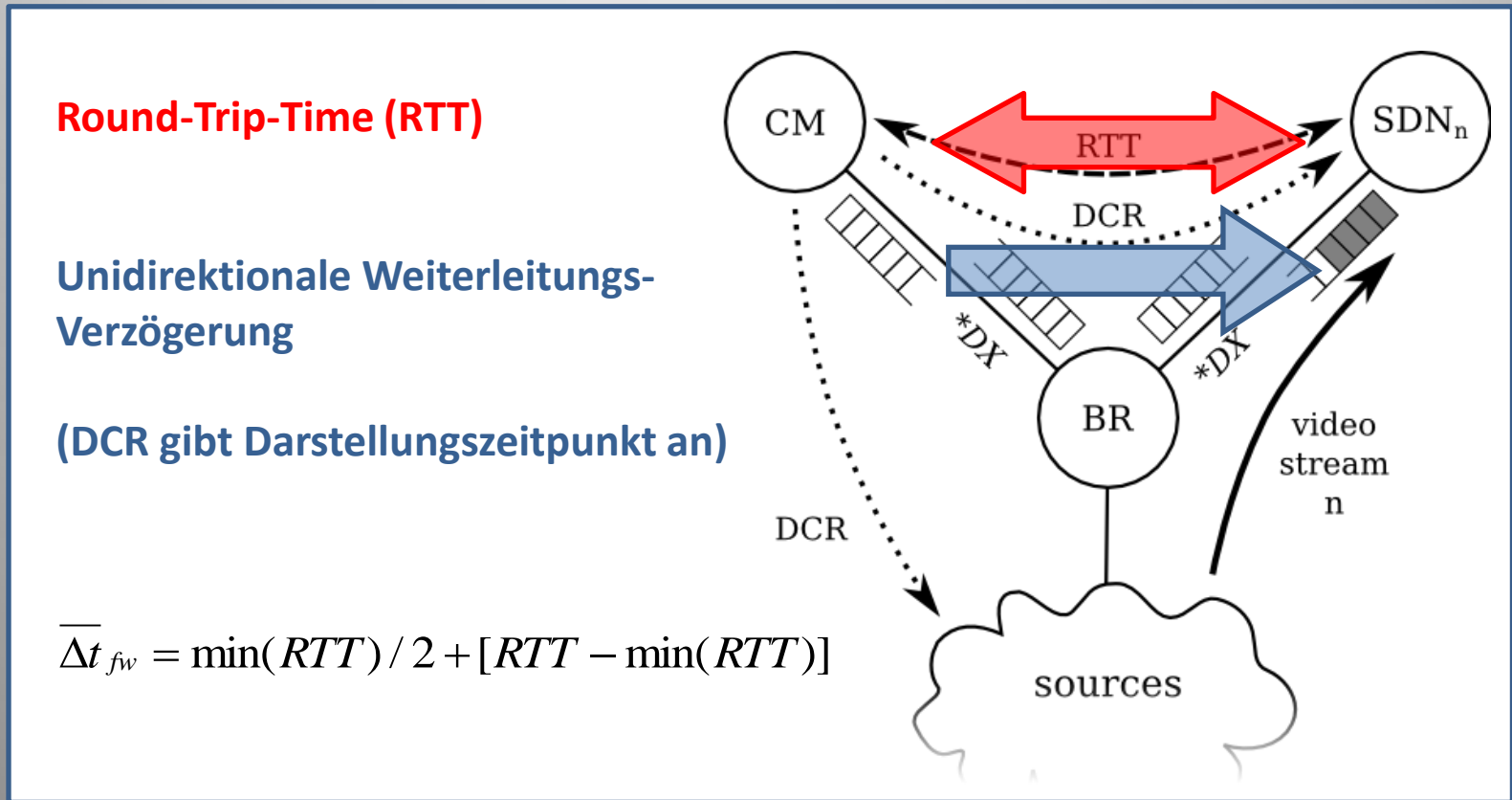
IP-basierte Schätzung der Darstellungsphase

- Asymmetrie: Unterschiedliche Pufferfüllstände im Netzwerk



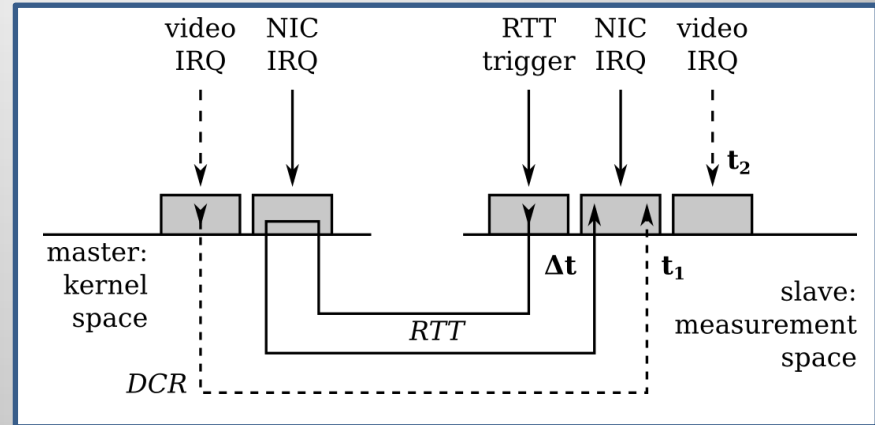
IP-basierte Schätzung der Darstellungsphase

- Asymmetrie: Unterschiedliche Pufferfüllstände im Netzwerk



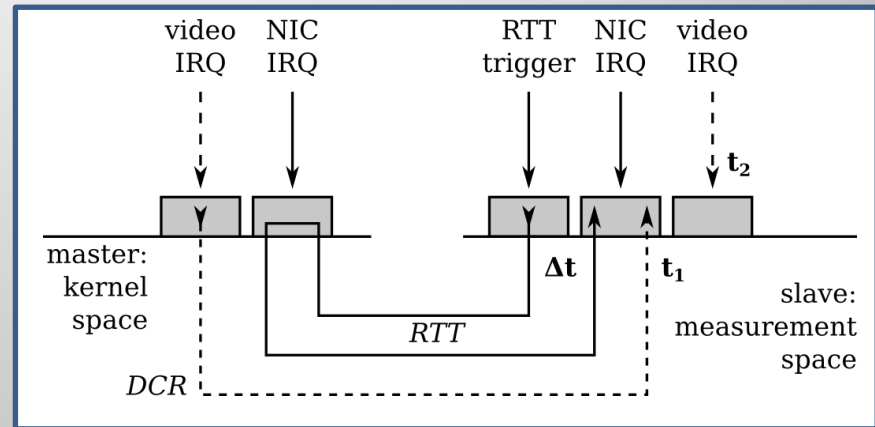
Phase-Locked-Loop Implementierung

- Zeitstempel t_1 , t_2 aus DCR Ankunft und lokalem Darstellungszeitpunkt

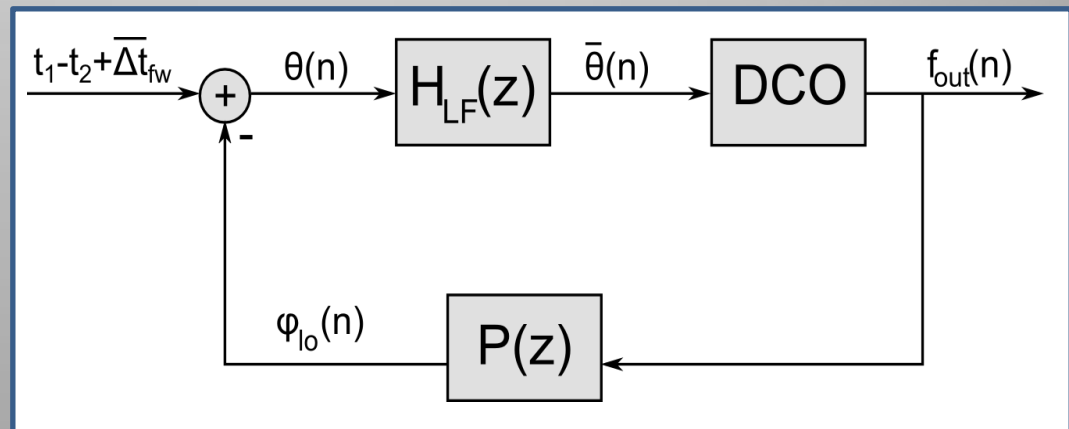


Phase-Locked-Loop Implementierung

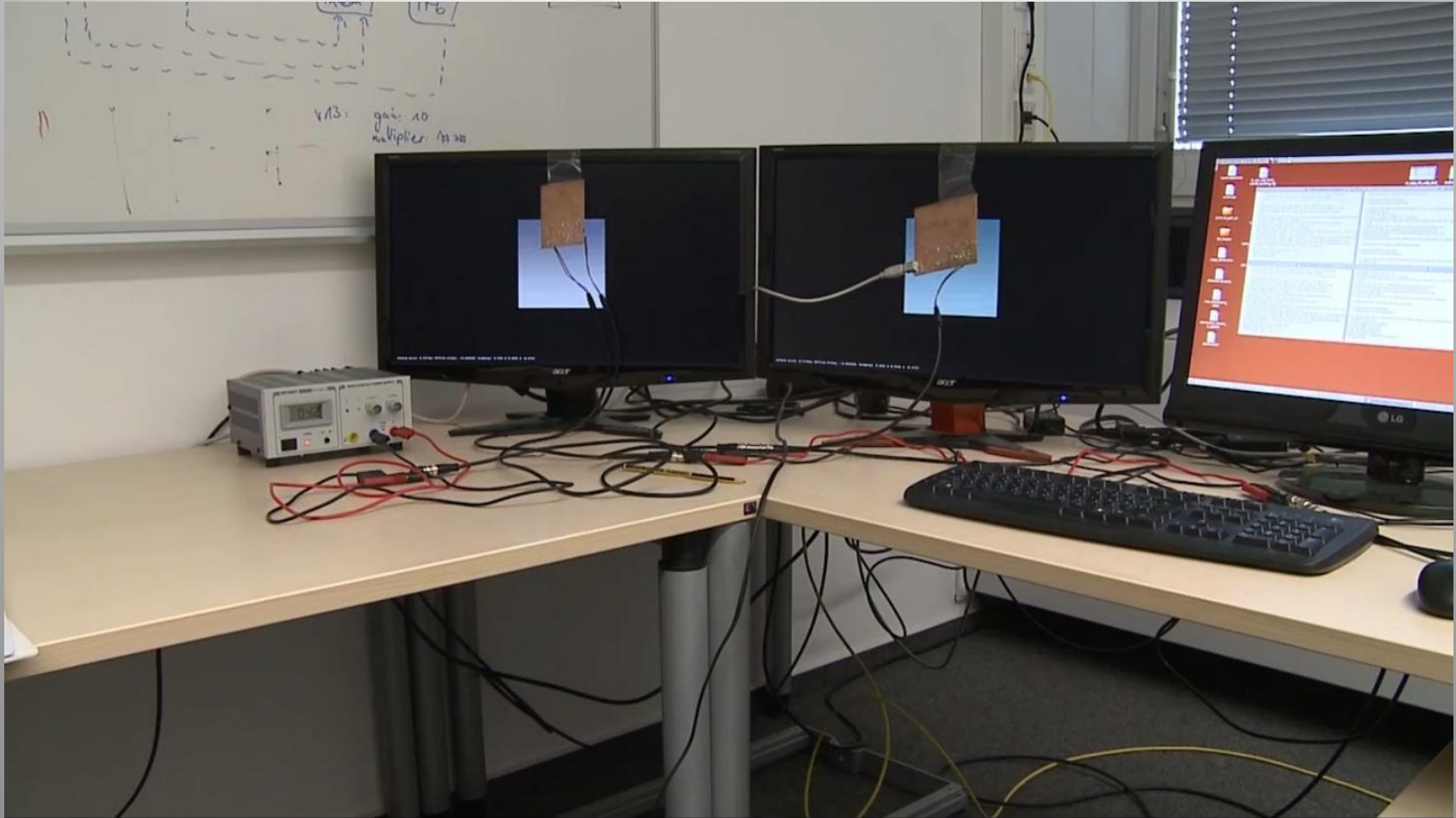
- Zeitstempel t_1 , t_2 aus DCR Ankunft und lokalem Darstellungszeitpunkt



- Gemittelte Weiterleitungsverzögerung geht zusätzlich in PLL ein

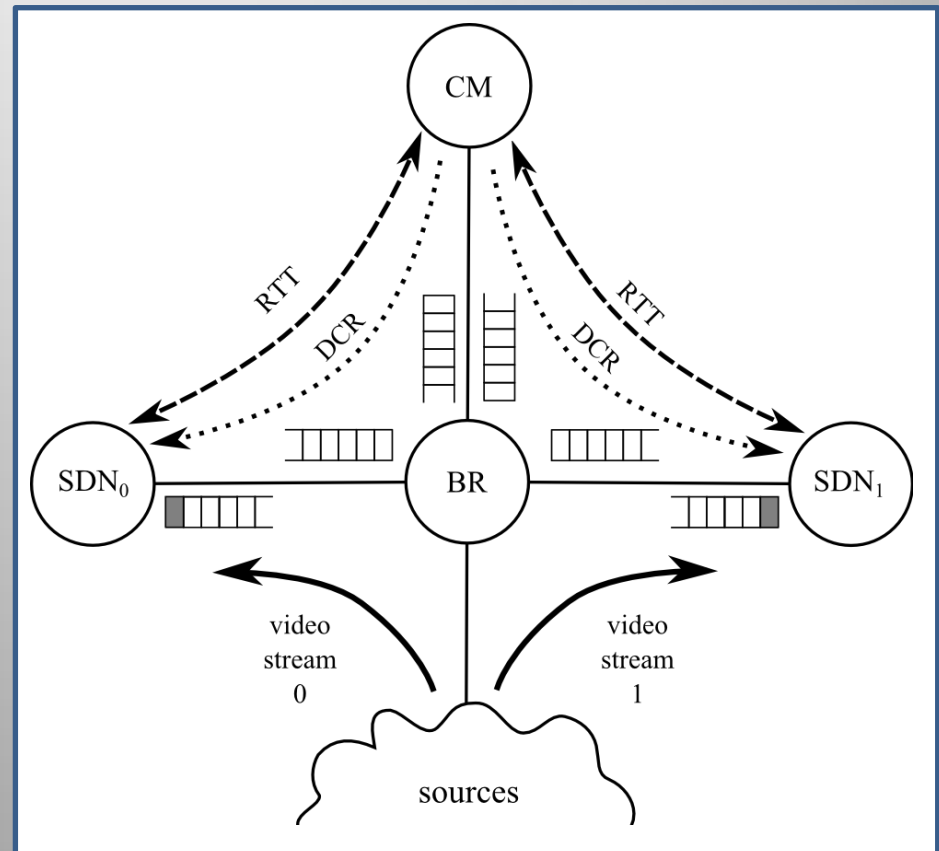


Messung der Phase



RTT Schätzung – symmetrisch/asymmetrisch

Multiport-Bridged Full-Duplex Network

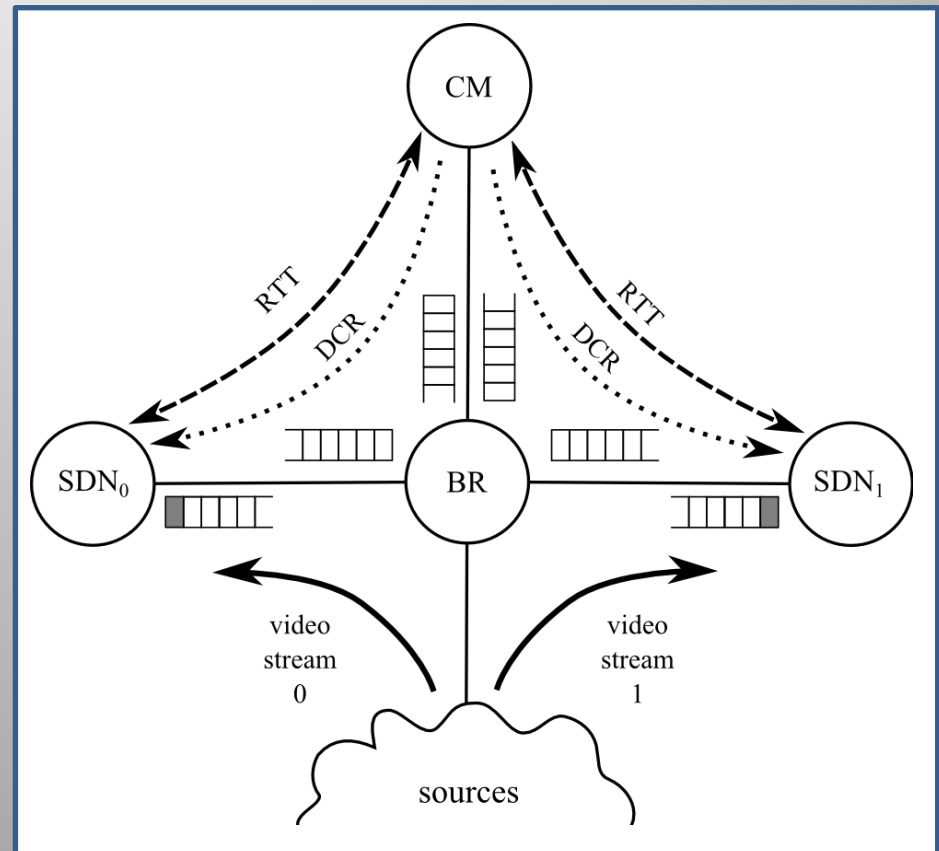


16

RTT Schätzung – symmetrisch/asymmetrisch

Multiport-Bridged Full-Duplex Network

- Zwei Slave-Display-Nodes

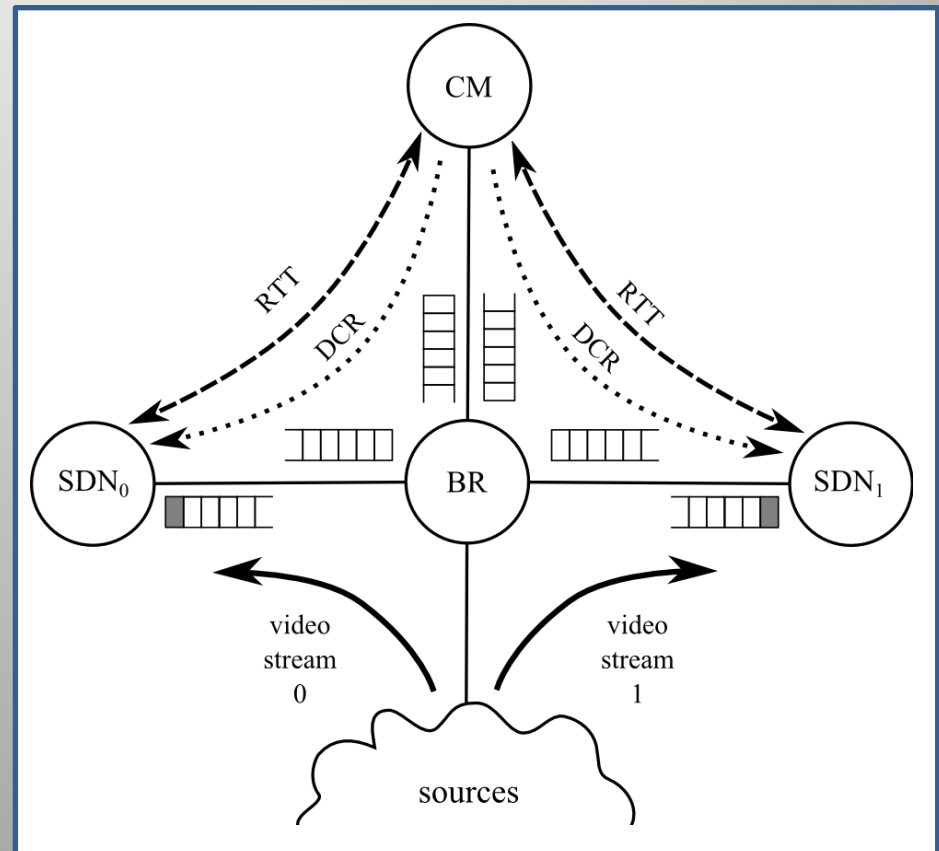


16

RTT Schätzung – symmetrisch/asymmetrisch

Multiport-Bridged Full-Duplex Network

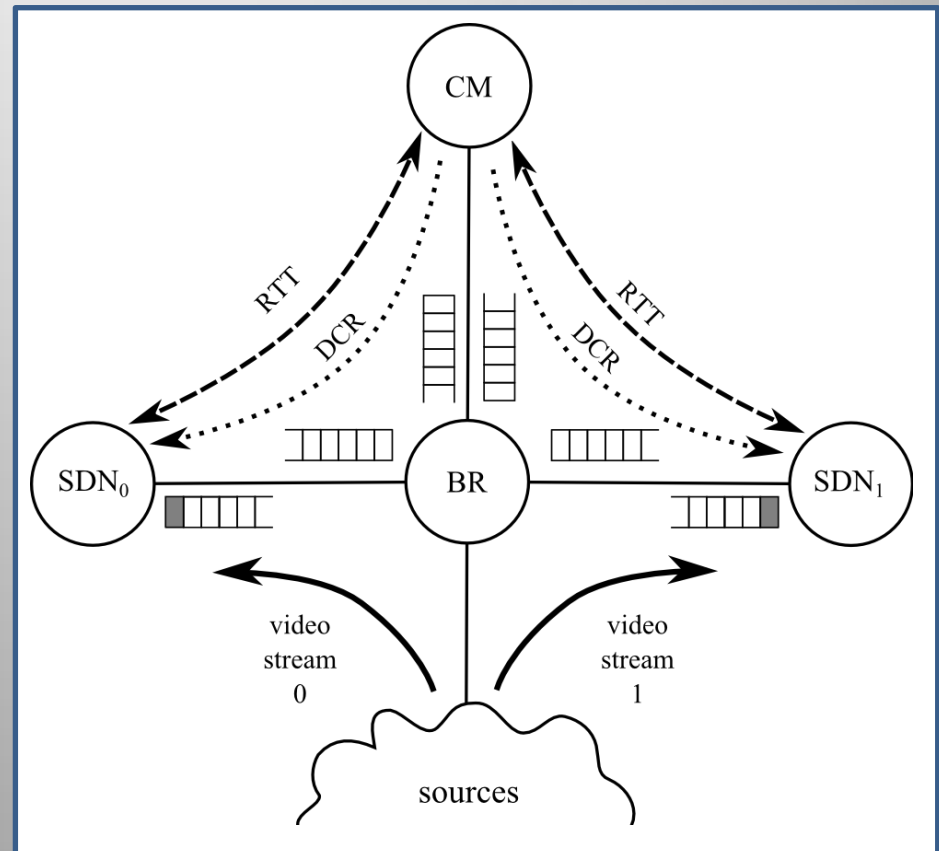
- Zwei Slave-Display-Nodes
- Clock-Master (CM) empfängt kein Video



RTT Schätzung – symmetrisch/asymmetrisch

Multiport-Bridged Full-Duplex Network

- Zwei Slave-Display-Nodes
- Clock-Master (CM) empfängt kein Video
- Asymmetrie sobald Video-Streaming beginnt

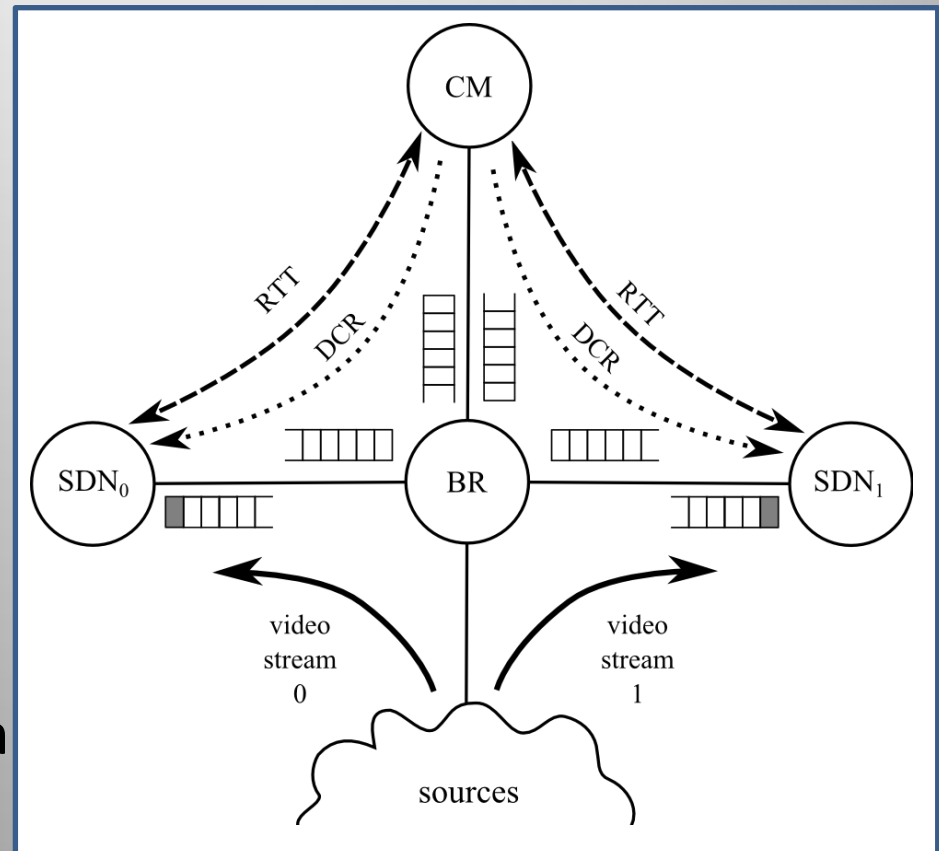


16

RTT Schätzung – symmetrisch/asymmetrisch

Multiport-Bridged Full-Duplex Network

- Zwei Slave-Display-Nodes
- Clock-Master (CM) empfängt kein Video
- Asymmetrie sobald Video-Streaming beginnt
- **TEST:** Nur einer der beiden SDNs schätzt richtig

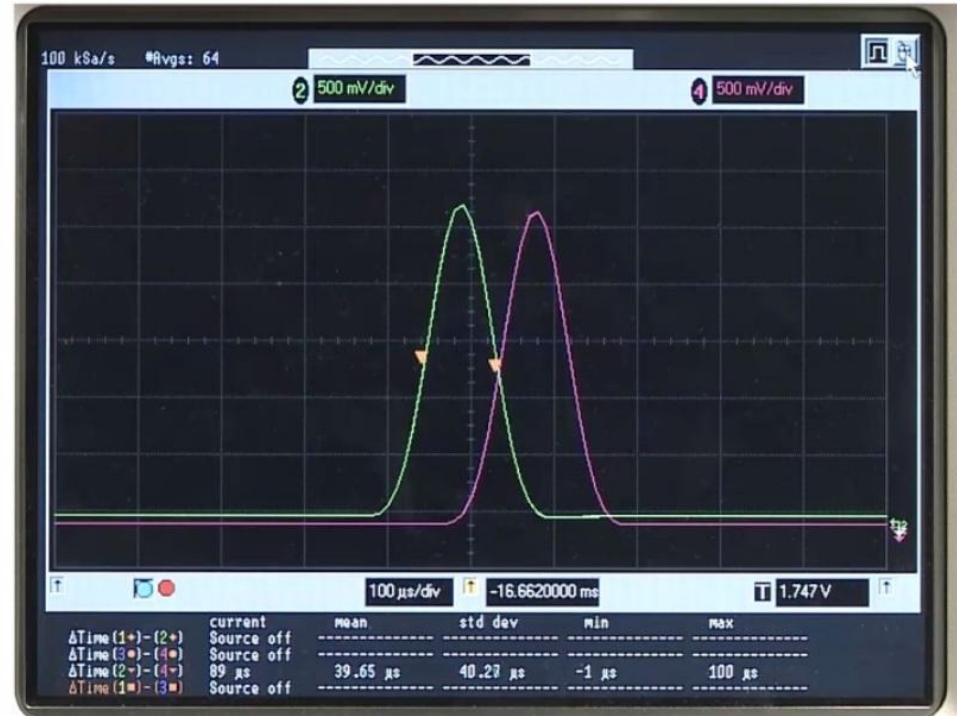
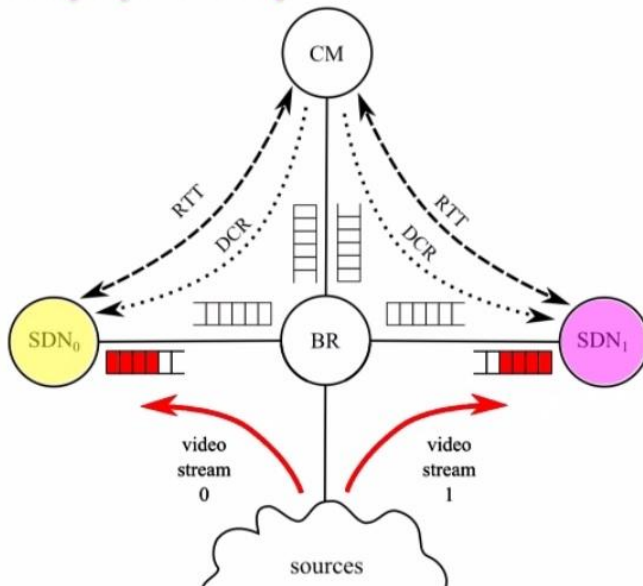


RTT-Schätzung an zwei Display Nodes

Synchronization peaks of two displays on the oscilloscope

Node 0 assumes forwarding delay asymmetry

Node 1 assumes forwarding delay symmetry



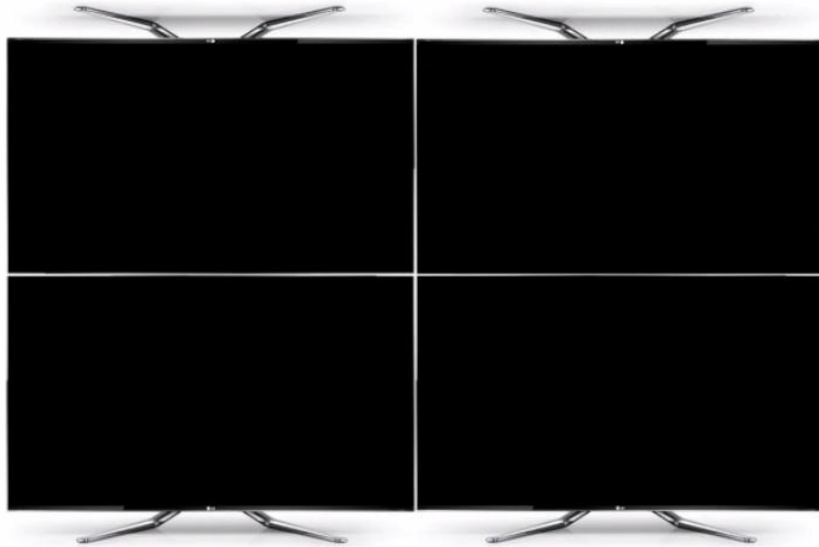
video streaming: **ON**

Ergebnisse im Ethernet LAN:

PHASENABWEICHUNG IM BEREICH VON MIKROSEKUNDEN

Zeitlupenaufnahme einer 4x HD (4K) Installation

4 x HD display wall synchronized in software



Capable of 4K (Ultra-HD) resolution

Filmausschnitt: TimeScapes 4K

Zusammenfassung

- Skalierbare Software-Lösung zur Synchronisation von Video-Quellen und Senke(n) durch „reverse Genlock“
- Erreicht durch ausschließliche Nutzung von Internet-Protokollen
- Nutzung kostengünstiger *Consumer-Hardware* (z.B. TV + StB)
- Prototyp zeigt Synchronisation einer gekachelten 4x HD – Wand
- Hier gezeigt: RTT-Asymmetrie muss beachtet werden
(Im Paper außerdem simuliert in ns-3 für größere Wände)

Vielen Dank!

J. Miroll, S. Shuai and Th. Herfet.:

Network Delay Estimation in Reverse Genlock
Synchronized Display Walls