

# **Modellierung nichtlinearer Eigenschaften von ESD-Schutzelementen**

Bei der Fakultät für Elektrotechnik und Informationstechnik  
der Technischen Universität Dortmund eingereichte

## **Dissertation**

zur Erlangung des akademischen Grades

**Doktor der Ingenieurwissenschaften  
(Dr.-Ing.)**

von

Dipl.-Ing. Stanislav Scheier

Dortmund, 2018

Hauptreferent:	Prof. Dr.-Ing. Stephan Frei
Korreferent:	Prof. Dr.-Ing. Wolfgang Mathis
Tag der mündlichen Prüfung:	9. Oktober 2018



## Danksagung

Die Grundlage für die vorliegende Arbeit entstand während meiner Tätigkeit als wissenschaftlicher Mitarbeiter am Arbeitsgebiet Bordsysteme der Technischen Universität Dortmund.

Ich habe diese Arbeit zwar alleine geschrieben, doch an ihrem Gelingen waren viele weitere Personen beteiligt, denen ich Dank schulde.

An erster Stelle gilt mein besonderer Dank Prof. Dr.-Ing. Stephan Frei, Leiter des Arbeitsgebiets Bordsysteme der Technischen Universität Dortmund, der mir die Möglichkeit gegeben hat, diese Arbeit unter seiner kompetenten Leitung durchzuführen. Auch für die mühevollen Arbeit des Korrekturlesens möchte ich mich herzlich bedanken.

Prof. Dr.-Ing. Wolfgang Mathis, Leiter des Instituts für Theoretische Elektrotechnik der Leibniz Universität Hannover danke ich sehr herzlich für die freundliche Übernahme des Korreferates.

Mein besonderer Dank gilt auch meinem ehemaligen Bürokollegen Herrn Dr.-Ing. Friedrich zur Nieden, der mit einem großen Interesse diese Arbeit begleitet hat und sich für eine sorgfältige Durchsicht bereiterklärt hat.

Weiterhin danke ich allen derzeitigen und ehemaligen Mitarbeitern des Arbeitsgebiets Bordsysteme für die ausgezeichnete Arbeitsatmosphäre und wertvolle Diskussionen. Herrn Thomas Steinecke, Markus Unger und Jack Kruppa von Infineon Technologies AG sowie Dr. Jerzy Kudlaty von Epcos AG möchte ich für den offenen Gedankenaustausch und die Musterbereitstellung für die Untersuchungen danken.

Schließlich möchte ich mich bei Christian Widemann von dem Institut für Theoretische Elektrotechnik der Leibniz Universität Hannover für die konstruktive Zusammenarbeit bedanken.

Ganz lieber Dank gebührt meiner Frau Julia, die mir jederzeit motivierend und unterstützend zur Seite stand, und meiner Tochter Lilian, die immer für abwechslungsreiche Auszeit sorgte.

Lippstadt, 2018



## Übersicht

Elektrostatische Entladungen stellen ein großes Risiko für die Elektronik dar. Eine simulationsgestützte Optimierung hilft, die ESD-Risiken bereits in einer frühen Entwicklungsphase zu erkennen und geeignete Gegenmaßnahmen einzuleiten. Die Güte des Simulationsergebnisses ist direkt mit den Modellen einzelner Komponenten verknüpft. Einen besonderen Stellungswert nehmen dabei die ESD-Schutzelemente ein. In der vorliegenden Arbeit wird eine systematische Methode zur Charakterisierung und Modellierung von diesen in verschiedenen Aspekten nichtlinearen Bauelementen vorgestellt.

Basierend auf der transienten Natur und den charakteristischen, hohen Amplituden einer ESD sind frequenzselektive und spannungsselektive Schutzstrategien möglich. Die frequenzselektiven Schutzelemente nutzen den Unterschied in der Betriebsfrequenz des IC-Pins und dem ESD-Spektrum aus. Die spannungsselektiven Schutzelemente gehen von einer Differenz zwischen der Betriebs- und ESD-Spannung aus. Das Verhalten dieser Bauelemente bei ESD ist meist nichtlinear und kann gut mit Kennlinien beschrieben werden.

Die Messtechnik und die notwendigen Datenverarbeitungsschritte zur Erfassung der charakteristischen Parameter und Kennlinien eines Schutzelementes werden vorgestellt. Damit wird das Verhalten bei normalen Betriebsbedingungen und bei ESD erfasst. Spezielle Messadapter werden entwickelt und eine Kalibrierung, sowie Methoden des De-Embedding ausgearbeitet, um die für ESD typischen kurzen Anstiegszeiten und hohen Amplituden zu messen.

Verhaltensmodelle für die Schutzelemente, die auf Basis der erzielten Messergebnisse parametrierbar sind, werden hergeleitet. Der Bezug zwischen den beobachteten nichtlinearen Effekten und den physikalischen Ursachen wird jeweils mit einer Literaturstudie hergestellt. Diese systematische Vorgehensweise wird auf Vielschicht-Keramik-kondensatoren und EMV-Ferrite als Vertreter der frequenzselektiven Schutzstrategie und auf Vielschicht-Varistoren, Silizium-Lawinendioden, sowie Snapback-behaftete Schutzelemente aus der spannungsselektiven Gruppe angewandt. Exemplarisch wird je ein Bauelement untersucht und das Simulationsmodell parametriert. Die Validierung erfolgt in verschiedenen Mess- und Simulationsaufbauten. Eine hohe Übereinstimmung zwischen der Simulation und der Messung wird erreicht. Die Verbesserung gegenüber den einfachen bzw. linearen Simulationsmodellen wird diskutiert. Mit den vorgestellten Simulationsmodellen kann die dynamische Wechselwirkung einzelner Elemente im ESD-Strompfad untersucht werden. Eine simulationsgestützte Auslegung und Optimierung des ESD-Schutzes wird ermöglicht.



---

# Inhaltsverzeichnis

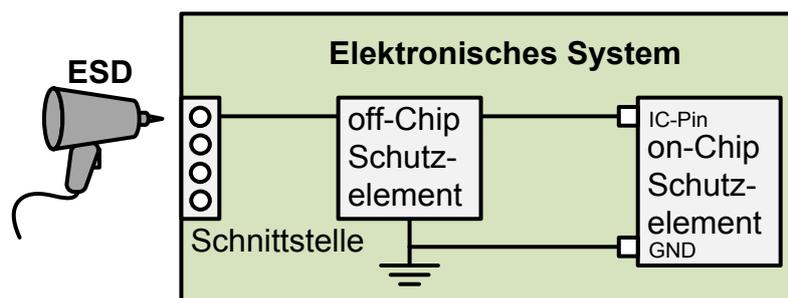
<b>Inhaltsverzeichnis</b> .....	<b>I</b>
<b>Einleitung</b> .....	<b>- 1 -</b>
<b>1 Theoretische Grundlagen</b> .....	<b>- 7 -</b>
1.1 Elektrostatische Entladungen .....	- 7 -
1.1.1 ESD auf IC- und Systemebene .....	- 7 -
1.1.2 Eigenschaften einer ESD-Prüfung nach der IEC-Norm 61000-4-2 .....	- 8 -
1.2 Schutzstrategien.....	- 12 -
1.2.1 Einflussfaktoren und Anforderung an einen sicheren Schutz.....	- 14 -
1.2.2 Möglichkeiten zum Schutz vor ESD .....	- 15 -
1.2.3 Frequenzselektive Schutzelemente .....	- 16 -
1.2.4 Spannungsselektive Schutzelemente .....	- 19 -
1.2.5 System Efficient ESD Design (SEED).....	- 24 -
1.3 Modellierungsansätze.....	- 25 -
1.3.1 Lineare zeitinvariante Systeme .....	- 25 -
1.3.2 Nichtlineare zeitinvariante Systeme .....	- 28 -
1.4 Kennlinien.....	- 30 -
1.4.1 I/U-Kennlinie .....	- 30 -
1.4.2 Q/U-Kennlinie.....	- 31 -
1.4.3 $\Phi$ /I-Kennlinie .....	- 32 -
<b>2 Methoden der messtechnischen Charakterisierung</b> .....	<b>- 33 -</b>
2.1 Frequenzabhängige Impedanz .....	- 33 -
2.1.1 Messadapter .....	- 35 -
2.1.2 Einstellung des Arbeitspunktes .....	- 39 -
2.1.3 Datenverarbeitung .....	- 41 -
2.2 Kennlinien.....	- 42 -
2.2.1 Transmission Line Pulser.....	- 43 -
2.2.2 Datenverarbeitung .....	- 53 -
2.3 Degradation.....	- 57 -
2.4 ESD-Festigkeit nach der IEC-Norm 61000-4-2 .....	- 58 -
<b>3 Frequenzselektive Schutzelemente</b> .....	<b>- 60 -</b>
3.1 Vielschicht-Keramikkondensatoren .....	- 60 -
3.1.1 Aufbau .....	- 61 -

3.1.2	Dielektrische Keramik .....	- 62 -
3.1.3	Fehlermechanismen .....	- 65 -
3.1.4	Modellierung .....	- 67 -
3.1.5	Charakterisierung und Parametrierung .....	- 70 -
3.1.6	Zusammenfassung und Diskussion .....	- 74 -
3.2	Ferrite .....	- 75 -
3.2.1	Aufbau .....	- 75 -
3.2.2	Magnetische Werkstoffe .....	- 76 -
3.2.3	Fehlermechanismen .....	- 80 -
3.2.4	Modellierung .....	- 80 -
3.2.5	Charakterisierung und Parametrierung .....	- 83 -
3.2.6	Zusammenfassung und Diskussion .....	- 88 -
<b>4</b>	<b>Spannungsselektive Schutzelemente.....</b>	<b>- 90 -</b>
4.1	Vielschicht-Varistoren.....	- 90 -
4.1.1	Aufbau .....	- 91 -
4.1.2	Modellierung .....	- 96 -
4.1.3	Charakterisierung und Parametrierung .....	- 99 -
4.1.4	Zusammenfassung und Diskussion .....	- 102 -
4.2	Silizium-Lawinendioden/TVS-Dioden .....	- 103 -
4.2.1	Aufbau .....	- 103 -
4.2.2	Modellierung .....	- 105 -
4.2.3	Charakterisierung und Parametrierung .....	- 107 -
4.2.4	Zusammenfassung und Diskussion .....	- 110 -
4.3	Snapback-behaftete Schutzelemente.....	- 111 -
4.3.1	Aufbau .....	- 111 -
4.3.2	Modellierung .....	- 115 -
4.3.3	Charakterisierung und Parametrierung .....	- 119 -
4.3.4	Zusammenfassung und Diskussion .....	- 123 -
<b>5</b>	<b>Anwendung.....</b>	<b>- 125 -</b>
5.1	Beispiel 1: ESD-Schutz an einem GPIO-Pin eines Mikrocontroller .....	- 127 -
5.2	Beispiel 2: ESD-Schutz an einem CANH-Pin eines Transceiver .....	- 128 -
5.3	Beispiel 3: ESD-Schutz an einem Kopfhörerausgang eines Audio IC ...	- 130 -
	<b>Zusammenfassung und Ausblick .....</b>	<b>- 133 -</b>
	<b>Literatur .....</b>	<b>- 137 -</b>
	<b>Veröffentlichungen.....</b>	<b>- 144 -</b>
	<b>Betreute Abschlussarbeiten .....</b>	<b>- 146 -</b>

---

## Einleitung

Während der gesamten Lebensdauer kann ein elektronisches System mit elektrostatischen Entladungen (ESD) konfrontiert werden. Das Phänomen ESD entsteht, wenn zunächst eine Potentialdifferenz zwischen einem leitfähigen, von der Umgebung isolierten Objekt besteht und das Objekt sich spontan entlädt. Die impulshafte Entladung über einen direkten Kontakt oder einen Lichtbogen kann zu einer Störung oder einer Zerstörung der Halbleiterbauelemente und der elektronischen Systeme führen [1], [2]. Als eine Maßnahme zur Qualitätssicherung wurden genormte Prüfverfahren unter einer Verwendung der ESD-Generatoren definiert, damit können die Schutzeinrichtungen gegen ESD bewertet werden. Es wird zwischen IC- und Systemebene differenziert. Eine on-Chip Schutzeinrichtung soll einer ESD auf IC-Ebene standhalten und somit eine sichere Handhabung des Halbleiters in einer kontrollierten Umgebung (engl. ESD protected area: EPA) ermöglichen. Im Gegensatz dazu können die Entladungen auf Systemebene, wenn das fertige elektronische System dem Endbenutzer überlassen wird, deutlich heftiger und damit energiereicher ausfallen. Hierfür sind spezielle Schutzstrukturen notwendig. Zur Bewertung der System-ESD-Festigkeit wird die Verbraucherelektronik nach IEC 61000-4-2 [3] und die Automobilelektronik nach ISO 10605 [4] geprüft. Besonders bei einer Entladung auf die Pins der Anschlussstecker kann eine ESD in das System ungedämpft eindringen und von den Leiterbahnen direkt zu einem empfindlichen IC-Pin geführt werden. Der on-Chip Schutz kann in den meisten Fällen einer energiereichen System-ESD nicht standhalten. Mit einem off-Chip Schutzelement bzw. Netzwerk kann die ESD-Festigkeit kostengünstig gesteigert werden [5]. Ein anwendungsbezogener und flexibler Einsatz ist ein weiterer Vorteil dieser Schutzstrategie. Das Schutzelement befindet sich in dem ESD-Strompfad zwischen der Systemschnittstelle und dem IC-Pin. Abbildung 1 verdeutlicht die Topologie.



**Abbildung 1: Einsatz der off-Chip ESD-Schutzelemente.**

Idealerweise nimmt das Schutzelement bei normalen Betriebsbedingungen keinen Einfluss auf das Systemverhalten. Beim Auftreten einer ESD wird diese ohne eine Verzögerung erkannt und absorbiert oder isoliert. Die Auswahl einer geeigneten Schutzstrategie ist eine große Herausforderung für einen Systemhersteller. In dieser Arbeit steht der off-Chip Schutz in dem Vordergrund.

---

Ausgehend von den Eigenschaften einer ESD und eines IC-Pins, kann eine Schutzwirkung unter Einsatz der folgenden Elemente erreicht werden:

- **Frequenzselektive Schutzelemente** nutzen den Unterschied zwischen der Betriebsfrequenz des IC-Pins und dem ESD-Spektrum aus. Obwohl diese Bauelemente primär als EMV-Filter fungieren, kann eine erhebliche Steigerung der System-ESD-Festigkeit erreicht werden. Tiefpass-Schaltungen und Hochpass-Schaltungen sind üblich. Die Netzwerke werden mit ohmschen, kapazitiven und induktiven Bauelementen realisiert. Die Vielschicht-Keramikkondensatoren (engl. Multi-Layer Ceramic Capacitor: MLCC) und die SMD-Ferrite sind weit verbreitet. Insbesondere in den Kraftfahrzeug-Applikationen mit geringen Übertragungsraten erlangten die MLCCs aufgrund der geringen Kosten und der hohen Kapazitäten bei kleinen Abmessungen eine führende Rolle. Nur selten wird das ESD-Verhalten von den frequenzselektiven Schutzelementen in einem Datenblatt aufgeführt. Der spezifizierte Bereich bezieht sich meist auf die normalen Betriebsbedingungen und ist nur bedingt auf die hohen Amplituden einer ESD übertragbar. Die transiente Natur der ESD führt dazu, dass eine Verletzung des spezifizierten Bereichs nicht zwingend mit einer Schädigung des Bauelements einhergeht. Hohe Spannungs- und Stromamplituden können die MLCC-Keramiken und die Ferritmaterialien in Sättigung bringen. Diese spiegelt sich in einem nichtlinearen Verhalten wider. Ohne die Berücksichtigung dieser Effekte ist eine Vorhersage des Systemverhaltens nahezu unmöglich. Auch die latenten Fehler beruhend auf einer Degradation können zu einer nicht zufriedenstellenden Produktqualität führen.
- **Spannungsselektive Schutzelemente** weisen eine nichtlineare Strom/Spannung-Kennlinie auf und werden parallel zu einem IC-Pin verschaltet. Während unter normalen Betriebsbedingungen nur ein geringer Leckstrom fließt, wird das Schutzelement bei einer ESD leitfähig und kann den Störstrom ableiten. Typische Bauelemente in dieser Gruppe sind die TVS-Dioden, die Multi-Layer Varistoren, die Polymere und die Funken-Strecken. Spannungsselektive Schutzelemente sind meist die bessere Lösung, wenn die ESD-Festigkeit eines Systems mit einer hohen Datenrate angestrebt wird. Eine geringe parasitäre Kapazität beeinträchtigt kaum die Signalintegrität. Diese Schutzstrategie hat ihren Ursprung in dem Schutz vor einer transienten Überspannung in Folge eines Blitzeinschlags. Dementsprechend sind die Angaben in einem Datenblatt oft auf eine Entladung dieser Art angepasst und eine Übertragbarkeit auf eine ESD ist nur begrenzt möglich. Die Information zu dem ESD-Verhalten beschränkt sich in vielen Fällen auf die Eigenfestigkeit.

Die fehlende Information in einem Datenblatt zu dem schützenden ESD-Verhalten wurde auf vielen Fachkonferenzen diskutiert und verschiedene Lösungswege wurden vorgestellt. So wurde vorgeschlagen die Klemmspannung an den MLCCs (z.B. [6], [7],

[8]) und den spannungsselektiven Schutzelementen (z.B. [9]) zu messen. Um die Einschränkungen bezüglich der Pulsform aufzuheben, verwendet eine andere Methode für spannungsselektive Schutzelemente die quasistatische TLP I/U-Kennlinie (z.B. [10]). Die Bezeichnung quasistatisch weist dabei auf eine gepulste Charakterisierung mit einem Transmission Line Pulser (TLP) hin [11]. Im Vergleich zu der Klemmspannung deckt eine TLP I/U-Kennlinie mit einer hohen Genauigkeit einen großen Strombereich ab. Die Systemanalyse bei anderen Pulsformen z.B. einer Kabelentladung oder einer "Secondary ESD" wird ermöglicht [12]. Eine Vereinigung aus Halbleiter- und Systemherstellern (Industry Council on ESD Target Levels) schlägt vor, die TLP-I/U-Kennlinie in die Datenblätter aufzunehmen [1]. Nachteilig an dieser Methode ist, dass die Effekte der ersten schnellen Stromspitze einer ESD nicht erfasst werden. Zusätzlich ist der Übergang von dem sperrenden in den leitenden Zustand meist von dynamischen Prozesse begleitet, die nicht in eine I/U-Kennlinie eingehen. Ausgeprägte Einschalteneffekte in Form einer Spannungsüberhöhung werden in den ersten Nanosekunden beobachtet (z.B. [10], [13], [14]).

Die Beschreibung des nichtlinearen Verhaltens mit einer Kennlinie kann auf die frequenzselektiven Schutzelemente übertragen werden. Im Zusammenhang mit der vorliegenden Arbeit wurde die Ladung/Spannung-Kennlinie (Q/U-Kennlinie) von einem MLCC vorgestellt [15]. In Analogie ist die magnetischer Fluss/Strom-Kennlinie ( $\Phi/I$ -Kennlinie) für induktive Bauelemente charakteristisch.

Für die Wahl eines Schutzelementes sind neben dem Hochstromverhalten die Eigenschaften unter normalen Betriebsbedingungen entscheidend. Die frequenzabhängige Impedanz gibt in diesem Fall eine ausführliche Auskunft. Viele Charakterisierungsmethoden sowie Datenblätter reduzieren die Information auf die Angabe der Kapazität, meist gemessen nur bei einer Frequenz [9], [10], [12], [13], [16]. Eine nichtlineare Abhängigkeit von dem Arbeitspunkt wird meist vernachlässigt. Seltener wird die parasitäre Induktivität angegeben, obwohl diese Größe einen starken Einfluss auf die erste Spannungsspitze aufweist [17].

Ein Teilziel der vorliegenden Arbeit ist die Entwicklung eines universellen Messaufbaus. Eine Charakterisierung der linearen und nichtlinearen Schutzelement-Eigenschaften bei ESD aber auch bei Betriebsbedingungen soll ermöglicht werden. Methoden im Zeit- und Frequenzbereich kommen zum Einsatz. Die Darstellung der Ergebnisse in nichtlinearen Kennlinien erleichtert die Interpretation. Die Anforderungen an den Messaufbau, inklusive des Messadapters, in Bezug auf die Frequenz-, Zeit-, Spannungs- und Strom-Bereiche werden von den theoretischen Eckpunkten einer System-ESD abgeleitet. Der Einfluss der Messadapter auf die Charakterisierungsergebnisse wird durch ein entsprechendes Design minimiert, die hochfrequente Natur einer ESD lässt jedoch eine vollständige Eliminierung nicht zu. Zur Korrektur des unvermeidbaren Messfehlers werden mathematische Methoden eingesetzt. Die damit verbundenen Datenverarbeitungsschritte werden hergeleitet und in einem Datenverarbeitungsprogramm implementiert.

Die System-ESD-Festigkeit ist ein hochdynamischer Prozess, der als eine Interaktion einzelner, sich in dem Strompfad befindender, Elemente (ESD-Generator, Übertragungsstrecke, off-Chip und on-Chip Schutzelemente) aufzufassen ist. Eine Abschätzung anhand von den quasistatischen Kennlinien oder dem Klemmverhalten gibt meist nur einen ersten Anhaltspunkt und die Festigkeit muss in aufwendigen Testreihen weiter optimiert werden. Auch das Befolgen der ESD-Designregeln [12] bietet aufgrund von einem hohen Komplexitätsgrad nur beschränkt Abhilfe. Angesichts der beschriebenen Problematik gewinnt eine simulationsgestützte Optimierung zunehmend an Bedeutung. Die Güte eines Simulationsergebnisses ist direkt mit den Modellen einzelner Komponenten verknüpft. Einen besonderen Stellungswert nehmen dabei die Schutzelemente ein.

Das ESD-Verhalten von den MLCCs wurde in verschiedenen Veröffentlichungen diskutiert. Die Untersuchungen fokussieren sich auf eine Ermittlung der ESD-Festigkeit nach der IEC-Norm [6]-[8] und das Verhalten von einem MLCC nach dem ersten Fehler bzw. nach dem Auftreten einer Degradation [18]-[22]. Die Ergebnisse weisen auf ein nichtlineares Verhalten hin, können aber nicht zur Identifikation von den nichtlinearen Parametern einbezogen werden. Ein Simulationsmodell wird nicht vorgestellt.

In [13] und [23] wird jeweils die ESD-Festigkeit eines Systems untersucht. Dabei werden Simulationsmodelle für nichtlineare Ferrite vorgestellt. Auf eine Analyse der Ursachen des nichtlinearen Verhaltens wird verzichtet.

Die Modellierung des elektrischen Verhaltens von den spannungsselektiven Schutzelementen beschränkt sich meist auf die quasistatische I/U-Kennlinie (z.B. [24], [25]). In [26] und [27] wird die Kennlinie in einer Lookup-Tabelle hinterlegt und um die linearen frequenzabhängigen Gehäuseeigenschaften ergänzt. Beide Ansätze können nicht in jedem Netzwerksimulationsprogramm implementiert werden, deshalb ist der Einsatz von den Kennlinienfunktionen eine wichtige Alternative. Auch die Berücksichtigung von den Einschalteteffekten kann notwendig sein.

In dieser Arbeit werden Simulationsmodelle für die Bauelemente der frequenzselektiven und spannungsselektiven Schutzstrategie vorgestellt. Der Schwerpunkt liegt dabei auf universellen Verhaltensmodellen ohne eine Einbuße an Genauigkeit. Zentral hierbei sind die Implementierung der nichtlinearen Kennlinien und deren Parametrierbarkeit mit den Messdaten. Bekannte Ansätze werden diskutiert und bewertet. Die vorgenommenen Modifikationen berücksichtigen die physikalischen Eigenschaften und die gemessenen Phänomene.

Die Arbeit ist wie folgt strukturiert. In Kapitel 1 werden die theoretischen Grundlagen vorgestellt. Die Eigenschaften einer ESD werden analysiert. Darauf basierend werden Schutzstrategien abgeleitet. Die Modellierungswerkzeuge zu einer Implementierung der nichtlinearen Kennlinien als ein Kernelement werden diskutiert. Kapitel 2 befasst sich mit der Messtechnik in den Zeit- und Frequenzbereichen. Neben den Messaufbauten werden die notwendigen Datenverarbeitungsschritte vorgestellt. Kapitel 3 und Kapitel 4 gehen auf die frequenz- und spannungsselektiven Schutzelemente detailliert

ein. Die einzelnen Bauelementeklassen werden unter der Einhaltung folgender Systematik behandelt:

- Zuordnung des Verhaltens zu den physikalischen Effekten,
- Herleitung eines allgemeinen, flexibel parametrierbaren Simulationsmodells,
- Exemplarische Charakterisierung von einem Schutzelement,
- Parametrierung des Simulationsmodells.

In Kapitel 5 werden drei Beispielsysteme auf ihre ESD-Festigkeit unter Anwendung der Simulationsmodelle untersucht. Die Simulationsergebnisse werden Messdaten gegenübergestellt. Dieser Schritt ist als eine Validierungsschleife der vorgestellten Methoden und Modellen zu betrachten. Parallel wird der erzielte Vorteil gegenüber den vereinfachten Ansätzen kritisch dargelegt.



---

# 1 Theoretische Grundlagen

## 1.1 Elektrostatische Entladungen

Eine Elektrostatische Entladung (ESD) ist ein plötzlich einsetzender Potentialausgleich zwischen zwei Objekten mit einer hohen Potentialdifferenz. Die Ausbildung einer Potentialdifferenz, die Ihren Ursprung meist in Triboelektrizität oder Influenz hat, weist an sich kein Störpotential auf. Erst die Entladung setzt hohe transiente Spannungen und Ströme frei. Eine Störung oder eine Zerstörung der Halbleiterbauelemente und der elektronischen Systemen kann die Folge sein [1], [2]. Bereits minimale elektrostatische Aufladungen können gefährliche Entladeprozesse auslösen.

Ein Mensch ist eine wichtige ESD-Quelle. Während für die betroffene Person dabei keine größere Gefahr entsteht, kann es zu Ausfällen in der empfindlichen Elektronik kommen. Ein zunehmender Einsatz von den Kunststoffen in unserer Umgebung begünstigt die Ausbildung hoher Potentialdifferenzen [28]. Somit ist es selbstverständlich, dass bei der Entwicklung von den elektronischen Systemen eine besondere Bedeutung der ESD-Stör- und Zerstörfestigkeit zukommt.

Aufgrund der Kombination des Ladens und des Entladens gelten bei ESD sowohl die Gesetze der Elektrostatik als auch der Elektrodynamik. Die Objekte können sich auf mehrere Kilovolt aufladen. Der Entladungsvorgang ist von transienten Strömen bis zu hundert Ampere gekennzeichnet. Eine Anstiegszeit im Bereich einiger Piko- bis Nanosekunden und eine Abklingzeit von einigen Nano- bis Mikrosekunden sind für den Stromverlauf charakteristisch. Obwohl die Leistung einige Kilowatt erreichen kann, ist die freigesetzte Energie aufgrund der kurzen Dauer des Entladevorgangs bzw. der Pulsbreite relativ gering.

### 1.1.1 ESD auf IC- und Systemebene

Die Definition einer ESD lässt verschiedene Szenarien der Auf- und Entladung zu und resultiert in mehreren ESD-Modellen. Zur Sicherung der Qualität sind verschiedene Normen zur Prüfung auf die ESD-Stör- und Zerstörfestigkeit entstanden. Das Bestehen einer ESD-Prüfung ist notwendig, um beispielsweise die CE-Kennzeichnung verwenden zu dürfen. Diese ist in Europa zwingend erforderlich, um ein Produkt auf den Verbrauchermarkt zu bringen [5]. In der Praxis wird zwischen einer ESD auf IC- und Systemebene differenziert.

ESD-Modelle auf IC-Ebene decken die Verhältnisse während der Produktion, Verarbeitung und Montage von integrierten Schaltkreisen ab. Die wichtigsten Quellen statischer Aufladung sind Personen, Maschinen oder das Bauelement an sich. Die Tatsache, dass diese Prozesse in einer kontrollierten Umgebung (engl. ESD protected area, EPA) stattfinden, erlaubt es präventive Maßnahmen zur Begrenzung der Aufladung zu ergreifen. Das Zerstörpotential kann damit stark minimiert aber nicht eliminiert werden. Die Halbleiter-Hersteller testen deshalb ihre Produkte nach dem "Human Body Model"

(HBM) [29], "Maschine Model" (MM) [30] und "Charged Device Model" (CDM) [31]. Diese bilden menschliche Entladung, Entladung einer Maschine und Eigenentladung einer aufgeladenen Komponente nach.

Im Vergleich dazu können die Entladungen auf der Systemebene, wenn das fertige elektronische System sich außerhalb einer EPA befindet, deutlich heftiger ausfallen. Die höchsten Belastungen werden im Betrieb beim Endbenutzer erwartet. Eine Aufladung von einer Person, als wichtigste ESD-Störquelle kann nicht verhindert werden und erreicht Werte bis 30 kV [5], [28].

Die ESD-Festigkeit auf Systemebene wird nach der IEC 61000-4-2 Norm [3] oder für Systeme aus dem Kfz-Bereich nach der ISO 10605 Norm [4] geprüft. Wobei die ISO-Norm sich stark an der IEC-Norm orientiert. Ein ESD-Generator simuliert eine Personenentladung beim Berühren des Systems direkt mit der Hand oder über ein leitendes Werkstück.

Die Prüfung beinhaltet eine oder mehrere Entladungen im Luft- oder Kontaktmodus auf die Systemschnittstelle und die Gehäuseteile. Der ESD-Strom einer Kontaktentladung auf die Stecker-Pins kann über die Leiterbahnen nahezu ungedämpft zu empfindlichen IC-Pins geführt werden. Die entstehenden Ströme können die einzelnen Bauelemente im Strompfad stören oder zerstören. Zusätzliche Störungen können durch die abgestrahlten, transienten Felder hervorgerufen werden. Ein oft verwendetes Maß für die Zerstörfestigkeit eines Systems ist die maximale ESD-Generator Ladespannung bevor ein Fehler auftritt. Für beide Entladungsmodi sind oft unterschiedliche Festigkeitsniveaus gefordert.

Im Luftentlademodus wird die geladene Generator-Spitze langsam an das Prüfobjekt herangeführt, bis ein Luftüberschlag stattfindet. Der Lichtbogenwiderstand ist stark von den Umgebungseigenschaften abhängig und führt oft zu einer großen Streuung der Testergebnisse. Um eine höhere Reproduzierbarkeit der Testergebnisse zu erreichen, wurde für leitfähige Entladepunkte die Kontaktentladung eingeführt. Bei einer Kontaktentladung muss die Entladespitze des ESD-Generators das Prüfobjekt während der Prüfung kontaktieren. In dieser Arbeit wird nur die Kontaktentladung behandelt.

### **1.1.2 Eigenschaften einer ESD-Prüfung nach der IEC-Norm 61000-4-2**

Die IEC-Norm [3] gibt nur ein vereinfachtes ESB eines ESD-Generators an (vgl. Abbildung 1.1 (links)). Zwei wesentliche Komponenten sind ein aufgeladener Kondensator zur Energiespeicherung  $C_{IEC}$  und ein Entladewiderstand  $R_{IEC}$ . Getestet wird mit 2, 4, 6 und 8 kV Ladespannung. Des Weiteren sind markante Punkte der Stromform unter Zulassung der Toleranzen in einem Kalibrieraufbau vorgeschrieben (Tabelle 1.1). Hierzu gehören die Anstiegszeit und die Amplitude an definierten Zeitpunkten. Der ESD-Strom wird an einem sogenannten Stromtarget mit der Impedanz von nicht mehr als  $2,1 \Omega$  über einen großen Frequenzbereich gemessen (In dieser Arbeit wird ein  $2 \Omega$  Stromtarget verwendet). Diese unscharfe Definition gibt den Herstellern viel Freiraum

für die physikalische Implementierung eines ESD-Generators. Hiermit sind zum Teil große Unterschiede bei Ergebnissen einer ESD-Prüfung begründet [32].

Ladespannung [kV]	Anstiegszeit ( $\pm 25\%$ ) [ns]	Stromspitze ( $\pm 15\%$ ) [A]	Strom ( $\pm 30\%$ ) bei 30 ns [A]	Strom ( $\pm 30\%$ ) bei 60 ns [A]	Energie IEC Kondensator [mJ]	Energie 2 $\Omega$ Stromtarget [ $\mu$ J]
2	0,8	7,5	4	2	0,3	1,8
4	0,8	15	8	4	1,2	7,2
6	0,8	22,5	12	6	2,7	16,2
8	0,8	30	16	8	4,8	29,0

Tabelle 1.1: Parameter des Entladestroms zur Verifikation des ESD-Generators nach der IEC-Norm [3] erweitert mit der Energie im Kondensator  $C_{IEC}$  und auf dem Stromtarget.

Die IEC-Norm gibt auch eine Gleichung zur Beschreibung des ESD-Stromes an, die eine Körperentladung über ein metallisches Werkzeug nachbildet. Abbildung 1.1 (rechts) wertet diese Gleichung für eine Ladespannung von 4 kV aus. Der "Rücken" ist maßgeblich über das RC-Netzwerk bestimmt und bildet die Körperentladung ab. Die Generatorstruktur und das Relais sind auch aufgeladen und resultieren in einer sehr kurzen Stromspitze, welche der RC-Entladung überlagert wird.

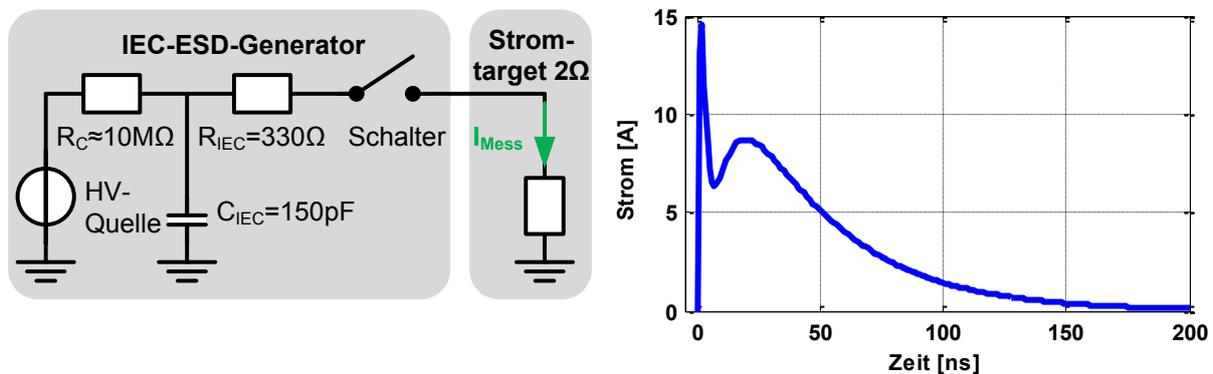


Abbildung 1.1: Vereinfachtes ESB eines ESD-Generators (links), Entladestrom einer 4 kV Kontaktentladung auf ein 2  $\Omega$  Stromtarget [3] (rechts).

Die tatsächlich Belastung, der ein Schutzelement bzw. ein Halbleiter ausgesetzt wird, variiert stark mit dessen Eigenschaften. Die nachfolgenden statischen Überlegungen setzen eine lineare, ohmsche Last voraus, die mit dem Entladewiderstand einen Spannungsteiler bildet:

$$U_{Last} = \frac{R_{Last}}{R_{Last} + R_{IEC}} U_{IEC} \quad 1.1$$

Je hochohmiger die Last, desto höher ist der Spannungsabfall. Der limitierende Faktor in einem elektronischen System ist eine Funkenbildung, die an den SMD-Bauelementen bei ca. 2,5 kV einsetzt [33]. Dieser Wert wird bei der Bauform 0603 bei ca. 150  $\Omega$  erreicht.

Viele der ESD-Ausfälle auf Systemebene sind thermisch bedingt [12], [34]. Hieraus folgt, dass die freigesetzte Energie das meiste Störpotential aufweist. Die Auswirkung der ersten Stromspitze ist zu vernachlässigen. Die im Kondensator  $C_{IEC}$  gespeicherte Energie ist:

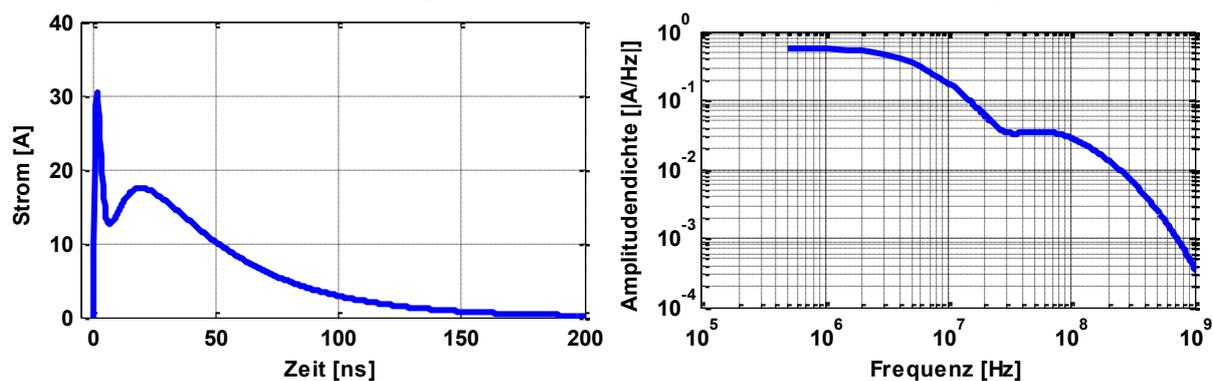
$$E_{IEC} = \frac{1}{2} C_{IEC} U_{IEC}^2 \quad 1.2$$

Bei 8 kV werden 4,8 mJ gespeichert. Während der Entladung wird die Energie auf den Widerstand im ESD-Generator und die Last aufgeteilt.

$$E_{Last} = \frac{R_{Last}}{R_{Last} + R_{IEC}} E_{IEC} \quad 1.3$$

In einem  $2 \Omega$  Stromtarget des Kalibrieraufbaus werden ca. 30  $\mu$ J absorbiert.

Die relevante zeitliche Ausdehnung und das Spektrum einer IEC-ESD werden im Folgenden anhand der Gleichung für den ESD-Strom [3] ausgewertet. Abbildung 1.2 zeigt den Strom einer 8 kV ESD im Zeit- und Frequenzbereich. Das Spektrum wurde mit der Fast Fourier Transformation berechnet. Um das Verhalten bei den tiefen Frequenzen zu erfassen, wurde das Zeitsignal für die Transformation bis 2  $\mu$ s ausgewertet.



**Abbildung 1.2: Entladestrom (links) und Spektrum (rechts) einer 8 kV Kontaktentladung auf ein  $2 \Omega$  Stromtarget.**

Die erste Eckfrequenz liegt bei ca. 3 MHz, ab diesem Punkt fällt das Spektrum mit einem Faktor 10 pro Frequenzdekade ab. Diese Eckfrequenz wird in erster Näherung über die Zeitkonstante  $\tau_{IEC}$  des Entladenetzes ( $C_{IEC}$ ,  $R_{IEC}$ ) eines ESD-Generators vorgegeben. Eine hochohmige Last würde den Entladevorgang zusätzlich verlangsamen. Für das vorgegebene Entladenetzwirk betragt die Zeitkonstante ca. 50 ns. Unter Verwendung der Korrespondenz in Gl. 1.4 [35] ergibt sich eine Frequenz von ca. 3,2 MHz. Dieser Wert stimmt gut mit den Ergebnissen der graphischen Analyse überein.

$$f_1 = \frac{1}{2\pi \cdot \tau_{IEC}} = \frac{1}{2\pi \cdot C_{IEC} R_{IEC}} \quad 1.4$$

Die exponentielle Entladekurve eines RC-Netzwerkes klingt nach der fünffachen Zeitkonstante (ca. 250 ns für das IEC-Entladenetzwirk) auf ca. 1 % des Maximalwertes

ab [36]. Der Stromverlauf in Abbildung 1.2 klingt auf diesen Wert bereits nach ca. 190 ns ab. Diese Zeit sollte für ESD-Untersuchungen in etwa erfasst sein.

Das Spektrum in Abbildung 1.2 nimmt ab der Frequenz von ca. 400 MHz mit einem Faktor 100 pro Frequenzdekade ab. Die kurze Anstiegszeit der ersten ESD-Stromspitze ( $t_r=0,8$  ns) ist ausschlaggebend für diesen charakteristischen Punkt. In erster Näherung ist der Stromanstieg linear. Unter dieser Vereinfachung kann die benötigte Bandbreite mit der zweiten Eckfrequenz eines Trapezimpulses der gleichen Anstiegszeit abgeschätzt werden. Es gilt die folgende Beziehung zwischen den beiden Größen [28].

$$f_2 = \frac{1}{\pi \cdot t_r} \quad 1.5$$

Unter Berücksichtigung der Toleranzen von  $\pm 25$  %, beträgt die minimale Anstiegszeit ca. 600 ps. Für diesen Wert liegt die zweite Eckfrequenz bei ca. 530 MHz. Daraus folgt, dass für ESD-Untersuchungen im Frequenzbereich eine Mindestbandbreite von 530 MHz benötigt wird.

Tabelle 1.2 fasst die beschriebenen Eigenschaften einer IEC-ESD zusammen. Maximale elektrische Amplituden werden für 8 kV Ladespannung bestimmt.

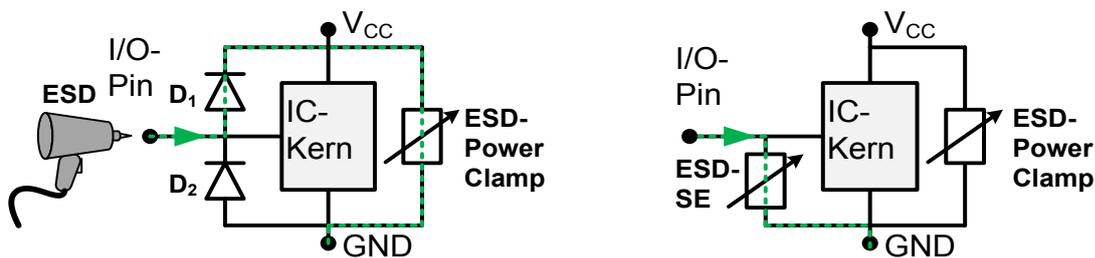
Eigenschaft	Wert	Beschreibung
Entladenetzwerk	150 pF / 330 $\Omega$	Die Vorgabe aus der Norm
Energie	4,8 mJ / 30 $\mu$ J	Die gespeicherte/ absorbierte Energie
Strom	20 A	Stromwert bei 30 ns (16 A) plus eine Toleranz von 30%
Zeitbereich	ca. 0,6 ns bis 200 ns	Anstiegszeit minus Toleranz von 25 % Fünffache der Zeitkonstante 50 ns
Spektrum	ca. 3 MHz bis 530 MHz	Resultiert aus dem Zeitbereich

Tabelle 1.2: Theoretische Eckpunkte einer 8 kV IEC-ESD an einem 2  $\Omega$  Stromtarget.

## 1.2 Schutzstrategien

Gemäß den ESD-Prüfungen auf IC- und Systemebene werden on- und off-Chip Schutzzelemente unterschieden.

Der on-Chip ESD-Schutz ist durch eine nicht vermeidbare Restaufladung in EPA begründet und soll eine sichere Handhabung der elektronischen Komponenten in diesem Bereich gewährleisten. Es sind gleichermaßen die Produktions-, Verarbeitungs- und Montage-Prozesse betroffen. Der ESD-Strom wird von dem IC-Kern entweder zum Versorgungs- oder GND-Netz umgeleitet. Lokale und Netz-basierte (engl. rail-based) Konzepte sind möglich (vgl. Abbildung 1.3). Ein lokales Schutzelement wird unmittelbar an einem IC-Pin eingesetzt und bietet eine flexible und individuelle Lösung. Z.B. kann auf diese Weise der Schutz an den Busleitungen eines Transceivers erhöht werden. Nachteilig an dieser Methode sind die steigenden Kosten und ein erhöhter Chipflächenbedarf. Die Netz-basierten Konzepte leiten den ESD-Strom über eine Diode, die bei Treibern in einer CMOS-Technologie meist herstellungsbedingt vorhanden ist, zu einem Versorgungs-Netz um. Hier wird dieser von der sogenannten ESD-Power-Clamp, einer größeren ESD-Schutzstruktur, absorbiert. Besonders bei ICs mit einer hohen Anzahl von gleichen I/O-Pins z.B. Mikrocontrollern ist dieses Konzept sinnvoll. Eine ausführliche Übersicht der on-Chip Schutzzelemente ist beispielsweise in [5] und [37] zu finden.



**Abbildung 1.3: Netz-basierte (links) und lokale (rechts) on-Chip Schutzstrategien.**  
Der ESD-Strom ist grün skizziert.

Um die damit verbundenen Kosten und die wertvolle Chipfläche zu sparen, tendieren viele Halbleiterhersteller zu einer Absenkung der geforderten ESD-Festigkeit auf IC-Ebene [2]. Als das Hauptargument werden immer bessere Strategien zur Vermeidung von der statischen Aufladung in einer EPA genannt. Gleichbleibende Fehlerraten bei den Bauelementen mit einer geringeren ESD-Festigkeit auf IC-Ebene können mit umfassenden Statistiken belegt werden [2]. Auch kann der Trend zu kleineren Abmessungen der Systeme nur mit kleineren ICs erreicht werden. Diese Miniaturisierung bringt weitere Herausforderungen für das Design von einem on-Chip Schutz mit sich. Der on-Chip Schutz kann in den meisten Fällen einer energiereichen System-ESD nicht standhalten. Um die erforderliche Festigkeit zu erreichen, müssen weitere Maßnahmen ergriffen werden.

Für die einzelnen Pins eines IC im Systemverbau ist die potentielle Gefahr, mit ESD konfrontiert zu werden, stark unterschiedlich. Meist wird eine Unterteilung in lokale und

globale IC-Pins anhand der Verschaltung getroffen. Lokale IC-Pins haben keinen Kontakt zu der Schnittstelle des Systems nach außen. Hierzu gehört der Großteil der IC-Pins. Die elektrische Verbindung geht nur zu den anderen Bauelementen, z.B. ein Quarzanschluss oder Busse zwischen den ICs. Die globalen Pins sind direkt mit der Schnittstelle verbunden und erfüllen eine oder beide folgender Funktionen:

- **Energieversorgung**, der Konsum oder die Abgabe der elektrischen Energie,
- **Kommunikation**, das Senden und/oder das Empfangen der Signale.

Die globalen IC-Pins sind für den Endbenutzer direkt zugänglich und die Gefahr einer ESD ist unmittelbar gegeben.

Bei einem Systementwurf sollten ESD-Designregeln (z.B. [12]) befolgt werden. Die kontrollierte Führung eines möglichen ESD-Stromes im System wird angestrebt. Als ein Beispiel für diese Maßnahmen können die USB-Buchsen genannt werden, bei welchen "vorausseilende Massepins" das ESD-Konzept unterstützen. Die ESD-Ströme werden von diesen längeren Kontakten abgefangen, die einen kontrollierten Strompfad bereitstellen. Die empfindlichen Datenleitungen sitzen tiefer und bleiben somit geschützt. Eine ausführliche Übersicht zu weiteren präventiven Maßnahmen ist in [12] gegeben.

Mit zusätzlichen diskreten Bauelementen kann die ESD-Zerstörfestigkeit des Systems gesteigert werden. Das off-Chip Schutzelement wird in den Pfad zwischen einer Systemschnittstelle und einem globalen IC-Pin eingebracht. Im Vergleich zu einer robusteren Auslegung des on-Chip Schutzes stellt diese Strategie eine deutlich kostengünstigere Alternative dar [5]. Ein weiteres Argument dafür ist die Flexibilität im Hinblick auf das Design und die ESD-Anforderung. Geringere Produktionskosten sind möglich. Durch das off-Chip Schutzelement wird eine System-ESD auf einen unkritischen "Rest-Puls" gedämpft, welchem das on-Chip Schutzelement standhalten kann. Abbildung 1.4 verdeutlicht die resultierende ESD-Stromführung.

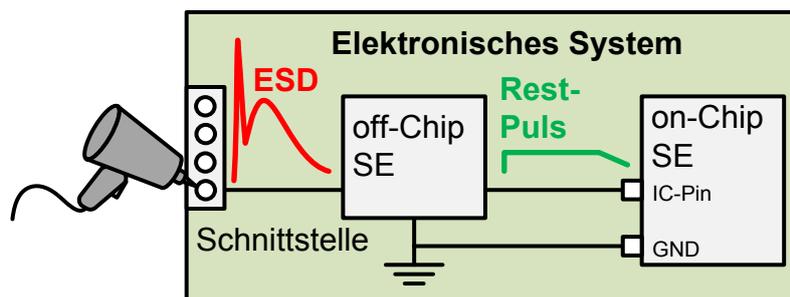


Abbildung 1.4: On- und off-Chip ESD-Schutz in einem elektronischen System.

In dieser Arbeit stehen Schutzstrategien unter einer Verwendung der diskreten off-Chip Bauelemente im Fokus.

### 1.2.1 Einflussfaktoren und Anforderung an einen sicheren Schutz

Als erstes wird der Frage nachgegangen, welche Kriterien ein Schutzelement erfüllen muss, um zuverlässig und sicher zu agieren. Es wird zwischen einem Verhalten bei ESD und bei Betriebsbedingungen differenziert. Wobei eine ESD sowohl während des normalen Betriebs, als auch in dem Ruhezustand auftreten kann.

#### Verhalten bei Betriebsbedingungen

Idealerweise verhält sich ein Schutzelement bei normalen Betriebsbedingungen neutral und übt keinen Einfluss auf das Systemverhalten aus. Das Streben nach mehr Energie-Effizienz erfordert geringe Verluste. Dieses Kriterium entspricht einer geringen Impedanz der in Reihe verschalteten Schutzelemente. Bei einer parallelen Beschaltung sollte die Impedanz möglichst hoch sein. An den Kommunikations-Pins hat die Signalintegrität die höchste Priorität. Dies hat zur Folge, dass die Impedanz des Schutzelements in dem relevanten Frequenzbereich das Signal nicht verzerren darf.

#### Verhalten bei ESD

In einem ESD-Fall sollte die transiente Überspannung von einem Schutzelement ohne Verzögerung erkannt und auf einen unkritischen "Rest-Puls" gedämpft werden. Anschließend soll das System in den ursprünglichen Betriebszustand zurückkehren, so dass weiterhin der ESD-Schutz gegeben ist. Diese Anforderung bedingt als erstes eine hohe Eigensicherheit. Das Schutzelement muss den ESD-Pulsen ohne bleibende Schäden standhalten. Üblich ist eine Angabe von der Ladespannung in Kilovolt bezogen auf eine ESD-Prüfung (siehe Kapitel 1.1.1). Die Fehlerbilder können in einem Extremfall ein dauerhafter Kurzschluss oder ein Leerlauf sein. Es kann aber auch "nur" zu einer Änderung bzw. einer Degradation der charakteristischen Parameter kommen. Dieser Effekt kann sich negativ auf das Verhalten bei Betriebsbedingungen auswirken. Dabei kann eine wiederholte Belastung zum Voranschreiten der Degradation führen. Die Anforderungen seitens IC-Pin werden oft anhand des ESD-Entwurfswindows (eng. "ESD design window") bestimmt (vgl. Abbildung 1.5). Es definiert die einzuhaltenden Grenzwerte bei einem Entwurf der on-Chip Schutzstruktur [38], [42] und verwendet die Hochstromcharakteristik (I/U-Kennlinie) zur Beurteilung der entsprechenden Schutzkonzepte. Das ESD-Entwurfswindow wird bei kleinen Spannungen über die Betriebsbedingungen begrenzt. Nach oben setzen die ESD-Zerstörmechanismen wie ein Gate-Oxid-Durchbruch und ein thermischer Durchbruch im Halbleiter die Grenzen. Ein Gate-Oxid-Durchbruch ist an die Spannung gekoppelt. Ein thermischer Durchbruch ist durch die Energieaufnahme an dem IC-Pin bedingt. Wie beschrieben, gibt es meist eine dominante IC-Struktur, die den Großteil des ESD-Stromes trägt. In dieser Halbleiter-Region wird die elektrische Energie in die Wärme umgewandelt. Es wird davon ausgegangen, dass diese Halbleiter-Region bei einer gewissen Temperatur zu schmelzen anfängt und ausfällt. Die Wärmedissipation ist im Vergleich zu der ESD-Dauer nur ein

langsamer Prozess, so dass während einer ESD der Wärmeaustausch der betroffenen Halbleiter-Region mit der unmittelbaren Umgebung vernachlässigbar klein ist. Das System kann adiabat angenommen werden. Diese Eigenschaft erlaubt bei einer kürzeren Pulsdauer höhere Strom- und Spannungsamplituden. Somit ist die zeitliche Ausdehnung der Störung ein wichtiger Einflussfaktor für den thermischen Durchbruch. Die I/U-Kennlinie der on-Chip Schutzstruktur verhindert, dass die ESD-Pulse auf IC-Ebene die Zerstörgrenzen aussteuern. Konsequenterweise muss der off-Chip Schutz eine ESD soweit dämpfen, dass der "Rest-Puls" an einem IC-Pin sich noch in dem ESD-Entwurfsfenster befindet.

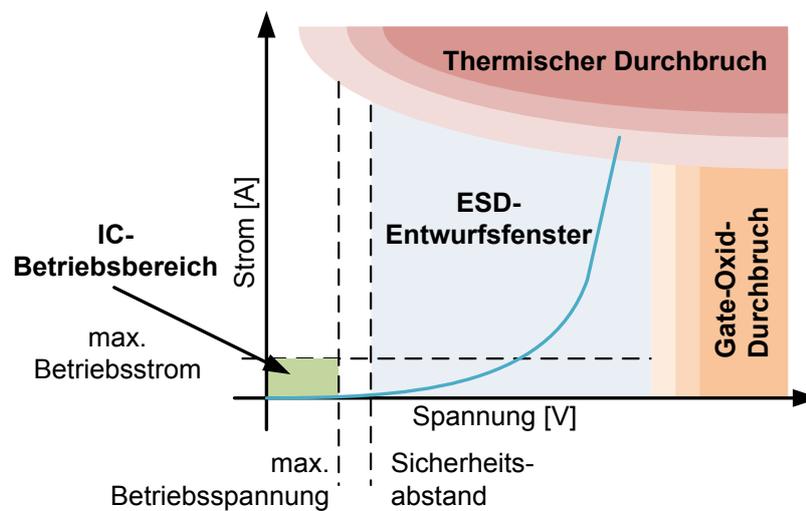


Abbildung 1.5: ESD-Entwurfsfenster.

### 1.2.2 Möglichkeiten zum Schutz vor ESD

Damit eine ESD nicht zu einem Fehler im System führt, muss diese oft auf der Strecke zwischen der Schnittstelle dieses Systems und einem empfindlichen IC-Pin gedämpft werden. Dieses Prinzip wurde bereits in Abbildung 1.4 vorgestellt. Ausgehend von den ESD-Eigenschaften (vgl. Tabelle 1.2) und den Anforderungen seitens des IC-Pins, sind folgende Möglichkeiten gegeben:

- **Frequenzselektive Schutzelemente** nutzen den Unterschied in der Betriebsfrequenz des IC-Pins und dem ESD-Spektrum aus. Tiefpass- und Hochpass-Schaltungen sind üblich, wobei auch ein Bandpass möglich ist. Die Grenzen bei der Verwendung eines Tiefpasses sind mit Hinblick auf geläufige serielle Bussysteme schnell erreicht, z.B. USB 2.0 mit 480 MBit/s Datenübertragungsrate toleriert nur wenige Pikofarad einer zusätzlichen Kapazität [39]. Typische Filterstrukturen werden aus Widerständen, Kapazitäten und Induktivitäten aufgebaut.
- **Spannungselektive Schutzelemente** gehen von einer Differenz zwischen der Betriebs- und ESD-Spannung aus. Diese Anforderung wird von den meisten

Systemen der Verbraucherelektronik und den Kfz-Anwendungen erfüllt. Bei einer ESD wird in dem Schutzelement ein niederohmiger Strompfad aktiviert und die ESD-Spannung auf eine kleinere Amplitude gedämpft. Ein Großteil der ESD-Energie wird thermisch in dem Schutzelement umgesetzt. TVS-Dioden, Multi-Layer Varistoren, Polymere und Funkenstrecken gehören dieser Gruppe an.

Neben den oben genannten, klassischen Bauelementen werden in der Literatur seit vielen Jahren alternative Methoden des Überspannungsschutzes diskutiert [40]. Motiviert werden diese Ansätze vor allem durch das Bestreben zur Einsparung der Schaltungsfläche. Unter einer Ausnutzung der physikalischer Eigenschaften verschiedener Materialien wurden einige Schutzmethoden entwickelt und erprobt, die es erlauben, bereits vorhandene Konstruktions-, Geräte- oder Gehäuseteile mit einer ESD-Schutzfunktion auszurüsten. Verteilte Kapazitäten oder Polymermaterialien mit Varistoreigenschaften wurden in Platinen integriert. Die Ergebnisse haben gezeigt, dass die Schutzwirkung in einem Vergleich zu den konventionellen Methoden meist nicht zufriedenstellend ist. Nur unter Einsatz eines aus der Energietechnik stammenden Polymers mit Varistoreigenschaften konnten ein vertretbares Ergebnis erzielt werden. Einige mehrere Optimierungsschritte waren notwendig. Der Kostenaspekt wurde nicht näher erläutert. Anhand der Tatsache, dass ein Polymermaterial anstatt des üblichen Dielektrika FR4 bei Platinenherstellung eingesetzt werden soll, ist die Technologie nur speziellen, nicht kostensensitiven Anwendungen vorbehalten.

### 1.2.3 Frequenzselektive Schutzelemente

Der frequenzselektiven Schutzstrategie liegt das Prinzip des Spannungsteilers zu Grunde. Eine ESD-Entladung wird auf die Impedanzen des Schutzelementes, der Pulsquelle und des IC-Pins aufgeteilt. Das Übersetzungsverhältnis bzw. die Filterdämpfung ist frequenzabhängig. Die Grundkomponenten sind die induktiven Längselemente und die kapazitiven Querelemente [28].

An den Versorgungs-Pins eines ICs werden Kondensatoren zur Spannungsstabilisierung und EMV-Entstörung eingesetzt. Mit hohen Kapazitätswerten wird meist ein robuster ESD-Schutz erreicht. An Kommunikations-Pins eines ICs wird ein Kompromiss zwischen Übertragungsrate und Schutzwirkung gesucht. Als ESD-Schutz haben die Vielschicht-Keramikkondensatoren eine sehr große Bedeutung. Diese zeichnen sich durch sehr geringe Wirkverluste und hohe Kapazitäten bei geringen Abmessungen aus.

EMV-Ferrite werden oft zur Unterdrückung der hochfrequenten Störungen eingesetzt [28], [41]. Im Gegensatz zu einer idealen Induktivität weist eine Spule mit einem hochpermeablen Ferritkern im bestimmten Frequenzbereich ausgeprägte Wirkverluste auf. Diese Eigenschaft hilft dabei die EMV-Störung aus dem System zu führen und kann

zusätzliche Bauelemente überflüssig machen. Die SMD-Bauform begünstigt den Einsatz auf einer Platine.

### Verhalten bei Betriebsbedingungen

An Versorgungs-Pins wird die Anforderung, den Einfluss eines Schutzelementes auf das System möglichst klein zu halten, von den frequenzselektiven Schutzelementen meist erreicht. Herstellungsbedingt haben die Induktivitäten bzw. EMV-Ferrite einen nur geringen DC-Widerstand, während der DC-Widerstand eines Kondensators sehr hoch ist.

An Kommunikations-Pins muss zusätzlich die Signalintegrität beachtet werden. Das Nutzsignal wird von allen, sich in dem Signalpfad befindenden Bauelementen beeinflusst. Abbildung 1.6 stellt zwei einfache Kommunikationsketten aus einem Sender-IC, einem Empfänger-IC und einem Schutzelement dar.

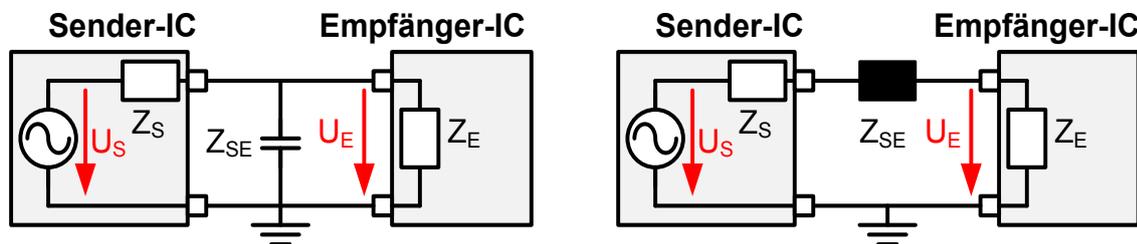


Abbildung 1.6: Elementare Filter mit einem kapazitiven Schutzelement (links) und einem induktiven Schutzelement (rechts).

Das frequenzselektive off-Chip Schutzelement wird zwischen den beiden ICs platziert und fügt eine zusätzliche Impedanz  $Z_{SE}$  in die Kommunikationsstrecke ein.  $Z_S$  und  $Z_E$  sind die Impedanzen des Senders und des Empfängers. Diese beiden komplexen, frequenzabhängigen Größen werden im Wesentlichen durch die Treiber- bzw. Empfängerstufe, das on-Chip Schutzelement und die Gehäuseeigenschaften bestimmt.  $U_S$  ist das gesendete Signal und  $U_E$  das empfangene Signal. Ein Einfluss der Übertragungsstrecke wird nicht in die Betrachtung einbezogen. Gl. 1.6 berechnet die frequenzabhängige Dämpfung bei einem Querschutzelement und Gl. 1.7 bei einem Längsschutzelement.

$$U_E = \frac{Z_E}{Z_S + Z_E + Z_E Z_S / Z_{SE}} U_S \quad 1.6$$

$$U_E = \frac{Z_E}{Z_S + Z_E + Z_{SE}} U_S \quad 1.7$$

### Verhalten bei ESD

ESD ist ein breitbandiger Störer mit einem komplexen Spektrum. Dies erschwert eine Systemanalyse im Frequenzbereich entsprechend Abbildung 1.6. Es ist vorteilhaft, die Phänomene im Zeitbereich zu betrachten. Die frequenzselektiven SE sind primär kon-

zentrierte Energiespeicher. Das Speichervermögen ist bei diesen Bauelementen proportional zu der Kapazität bzw. der Induktivität. Ein Teil der ESD Energie wird in dem elektrischen bzw. magnetischen Feld zwischengespeichert und anschließend wieder in das System abgegeben. Damit wird der Entladevorgang verlangsamt und die Amplituden reduziert. Kleinere Spannungsamplituden helfen den Gate-Oxid-Durchbruch zu vermeiden. Die Schutzwirkung gegen eine thermische Belastung entsteht, wenn der IC-Pin aus dem adiabaten Zustand gebracht wird und die Wärme an die Umgebung abgibt.

Abbildung 1.7 zeigt exemplarisch die Schutzwirkung eines Kondensators mit 4,7 nF und einer Induktivität mit 1  $\mu$ H bei einer 4 kV ESD. Der IC-Pin wird mit 2  $\Omega$  modelliert. Das ESD-Generatormodell wird in Kapitel 2.4 erläutert. Die Signale werden tiefpassgefiltert und die Spannungs- und Stromspitzen der ESD sind stark gedämpft, die Hauptentladung bleibt jedoch erhalten. Die geringe Änderung der Energie nach 150 ns am IC-Pin (Angabe in Legende) zeigt eine geringe Schutzwirkung gegen thermischen Ausfall.

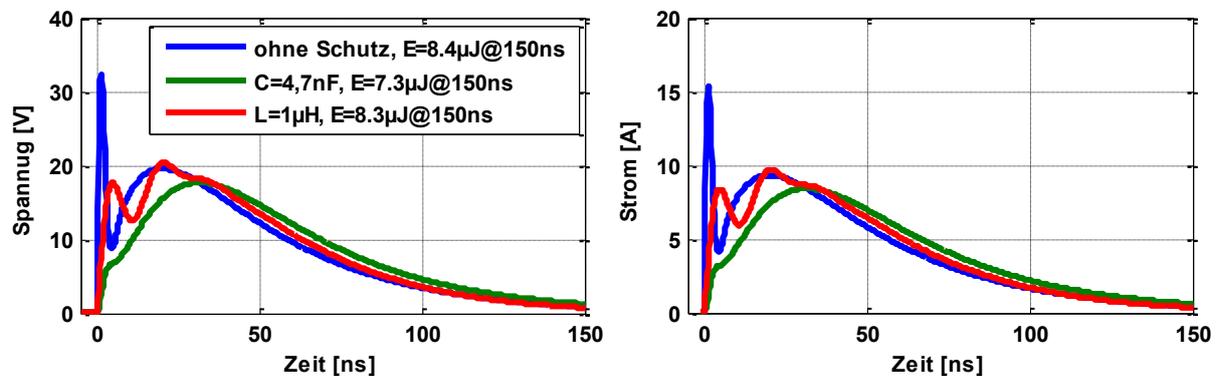


Abbildung 1.7: Schutzwirkung der frequenzselektiven Schutzelemente bei einer 4 kV ESD.

Erst relativ hohe Werte der Kapazität bzw. der Induktivität führen zu einer weiteren Streckung und Dämpfung der Signale. Bei einem deutlichen Überschreiten des ESD Bereichs von ca. 250 ns (vgl. Tabelle 1.2), sind die meisten on-Chip Schutzstrukturen nicht mehr adiabat. Ein Wärmetransport an die Umgebung findet statt, und ein thermischer Ausfall kann verhindert werden.

Um eine Schutzwirkung mit kleinen Kapazitäten zu erreichen, werden zusätzliche Widerstände eingesetzt. Eine mögliche Strategie ist das Netzwerk in Abbildung 1.8.

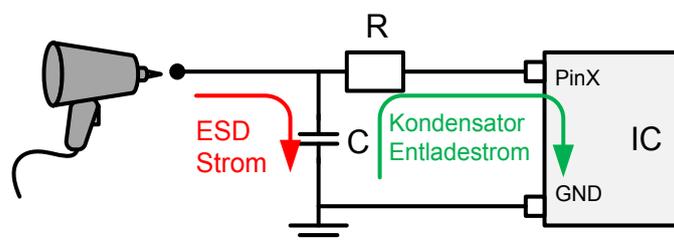


Abbildung 1.8: Frequenzselektiver ESD-Schutz mit einem RC-Filter.

In dem Widerstand  $R$  wird ein Teil der Störenergie umgesetzt. Zusätzlich wird die Entladezeit des Kondensators erhöht und die Wärmedissipation damit begünstigt.

Nur selten ist in einem Datenblatt der frequenzselektiven Schutzelemente eine Angabe zum ESD-Verhalten zu finden. Wenn überhaupt, dann beschränkt sich diese Information auf die Eigensicherheit, z.B. 8 kV nach IEC-Norm. Grundsätzlich ist bekannt, dass sowohl MLCCs als auch Ferrite stark nichtlinear mit Spannung bzw. Strom sind. Während einer ESD können ausgeprägte Sättigungseffekte auftreten und die Schutzwirkung gravierend reduzieren.

### 1.2.4 Spannungsselektive Schutzelemente

Einer der wichtigsten Ansätze für den ESD Schutz basiert auf spannungsselektiven Schutzelementen. Diese Bauelemente schützen den Schaltkreis durch das Begrenzen der transienten Überspannung auf einen "Rest-Puls" mit einer sicheren Amplitude. Zur Beschreibung der Wirkungsweise ist die I/U-Kennlinie geeignet. Idealerweise bildet das Schutzelement bis zur Durchbruchspannung einen Leerlauf, die I/U-Kennlinie hat eine Steigung von Null. Nach einem Überschreiten der Durchbruchspannung bildet das Schutzelement einen Kurzschluss, die Steigung der I/U-Kennlinie ist unendlich. Aufgrund der parallelen Beschaltung zu Signalleitungen wird die transiente Überspannung auf eine sogenannte Klemmspannung begrenzt und der Störstrom zu einem Bezugspotential (Masse oder Versorgung) abgeleitet. Die Durchbruch- und Klemmspannungen sind bei einem idealen Schutzelement identisch. Eine weitere einzuhaltende Bedingung ist: Der on-Chip Schutz bleibt während der ESD inaktiv. Somit sollte die Durchbruchspannung größer als die maximale Betriebsspannung des Pins sein, jedoch unterhalb der Durchbruchspannung des on-Chip Schutzes bleiben. Abbildung 1.9 verdeutlicht die Schutzstrategie.

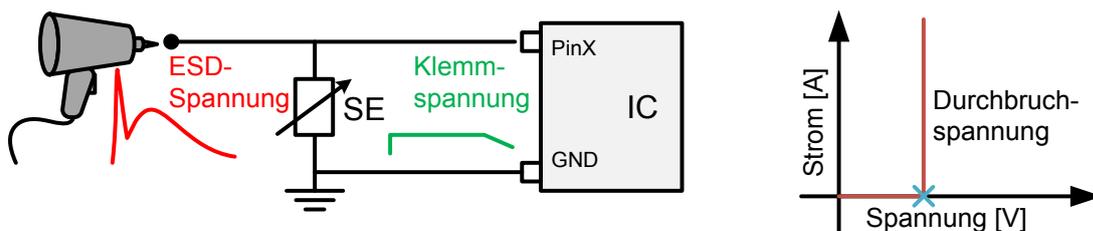
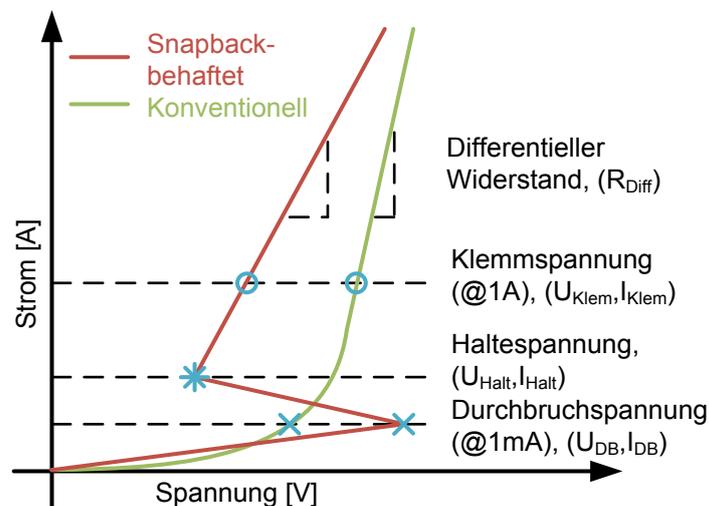


Abbildung 1.9: Spannungsselektiver ESD-Schutz (links), ideale I/U-Kennlinie (rechts).

Eine ideale I/U-Kennlinie ist nicht realisierbar. Nahezu Leerlaufbedingungen werden z.B. nur bei einer Funkenstrecke erreicht. Bei anderen Bauelementen fließt ein spannungsabhängiger Leckstrom. Auch ein Kurzschluss ist aufgrund von Leitungsmechanismen nicht möglich.

Reale Schutzelemente können grob in zwei Gruppen unterteilt werden, Abbildung 1.10 veranschaulicht die Unterschiede:

- **Konventionell**, die I/U-Kennlinie kann mit einer bijektiven mathematischen Funktion beschrieben werden. Zu jedem Spannungswert gibt es genau einen Stromwert. Noch vor einigen Jahren dominierten diese Bauelemente den Markt.
- **Snapback-behaftet**, die I/U-Kennlinie weist einen Rücksprung in der Spannung auf. Aufgrund von interner Rückkopplung fällt die Spannung über dem Schutzelement nach dem Durchbruch auf eine deutlich kleinere Haltespannung [42]. Es existiert keine Funktion  $I(U)$ , da einigen Spannungswerten mehrere Stromwerte zugeordnet sind. Der Weg  $U(I)$  kann als eine surjektive Abbildung beschrieben werden. Wobei im Bereich des Rücksprungs entweder eine Unstetigkeit oder Werte negativer Steigung vorliegen. Diese anfänglich aus dem on-Chip-Bereich stammenden Schutzstrukturen finden zunehmend Einsatz im off-Chip-Segment. Der Rücksprung minimiert die Klemmspannung. Damit wird, im Vergleich zu einem konventionellen Schutzelement mit einer vergleichbaren Durchbruchspannung, die thermische Belastung von dem Schutzelement selbst verringert [5]. Die größte Bedeutung haben die NMOS-Feldeffekttransistoren in einer Grounded Gate Verschaltung und die Thyristoren in CMOS-Technologien [42]. Auch Funkenstrecken und Polymere weisen einen Rücksprung auf, werden aufgrund der hohen Ansprechspannung ( $>200\text{ V}$  [12], [40]) eher seltener verwendet und in dieser Arbeit nicht behandelt.



#### Bereiche:

- Vordurchbruch:  $I < 1\text{ mA}$
- Durchbruch:  $1\text{ mA} < I < 1\text{ A}$
- Hochstrom:  $I > 1\text{ A}$

**Abbildung 1.10: Exemplarische I/U-Kennlinien der spannungsselektiven Schutzelemente mit den charakteristischen Punkten und Bereichen.**

Die I/U-Kennlinie kann anhand der Polarität weiter klassifiziert werden:

- **Unidirektional**, die Kennlinie weist nur bei einer Polarität das Verhalten in Abbildung 1.10 auf. Beim Betrieb in Gegenrichtung werden die Schutz-Anforderungen nicht erfüllt. Die Durchbruchspannung ist dann oft geringer als die Betriebsspannung.

- **Bidirektional**, die Kennlinie weist bei der positiven und negativen Spannung eine Schutzwirkung auf. Zwei Fälle können unterschieden werden.
  - Symmetrisch, die Polarität hat keinen Einfluss auf die Schutzwirkung. Ein idealer Varistor zeigt diese Eigenschaft.
  - Unsymmetrisch, die Eigenschaften der Kennlinie sind polaritätsabhängig. Dieses Verhalten wird z.B. mit einer Reihenschaltung von zwei unterschiedlichen Silizium-Lawinendioden erreicht. Diese Schutzelemente bieten mehr Flexibilität.

Auf die einzelnen Punkte der I/U-Kennlinie und weitere wichtige Eigenschaften wird im Folgenden eingegangen. Der Bezug zu Angaben in Datenblättern verschiedener Hersteller ([43]-[46]) wird hergestellt.

### Verhalten bei Betriebsbedingungen

Während des normalen Betriebs ist der Vordurchbruchbereich der I/U-Kennlinie aktiv. Der spannungsabhängige Leckstrom definiert die elektrischen Verluste. In Datenblättern ist nur selten der gesamte Vordurchbruchbereich angegeben. Vielmehr beschränkt sich die Information auf folgende Punkte:

- **Durchbruchspannung (engl. breakdown voltage)**, der Wert bei dem ein Strom von 1 mA durch das Bauelement fließt oder der letzte Punkt vor dem Spannungsrücksprung in einer I/U-Kennlinie.
- **Leckstrom (engl. leakage current)**, der Strom bei einer bestimmten, meist niedrigen Spannung.

Die Impedanz wird maßgeblich durch die parasitäre Kapazität bestimmt.

- **Kapazität**, diese wird meist unter Angabe der Testbedingungen z.B. bei 1 kHz und 0 V aufgeführt.

Diese Formulierung deutet bereits auf eine Spannungs- und Frequenzabhängigkeit dieser Größe hin. Eine Analyse in anderen Arbeitspunkten kann zu signifikanten Änderungen führen. Besonders kritisch sind digitale Systeme mit hohen Übertragungsraten. In diesen Applikationen kann eine Kapazitätzunahme von einigen Pikofarad ausschlaggebend für höhere Fehlerraten der Übertragungsstrecke sein. Simultan können aber auch andere Effekte wie z.B. die Struktur-Induktivität und der Bahnwiderstand negativen Einfluss ausüben. Diese Überlegungen zeigen deutlich, dass erst mit der Kenntnis der frequenzabhängigen Eigenschaften die Auswahl von einem Schutzelement möglich ist.

### Verhalten bei ESD

Die Wirkung eines spannungsselektiven Schutzelementes wird im Wesentlichen mit dem quasistatischen Hochstrombereich der I/U-Kennlinie beschrieben. Die Bezeichnung quasistatisch weist dabei auf eine gepulste Charakterisierung mit einem TLP hin

(vgl. Kapitel 2.2). Damit kann eine thermische Überlastung vermieden werden. Die I/U-Kennlinie ist nur selten in einem Datenblatt aufgeführt. Meist wird das Verhalten auf eine transiente Überspannung verallgemeinert. Die charakteristischen Punkte sind:

- **Klemmspannung (engl. clamping voltage)**, dieser Wert bezieht sich auf einen 8/20  $\mu\text{s}$  Puls nach der IEC-Norm 61000-4-5 [47], den sogenannten Surge-Test. Die Norm dient zur Überprüfung der Störfestigkeit von elektronischen Systemen gegen Stoßspannungen bei Blitzeinschlägen (vgl. Abbildung 1.11). Es wird die Klemmspannung bei einem Puls mit 1 A Amplitude angegeben. Teilweise sind auch höhere Amplituden aufgeführt. Die zeitliche Ausdehnung von einigen Mikrosekunden erschwert die Übertragbarkeit dieser Angabe auf ESD. Z.B. können thermische Effekte zur Veränderung der Leitfähigkeit führen.

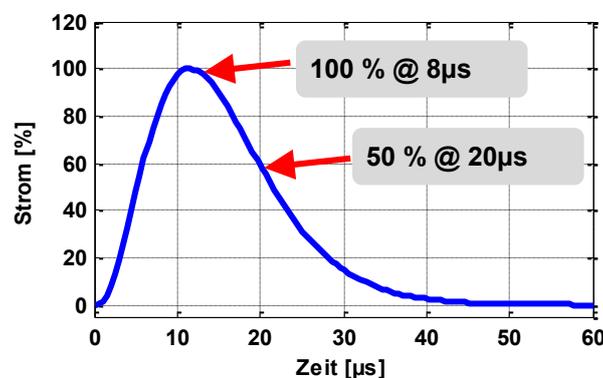
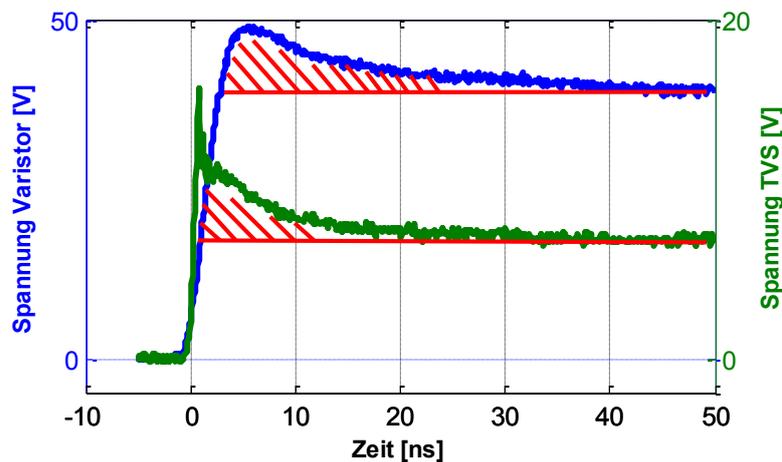


Abbildung 1.11: 8/20  $\mu\text{s}$  Puls entsprechend der IEC-Norm 61000-4-5 [47].

- **ESD-Festigkeit**, die Eigensicherheit des Schutzelementes, angegeben als die Ladespannung bei einem gewählten ESD-Generator Entladenetzwerk,
- **ESD-Klemmspannung**, die gemessene Spannung über dem Schutzelement während einer ESD bei einer bestimmten Ladespannung. Es wird entweder nur ein Punkt im eingeschwungenem Zustand oder seltener der gesamte gemessene Verlauf bei einer IEC-ESD gezeigt. Das Einschaltverhalten wird dabei nicht näher beschrieben.
- **Haltepunkt**, die Spannung und der Strom nach dem Rücksprung bei einem Snapback-behafteten Schutzelement.
- **Differentieller Widerstand**, oft wird das Verhalten im Hochstrombereich linear angenommen und mit einer Geraden mit der Steigung  $1/R_{\text{Diff}}$  approximiert.

Ein Konsortium von Vertretern der Halbleiterindustrie hat die Problematik differierender und partiell fehlender Informationen erkannt und schlägt vor die 100 ns TLP I/U-Kennlinien in Datenblätter aufzunehmen [1]. Parallel wird ein "System Efficient ESD Design (SEED)" von dem Konsortium vorgestellt. Die Anwendung von SEED zur Systemauslegung wird in Kapitel 1.2.5 diskutiert. Eine quasistatische I/U-Kennlinie ist sicherlich der erste Schritt zur transparenten Beschreibung von Schutzelementen, erfasst aber nicht die Dynamik beim Einschalten.

Aufgrund der physikalischen Vorgänge, z.B. an einem pn-Übergang oder in einer halbleitenden Keramik, ist ein rein statisches Verhalten nahezu unmöglich und dynamische Effekte (auch nichtlinear) treten auf. Diese sind im Durchbruchbereich verstärkt zu beobachten. Neben elektrischen Materialeigenschaften trägt die Bauform ebenfalls zum Verhalten bei, z.B. bilden die metallischen Kontakte bei SMD immer eine zusätzliche Kapazität und die Anschlüsse von den bedrahteten Komponenten eine zusätzliche Induktivität. Bei niedrigen Frequenzen ist die Dynamik vernachlässigbar. In den meisten Fällen erlaubt die hochfrequente Natur von einer ESD diese Vereinfachung aber nicht. Die dynamischen Eigenschaften führen dazu, dass ein Übergang in den quasistatischen Zustand von Einschalt Effekten in Form einer Spannungsüberhöhung begleitet wird [14], [48]-[53]. Abbildung 1.12 veranschaulicht exemplarisch den gemessenen Effekt am Beispiel von einem Vielschicht-Varistor und einer TVS-Diode. Im ungünstigsten Fall werden dabei die Bedingungen seitens des ESD-Entwurfswindows verletzt (vgl. Abbildung 1.5). Die Effektivität eines Bauelementes ist immer von dessen statischen und dynamischen Eigenschaften abhängig.

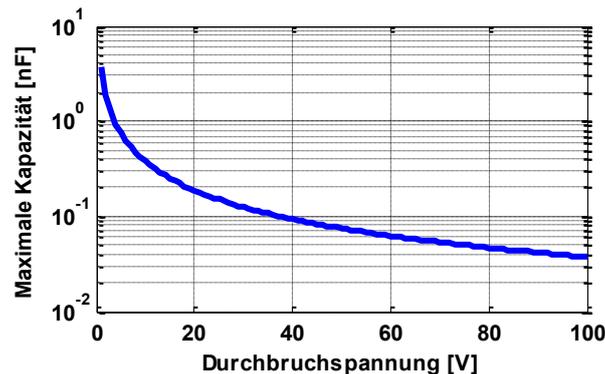


**Abbildung 1.12: Exemplarische Spannungsüberhöhung an einem Vielschicht-Varistor (blau) und einer TVS-Diode (grün) bei einer 100 V / 1,1 ns TLP-Entladung.**

Oft wird die parasitäre Kapazität verantwortlich für das Einschaltverhalten von einem Schutzelement gemacht. Dies wird im Folgenden durch eine theoretische Analyse hinterfragt. Wie zu Beginn dieses Abschnitts beschrieben, reagiert ein ideales Schutzelement ohne jegliche Verzögerung auf eine ESD. Eine mögliche Interpretation dieser Aussage ist, dass die erste Stromspitze einer ESD das Schutzelement einschaltet. Beim Erreichen der Stromspitze einer 4 kV ESD auf ein 2  $\Omega$  Stromtarget entsprechend Abbildung 1.1 (rechts), werden ca. 15 nC an elektrischer Ladung freigesetzt. Die Linearität dieses Zusammenhangs führt auf ca. 3,75 nC bei 1 kV. Diese Ladungsmenge muss ausreichen, um die parasitäre Kapazität eines Schutzelementes  $C_{SE}$  auf dessen Durchbruchspannung  $U_{DB}$  aufzuladen. Es entsteht der folgende Zusammenhang:

$$C_{\max SE} = \frac{Q_{\text{Stromspitze}}}{U_{DB}} \quad 1.8$$

Abbildung 1.13 zeigt eine Auswertung für Durchbruchspannungen bis 100 V. Sogar bei diesem recht hohen Wert ist eine Kapazität von ca. 37 pF unkritisch. Nach [9], [10], [12] und den Ergebnissen dieser Arbeit ist die Durchbruchspannung der spannungsselektiven Schutzelemente mit der Ausnahme von Funkenstrecken und Polymeren signifikant kleiner als 100 V. Höhere ESD-Spannungen steigern zusätzlich die tolerierbare Kapazität. Daraus folgt, dass eine geringe Kapazität nur für das Verhalten bei Betriebsbedingungen erforderlich ist, sich aber nicht positiv im Ansprechverhalten auswirkt. Grundsätzlich sollte sich das charakteristische Wertepaar eines Schutzelementes unterhalb der Kurve in Abbildung 1.13 befinden.



**Abbildung 1.13: Maximale Kapazität in Abhängigkeit der Durchbruchspannung für das sichere Einschalten während der ersten Stromspitze einer 1 kV ESD.**

Wie bereits erwähnt existiert keine einheitliche, systematische Charakterisierung und Bewertung von den Schutzelementen. Die Eigenschaften der verschiedenen Technologien wie Varistoren, Dioden, Funkenstrecken und Polymere wurden in [10] anhand der I/U-Kennlinien und in [9] anhand der Klemmspannung bei einer IEC-ESD mit 8 kV verglichen. In den aufgeführten Messergebnissen sind die Einschalteneffekte eindeutig sichtbar, der Einfluss auf die Leistungsfähigkeit wird aber nicht weiter diskutiert. Anhand der Messergebnisse an einzelnen Bauelementen wurden globale Aussagen zu den Vor- und Nachteilen der jeweiligen Technologien getroffen. Die Anzahl der untersuchten Objekte war jedoch zu gering, um eine zuverlässige Statistik aufzuführen.

### 1.2.5 System Efficient ESD Design (SEED)

SEED ist eine Methode zur Auslegung des off-Chip-Schutzes mit einem zusätzlichen Schutzelement, um die ESD-Anforderungen auf Systemebene zu erfüllen [1]. Die Vorgehensweise wird im Folgenden erläutert.

Die SEED-Methode setzt voraus, dass die I/U-Kennlinien des off-Chip Schutzelementes, des on-Chip Schutzelement und die SOA des IC-Pins bekannt sind. Durch eine Überlagerung der I/U-Kennlinien der on- und off-Chip Schutzelemente, kann eine erste Aussage getroffen werden, ob die Amplituden am IC-Pin bei einer ESD noch im Bereich der SOA verbleiben. Wenn die SOA überschritten wird, kann ein anderes off-Chip Schutzelement analysiert werden. Zusätzlich muss das off-Chip Schutzelement die folgenden Eigenschaften vorweisen: Die Durchbruchspannung muss größer als die

Betriebsspannung und die Signalamplituden an dem zu schützenden IC-Pin sein. Gleichzeitig sollte diese kleiner als die Durchbruchspannung der on-Chip Schutzstruktur sein. Um diese Anforderungen zu erfüllen, kann der ESD-Strompfad mit weiteren längs- und quer- Schutzelementen ergänzt werden. Nachteilig an diesem Vorgehen ist, dass die Dynamik einer IEC-ESD und auch anderer Bauelemente in dem ESD-Strompfad nicht berücksichtigt wird. Erweiterungsmöglichkeiten der SEED-Methode wurden in mehreren Veröffentlichungen diskutiert. Der Konsens ist, dass erst in einer Simulation die komplexe Interaktion analysiert werden kann. In [13], [23] und [54] werden einige Fallbeispiele der ausgewählten System-Untersuchungen vorgestellt. In [34] liegt der Akzent auf einer Modellierung des thermischen Ausfalls. In [55] wird eine on-Wafer Charakterisierung der Schutzstrukturen vorgestellt.

### 1.3 Modellierungsansätze

Für eine simulationsgestützte Untersuchung der ESD-Zerstörfestigkeit werden Simulationsmodelle der Schutzelemente benötigt. Diese verhalten sich unter ESD oft nicht-linear. In diesem Abschnitt werden die linearen und nichtlinearen Modellierungsansätze gegenübergestellt.

Einfache Schutzelemente sind elektrische Zweipole (Eintore). Ein solches elektrisches Netzwerk entspricht einem System mit nur einem Eingangssignal  $u(t)$  und einem Ausgangssignal  $y(t)$  [35]. Abbildung 1.14 veranschaulicht diese System-Klasse.

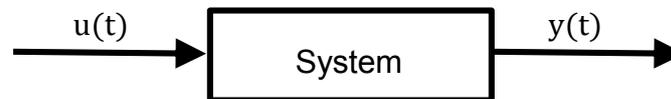


Abbildung 1.14: Single-Input Single-Output System.

In dieser Arbeit werden nur zeitinvariante Systeme betrachtet. Ein System ist erst dann zeitinvariant, wenn sich dessen Eigenschaften zeitlich nicht ändern und es auf ein verzögertes Eingangssignal mit einem entsprechend verzögerten Ausgangssignal reagiert. Bezogen auf ein Schutzelement unterstellt die Zeitinvarianz eine Abwesenheit von den Alterungsvorgängen und der Degradation.

#### 1.3.1 Lineare zeitinvariante Systeme

Die linearen zeitinvarianten Systeme (LTI-System) nehmen eine besondere Stellung ein. Eine Zeitkontinuität von Signalen und Systemverhalten wird vorausgesetzt. Die Linearität unterstellt das Superpositionsprinzip. Die Reaktion eines Systems auf eine Linearkombination von Eingangssignalen besteht stets aus der entsprechenden Linearkombination der einzelnen Ausgangssignale.

Der Einfluss eines LTI-Systems auf ein Eingangssignal wird über die Impulsantwort beschrieben und mit dem Faltungsoperator in Gl. 1.9 berechnet.

$$y(t) = \int_{-\infty}^{+\infty} h(\tau) \cdot u(t - \tau) d\tau = h(t) * u(t) \quad 1.9$$

LTI System reagieren auf ein harmonisches Eingangssignal mit einem Ausgangssignal gleicher Frequenz aber mit veränderter Amplitude und Phasenlage. Werden die Sinus- und Kosinus-Funktionen zu komplexen Exponentialschwingungen zusammengesetzt, lassen sich die Änderungen in Amplitude und Phase durch nur eine komplexe Amplitude ausdrücken. Die Wirkung des Systems auf komplexe Amplituden des Eingangssignals  $U(f)$  ist im Allgemeinen für jede Frequenz  $f$  anders. Diese Wirkung für alle Frequenzen wird mit einer komplexen Übertragungsfunktion  $H(f)$  beschrieben. Für das Ausgangssignal  $Y(f)$  im Frequenzbereich gilt:

$$Y(f) = H(f) \cdot U(f) \quad 1.10$$

Eine Übertragungsfunktion, die das Verhältnis von elektrischer Spannung an einem Zweipol  $U(f)$  zur aufgenommenen Stromstärke  $I(f)$  angibt, wird Impedanz  $Z(f)$  (Wechselstromwiderstand) genannt.

$$U(f) = Z(f) \cdot I(f) \quad 1.11$$

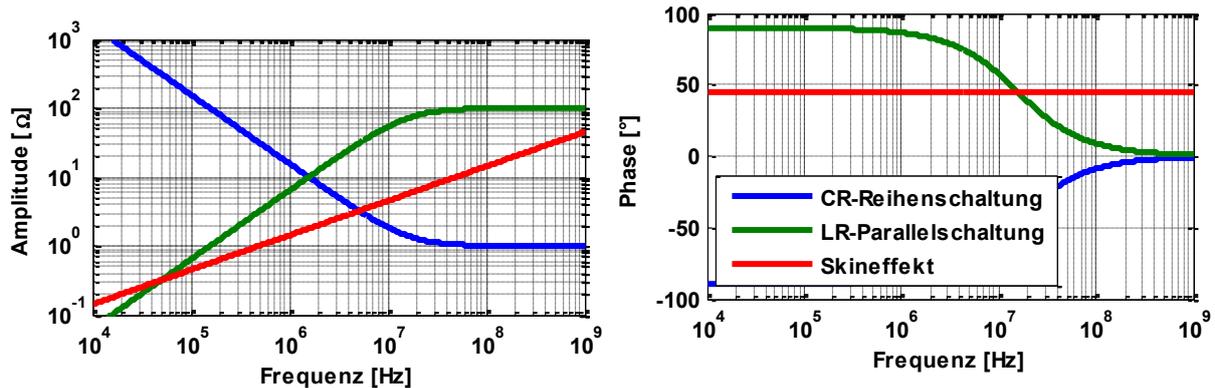
Die vorgestellten Zusammenhänge können auf Mehrere erweitert werden [58]. Es existieren auch zahlreiche weitere Möglichkeiten zur Beschreibung des Verhaltens im Frequenzbereich wie Streu-, Transmissions-, Impedanz-, Admittanz-Matrizen usw.

Die Impedanz wird gerne in einer doppeltlogarithmischen Darstellung (Bode-Diagramm) visualisiert. Die elementaren elektrischen Zweipole wie ein Widerstand, eine Induktivität und ein Kondensator haben gerade Verläufe im Bode-Diagramm mit der Steigung von 0, +20 und -20 dBΩ/Dekade. Werden diese Bauelemente zu Netzwerken zusammenschaltet, besteht die Impedanz aus einzelnen Geraden genannter Steigung und es kann immer als eine gebrochen rationale Funktion aufgeschrieben werden. Aufgrund der verschiedenen physikalischen Phänomene sind auch komplexere Funktionen möglich, z.B. hat die Impedanz durch den Skineffekt die folgende Form [66]:

$$Z_{\text{Skin}}(f) = R_{\text{Skin}} \cdot (1 + 1j) \cdot \sqrt{f} \quad 1.12$$

Dabei ist  $R_{\text{Skin}}$  eine reelle Konstante. Diese Impedanz verursacht im Bode-Diagramm einen 10 dBΩ/Dekade Anstieg. Abbildung 1.15 vergleicht die Impedanz der folgenden drei Fälle:

- Eine Reihenschaltung von einem 10 nF Kondensator und einem 1 Ω Widerstand,
- Eine Parallelschaltung von einer 1 μH Induktivität und einem 100 Ω Widerstand,
- Impedanz durch den Skineffekt nach Gl. 1.12 mit  $R_{\text{Skin}} = 2,5 \text{ m}\Omega$ .



**Abbildung 1.15: Impedanz einfacher Netzwerke aus konzentrierten, elektrischen Energiespeichern und Impedanz durch den Skineffekt.**

Die Impedanz durch den Skineffekt kann nicht ohne Informationsverlust in eine gebrochen rationale Funktion überführt werden. Die Linearität dieses Verlaufs ist aber gegeben, denn die Impedanz ist weiterhin eine Funktion der Kreisfrequenz und nicht des Stromes oder der Spannung.

### Modellierung der LTI-Systeme

Eine auf Messdaten basierende Modellierung ist sehr attraktiv. Wenn die Messdaten der frequenzabhängigen Impedanz vorhanden sind, kann für die elektrische Komponente ein Makromodell erstellt werden.

Die Makromodellierung ist eine weitverbreitete Methode, um ein System nachzubilden. Es wird angenommen, dass ein elektrisch passives System in mehrere kleinere Funktionsblöcke aufgeteilt werden kann. Diese ihrerseits sind unabhängig voneinander zu betrachten. Jeder Block des Systems kann durch ein Netzwerk mit einer bestimmten Anzahl an den aktiven und passiven Bauelementen und mit gesteuerten Quellen nachgebildet werden. Somit besteht das resultierende Makromodell aus einzelnen Blöcken, die individuell mit idealisierten Netzwerkelementen modelliert wurden und eine bestimmte Funktion des gesamten Systems repräsentieren [57]. Neben der Netzwerkmodellierung kann auch direkt eine Übertragungsfunktion gewählt werden.

### Modellierung mit Übertragungsfunktion

Bei einem LTI-System mit einer endlichen Anzahl von konzentrierten Energiespeichern kann der Zusammenhang zwischen Ein- und Ausgangsgröße in einem Zustandsraummodell (ZRM) ausgedrückt werden [35].

$$\begin{aligned}\dot{\mathbf{x}}(t) &= \mathbf{A} \cdot \mathbf{x}(t) + \mathbf{b} \cdot u(t) \\ y(t) &= \mathbf{c}^T \cdot \mathbf{x}(t)\end{aligned}\tag{1.13}$$

$\mathbf{A}$  ist dabei die Systemmatrix,  $\mathbf{b}$  und  $\mathbf{c}$  sind Vektoren.  $\mathbf{x}$  ist der Zustandsvektor.

Das ZRM ist auch zur Beschreibung eines Systems im Frequenzbereich mit einer Übertragungsfunktion geeignet. Diese kann auf die Form einer gebrochen rationalen

Funktion mit einer endlichen Anzahl an Pol- und Nullstellen gebracht werden [35]. Die Verknüpfung mit dem ZRM ist wie folgt:

$$H(f) = \mathbf{c}^T \cdot (j2\pi f \cdot \mathbf{I} - \mathbf{A})^{-1} \cdot \mathbf{b} \quad 1.14$$

$\mathbf{I}$  ist dabei die Einheitsmatrix.

Bei gegebenen Messdaten im Frequenzbereich kann die Übertragungsfunktion mit einer Funktion approximiert werden. Werden Simulationen in Zeit- und Frequenzbereich angestrebt, sollte die Übertragungsfunktion die Form einer gebrochen-rationalen Funktion aufweisen. Erst in dieser Darstellung gilt der Zusammenhang zwischen Gl. 1.13 und Gl. 1.14. Ein Nachteil dieser Methode bei Modellierung der Schutzelemente ist der fehlende Bezug zwischen den einzelnen Eigenschaften einer untersuchten Struktur und den Pol-/ Nullstellen der Impedanz. Parameterstudien und eine gezielte Untersuchung von bestimmten Effekten (z.B. Einfluss einer parasitären Kapazität) gestalten sich somit schwieriger.

### **Netzwerkbasierende Modellierung**

Bei dieser Modellierungsart wird ein äquivalentes ESB für eine Komponente erstellt. Die Genauigkeit des Modells ist stark von dem Approximationsgrad abhängig. Ein ESB ist eine Verschaltung aus elementaren elektrischen Zweipolen. Diese Methode setzt in vielen Fällen die Kenntnis über eine zu modellierende Struktur voraus. Für ein lineares ESB kann dann eine Übertragungsfunktion berechnet werden. Die Werte der einzelnen Elemente können über das Fitten der berechneten Übertragungsfunktion an die gemessene Übertragungsfunktion bestimmt werden. Die wesentlichen Vorteile sind, eine mit wenig Aufwand verbundene Implementierung in gängigen Netzwerksimulatoren und eine Analysemöglichkeit in Zeit- und Frequenzbereich. Der Einfluss einzelner physikalischer Effekte, wie bestimmte Verkopplungen, kann gezielt untersucht werden.

### **1.3.2 Nichtlineare zeitinvariante Systeme**

Das Superpositionsprinzip ist bei nichtlinearen Systemen ungültig, das Ausgangssignal ist nicht proportional zum Eingangssignal. In einem gedächtnisfreien (statischen) nichtlinearen System kann der Zusammenhang zwischen einem Eingangs- und einem Ausgangssignal mit einer Potenzreihe beschrieben werden [59]:

$$y(t) = a_1 \cdot u(t) + a_2 \cdot u^2(t) + \dots + a_n \cdot u^n(t) \quad 1.15$$

Das nichtlineare System wird somit durch mehrere Gewichtsfaktoren  $a_m$  beschrieben und reagiert ohne Zeitverzögerung auf das Eingangssignal. Es findet eine Verzerrung des Eingangssignals statt. Bei einer Anregung mit einer harmonischen Schwingung, treten im Ausgangssignal neben den Grund- auch Oberschwingungen auf. Ideale spannungsselektive Schutzelemente gehören dieser Klasse nichtlinearer Systeme an. In gedächtnisbehafteten (dynamischen) nichtlinearen Systemen treten zusätzlich Energiespeicher auf. Das Ausgangssignal ist von dem augenblicklichen Wert und der

Vorgeschichte des Eingangssignals abhängig. Die Gewichtungsfaktoren  $a_m$  werden durch die Gewichtsfunktionen  $w_n$  ersetzt. Die Amplituden der Gewichtsfunktionen kennzeichnen das Gedächtnis des Systems. Um die Zeit  $\tau$  zurückliegende Werte des Eingangssignals werden mit der Amplitude  $w_n$  zu der Zeit  $\tau$  multipliziert. Das Ausgangssignal ist das Integral aller Produkte über die Gedächtnislänge  $\tau_n$ . Diese ist die Dauer der Gewichtsfunktion und bestimmt welche Zeiten zu berücksichtigen sind. Dieser Vorgang entspricht der Faltung. Die Funktionalreihe von Volterra erweitert die Faltung auf die nichtlinearen Verknüpfungen. Damit lautet das Ausgangssignal eines gedächtnis-behafteten nichtlinearen Systems [59]:

$$\begin{aligned}
 y(t) = & \int_{-\infty}^{+\infty} (w_1(\tau_1) \cdot u(t - \tau_1)) d\tau_1 + \\
 & \iint_{-\infty}^{+\infty} (w_2(\tau_1, \tau_2) \cdot u(t - \tau_1) \cdot u(t - \tau_2)) d\tau_1 d\tau_2 + \\
 & \iiint_{-\infty}^{+\infty} (w_3(\tau_1, \tau_2, \tau_3) \cdot u(t - \tau_1) \cdot u(t - \tau_2) \cdot u(t - \tau_3)) d\tau_1 d\tau_2 d\tau_3 + \\
 & \text{usw.}
 \end{aligned}
 \tag{1.16}$$

Die Gewichtsfunktionen  $w_n(\tau_1 \dots \tau_n)$  werden Volterra Kernel genannt. Auch bei diesen Systemen kann eine Untersuchung im Frequenzbereich erfolgen, jedoch sind die Transformationen im Vergleich zu linearen Systemen deutlich komplexer. Z.B. die Übertragungsfunktion von einem Volterra-Kernel der n-ten Dimension wird mit einer n-dimensionalen Fouriertransformation berechnet [59]:

$$H_n(f_1 \dots f_n) \rightarrow w_n(t_1 \dots t_n) \tag{1.17}$$

Eine umfassende Erläuterung der Grundkonzepte ist in [59], [60] zu finden. Nichtideale Kapazitäten und Induktivitäten führen unmittelbar zu einem gedächtnis-behafteten nichtlinearen Systemen.

### **Modellierung der nichtlinearen Systeme**

Der Ansatz der Makromodellierung ist auch bei nichtlinearen Systemen sehr attraktiv.

#### ***Modellierung mit Übertragungsfunktion***

In Analogie zu LTI-Systemen kann das nichtlineare ZRM aufgestellt werden:

$$\begin{aligned}
 \dot{\mathbf{x}}(t) &= A(\mathbf{x}(t), u(t)) \\
 y(t) &= c(\mathbf{x}(t), u(t))
 \end{aligned}
 \tag{1.18}$$

Es wird über die nichtlineare Funktionen  $A$  und  $c$  beschrieben. Eine Identifizierung der Parameter ist sehr aufwendig. Weitere Informationen können beispielweise in [60] gefunden werden.

## Netzwerkbasierende Modellierung

Bei Systemen mit dominanten Nichtlinearitäten, die einzelnen konzentrierten Bauelementen zugeordnet werden können, bietet sich die netzwerkbasierende Modellierung an. Das nichtlineare Verhalten wird in einer Kennlinie zusammengefasst und mit Hilfe von gesteuerten Quellen oder gleichungsbasierten Bauelementen implementiert. In Abschnitt 1.4 wird auf die nichtlinearen Kennlinien eingegangen. Die Grundsteine zur Verallgemeinerung der Netzwerktheorie der Elektrotechnik auf nichtlineare Systeme wurden in [61] und [62] beschrieben.

Von einem Netzwerksimulator wird das Modell in ein erweitertes ZRM überführt. Analytische Lösungsverfahren versagen bei einer Berechnung solcher Netzwerke. Mit numerischen Lösungsverfahren im Zeitbereich oder beispielsweise der Harmonic Balance Methode im Frequenzbereich können viele Netzwerksimulatoren das Verhalten von den nichtlinearen Systemen berechnen.

### 1.4 Kennlinien

Zur Beschreibung von nichtlinearen konzentrierten Bauelementen haben sich Kennlinien etabliert. Diese können als algebraische Ausdrücke, in tabellarischer Form oder als gemessene Kurven vorliegen [63]. Es werden folgende Verhalten unterschieden:

- **I/U-Kennlinie**, ein spannungs- oder stromabhängiger Leiter (Widerstand),
- **Q/U-Kennlinie**, ein spannungsabhängiger Energiespeicher (Kapazität),
- **$\Phi$ /I-Kennlinie**, ein stromabhängiger Energiespeicher (Induktivitäten).

Gemessene Kennlinien liegen meist in einer tabellarischen Form vor. Manche Netzwerksimulatoren unterstützen dieses Eingabeformat, zwischen benachbarten Messwerten wird das Verhalten interpoliert. Bedingt durch den Messaufbau können die Messwerte mit Rauschen behaftet sein. Diese Eigenschaft wirkt sich negativ auf Simulationsstabilität aus. Eine universelle und oft numerisch stabilere Lösung sind gleichungsbasierte Bausteine. Hierfür muss die Tabelle mit einer geeigneten Funktion approximiert werden. In Netzwerksimulator QUCS wird beispielsweise der EDD-Schalungsblock (engl. Equation Defined Device, EDD) zur Verfügung gestellt. In Kombination mit einem Gyrtator können alle drei Fälle implementiert werden.

#### 1.4.1 I/U-Kennlinie

Im linearen Fall kann eine I/U-Kennlinie mit einem Widerstand oder einem Leitwert nachgebildet werden. Bei passiven Netzwerken ist es eine Gerade durch den Ursprung:

$$\begin{aligned} R &= \frac{U}{I} \\ G &= \frac{I}{U} \end{aligned} \tag{1.19}$$

Die Impedanz hat nur einen reellen Anteil und ist konstant:

$$Z(f) = R = \frac{1}{G} \quad 1.20$$

Bei nichtlinearen Netzwerken ist die I/U-Kennlinie nicht mehr eine Geradenfunktion. Es kann ein stromgesteuertes oder spannungsgesteuertes Verhalten realisiert werden. Diese sind bei bijektiven mathematischen Funktionen ineinander überföhrbar. Zur Darstellung einer surjektiven Abbildung muss eine explizite Option der Strom- und Spannungssteuerung m6glich sein (vgl. Abschnitt 1.2.4). Zur Beschreibung des nichtlinearen Verhaltens wird in der netzwerktheoretischen Literatur meist die differentielle Schreibweise im Arbeitspunkt  $U_0$  und  $I_0$  herangezogen [64]. Es gilt:

$$\begin{aligned} R_{\text{Diff}}(I_0) &= \left. \frac{dU}{dI} \right|_{I=I_0} \\ G_{\text{Diff}}(U_0) &= \left. \frac{dI}{dU} \right|_{U=U_0} \end{aligned} \quad 1.21$$

Es ist ersichtlich, dass eine Darstellung der I/U-Kennlinie auch als R/I- oder G/U-Kennlinie m6glich ist. Eine Impedanz kann nur unter Annahme kleiner Anregungen in einem Arbeitspunkt  $U_0$  bzw.  $I_0$  bestimmt werden:

$$\begin{aligned} Z(f, I_0) &= R_{\text{Diff}}(I_0) \\ Z(f, U_0) &= \frac{1}{G_{\text{Diff}}(U_0)} \end{aligned} \quad 1.22$$

Eine Anregung mit hohen Amplituden erzeugt Verzerrungen, der Begriff der Impedanz (vgl. Abschnitt 1.3.1) verliert dabei seine G6ltigkeit.

### 1.4.2 Q/U-Kennlinie

Eine Anordnung aus zwei voneinander isolierten, leitenden Elektroden zeigt kapazitive Eigenschaften. Wird an die Elektroden eine Spannung  $U$  angelegt, so nehmen sie die Ladung  $Q$  auf [64]. Der Proportionalit6tsfaktor ist die Kapazit6t.

$$Q = C \cdot U \quad 1.23$$

In einem linearen Fall ist die Q/U-Kennlinie eine Gerade mit der Steigung  $C$ . Der elektrische Strom entspricht der zeitlichen 6nderung der Ladung:

$$I = \frac{dQ}{dt} \quad 1.24$$

Diese Beziehungen beschreiben das lineare System einer Kapazit6t bzw. eines idealen Kondensators. Die Impedanz dieser Anordnung ist rein imagin6r.

$$Z(f) = \frac{1}{j2\pi f \cdot C} \quad 1.25$$

Wenn zwischen den Elektroden ein Dielektrikum mit nichtlinearer Spannungscharakteristik eingebracht wird, ist die gespeicherte Ladung eine Funktion der Spannung.

Analog zum nichtlinearen Widerstand wird der Begriff der differentiellen Kapazität eingeführt [64]. Diese verwendet die Tangente in einem Arbeitspunkt  $U_0$ .

$$C_{\text{diff}}(U_0) = \left. \frac{dQ(U)}{dU} \right|_{U=U_0} \quad 1.26$$

Es ist ersichtlich, dass die Beschreibungen einer nichtlinearen Kapazität mit Q/U-Kennlinie und C/U-Kennlinie äquivalent sind. Die Impedanz in einem Arbeitspunkt  $U_0$  hat die folgende Form:

$$Z(f, U_0) = \frac{1}{j2\pi f \cdot C_{\text{diff}}(U_0)} \quad 1.27$$

Aufgrund von Verzerrungen ist der Begriff einer Impedanz (vgl. Abschnitt 1.3.1) nicht auf Großsignalverhalten übertragbar.

### 1.4.3 $\Phi/I$ -Kennlinie

Die theoretischen Überlegungen zur Kapazität lassen sich auf eine Induktivität weitestgehend übertragen. Wird eine leitende Anordnung von Strom durchflossen erzeugt es einen magnetischen Fluss. Die Induktivität ist der Proportionalitätsfaktor zwischen dem magnetischen Fluss  $\Phi$  und dem, diesen Fluss erzeugenden und mit ihm im Rechtsschraubensinn verketteten, Strom  $I$ . Die (Selbst-) Induktivität ist durch die Geometrie des Stromkreises und die Permeabilitätswerte bestimmt [64].

$$\Phi = L \cdot I \quad 1.28$$

In einem linearen Fall ist die  $\Phi/I$ -Kennlinie eine Gerade mit der Steigung  $L$ . Eine induzierte Spannung entspricht der zeitlichen Änderung des magnetischen Flusses.

$$U = - \frac{d\Phi}{dt} \quad 1.29$$

Eine ideale Induktivität ist über diese beiden Beziehungen vollständig beschrieben. Die Transformation in den Frequenzbereich liefert einen positiven Blindwiderstand:

$$Z(f) = j2\pi f \cdot L \quad 1.30$$

Wenn der magnetische Kreis einen magnetischen Werkstoff enthält gilt dieser lineare Zusammenhang in der  $\Phi/I$ -Kennlinie meist nicht mehr und die Induktivität wird zu einer Funktion der Stromstärke. In der netzwerktheoretischen Literatur wird oft eine differentielle Induktivität zur Beschreibung der Nichtlinearität herangezogen [64]. Sie benutzt die Tangente an die Kennlinie.

$$L(I_0) = \left. \frac{d\Phi}{dI} \right|_{I=I_0} \quad 1.31$$

Die Impedanz dieser Anordnung in Form einer komplexen Zahl kann nur unter Annahme kleiner Anregungen in einem Arbeitspunkt  $I_0$  bestimmt werden.

$$Z(f, I_0) = j2\pi f \cdot L(I_0) \quad 1.32$$

## 2 Methoden der messtechnischen Charakterisierung

In diesem Kapitel werden die Möglichkeiten der messtechnischen Charakterisierung der Schutzelemente erläutert. Abschnitt 2.1 befasst sich mit dem Verhalten unter Betriebsbedingungen. Dieses wird weitestgehend mit der frequenzabhängigen Impedanz beschrieben. Ein Messaufbau und die notwendige Datenverarbeitungsschritte werden vorgestellt. Der Messaufbau unterstützt auch die Einstellung des Arbeitspunktes durch eine zusätzliche DC-Vorspannung. Das Verhalten bei ESD kann nach Abschnitt 1.4 mit einer Kennlinie beschrieben werden. Die zugehörige Messmethoden werden in Abschnitt 2.2 behandelt. Die Degradationseffekte als Folge der wiederholten Pulsbelastung werden in Abschnitt 2.3 erläutert. Ein Messaufbau für die Untersuchung der ESD-Festigkeit nach der IEC-Norm wird in Abschnitt 2.4 diskutiert.

### 2.1 Frequenzabhängige Impedanz

Die Bestimmung der frequenzabhängigen Impedanz von den Schutzelementen erfolgt mit einem Netzwerkanalysator (NWA). Ein NWA misst mittels Wellengrößen die Streuparameter (S-Parameter). Die S-Parameter können mit analytischen Ausdrücken in andere Beschreibungsformen von Mehrtores, z.B. ABCD-, Z- und Y-Parameter (Transmissions-, Impedanz- und Admittanz-Matrix) ohne Informationsverlust transformiert werden [65]. Zur Messung der Impedanz eines konzentrierten Bauelements sind drei Konfigurationen nach Abbildung 2.1 möglich.

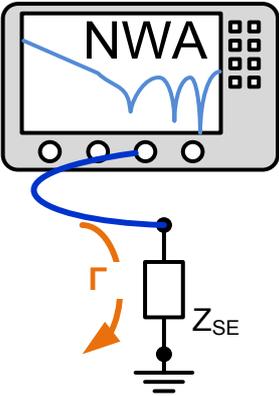
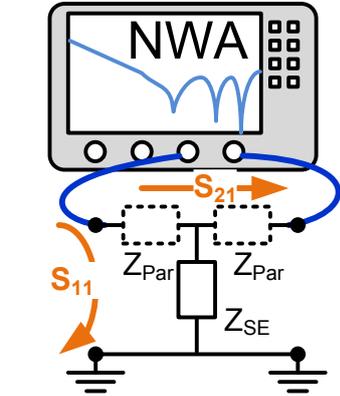
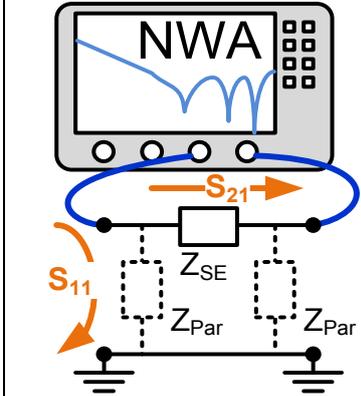
Reflexion	Shunt	Series-Through
		
$Z_{SE} = Z_0 \frac{1 + \Gamma}{1 - \Gamma}$	$Z_{SE} = -\frac{Z_0}{2} \cdot \frac{1 + S_{11}}{S_{11}}$ $Z_{SE} = \frac{Z_0}{2} \cdot \frac{S_{21}}{1 - S_{21}}$	$Z_{SE} = 2Z_0 \cdot \frac{S_{11}}{1 - S_{11}}$ $Z_{SE} = 2Z_0 \cdot \frac{1 - S_{21}}{S_{21}}$

Abbildung 2.1: Methoden und Konfigurationen zur Impedanzmessung mit einem Netzwerkanalysator [67].

Der Bezug zu den S-Parametern bei einer idealen Anbindung des Prüflings an den NWA ist angegeben [67], wobei  $Z_0$  die 50 Ω Impedanz des NWA ist. Während die Ein-

Port Konfiguration (Reflexion) einfacher in der Handhabung ist, bietet die Zwei-Port Konfiguration eine höhere Messdynamik [67]. Die Umrechnung mittels  $S_{11}$  hat ein höheres Grundrauschen als  $S_{21}$  und ist gegenüber einem Fehler im Stehwellenverhältnis hoch empfindlich. Aus diesem Grund wird  $S_{21}$  bevorzugt. Die in dieser Arbeit untersuchten Schutzelemente zeigen ein symmetrisches, reziprokes Kleinsignalverhalten, daraufhin ist jeweils nur eine Messrichtung eingezeichnet. Die Series-Through Anordnung ist genauer für eine Impedanz  $Z_{SE} \geq 50 \Omega$  und eignet sich meist gut zur Charakterisierung von den Vielschicht-Keramikkondensatoren und allen spannungsselektiven Schutzelementen. Die Shunt-Konfiguration ist präziser für eine Impedanz  $Z_{SE} < 50 \Omega$ , diese Eigenschaft findet man meist bei den Ferriten. Ein weiterer Vorteil der getroffenen Zuordnung zeigt sich bei der Einstellung des Arbeitspunktes und wird in Abschnitt 2.1.2 diskutiert.

Die Umrechnungen nach Abbildung 2.1 vernachlässigen den Einfluss eines Messadapters. Dieser ist zum Anschluss eines Schutzelementes notwendig und wird detailliert im nächsten Abschnitt betrachtet. Wird in den Zweiport-Konfigurationen die eigentliche Impedanz des Schutzelementes um die parasitären Effekte ( $Z_{PAR}$ ), entsprechend Abbildung 2.1, erweitert, kann für eine Umrechnung ein  $\Pi$ - oder T-Ersatzschaltbild herangezogen werden. Der parasitäre Einfluss kann z.B. die Kapazität eines Löt pads in der Series-Through-Konfiguration oder die Induktivität eines durchgehenden Kontakts in der Shunt-Konfiguration sein. Bei dem  $\Pi$ -Ersatzschaltbild gilt der folgende Zusammenhang zwischen der eigentlichen Impedanz eines Schutzelementes und der gemessenen Admittanz-Matrix [65]:

$$Z_{SE} = -\frac{1}{Y_{12}} \quad 2.1$$

Entsprechend wird für das T-Ersatzschaltbild die Impedanz-Matrix verwendet.

$$Z_{SE} = Z_{12} \quad 2.2$$

Der Vorteil an dieser Methode ist, dass in die Berechnung die Reflexions- und Transmissions-Parameter einfließen.

Tabelle 2.1 fasst die relevanten Daten des verwendeten NWA zusammen.

Eigenschaft	Spezifikation	Einstellungen
Frequenzbereich	5 Hz – 3 GHz	10 kHz – 1 GHz
DC-Vorspannung	Max. 40 V	0 V – 40 V
DC-Strom	Max. 100 mA	
RF-Leistung	-40 dBm – 10 dBm	-10 dBm

Tabelle 2.1: Eigenschaften des Agilent Network Analyzer E5061B.

Das Spektrum einer ESD liegt nach Tabelle 1.2 bei 3-530 MHz. Die obere Messfrequenz von 1 GHz ist somit ausreichend, um die ESD-relevanten Effekte zu erfassen.

Die untere Frequenz wird mit 10 kHz deutlich tiefer als erforderlich gewählt und soll die Modellidentifikation erleichtern. Bei -10 dBm RF-Leistung beträgt die Spannungsamplitude des Signals an einer 50 Ω Last 70 mV, dieser Wert ist ausreichend klein, um die nichtlineare Verzerrung vernachlässigen zu können.

### 2.1.1 Messadapter

Ein Messadapter ist für die Analyse der Schutzelemente in einer SMD-Bauform erforderlich. Dieser wird über Koaxialkabel an den NWA angeschlossen. Abbildung 2.2 zeigt drei entwickelte Messadapter, jeder bestehend aus einer zweilagigen Platine und zwei SMA-Buchsen. Ein symmetrischer Aufbau berücksichtigt die Symmetrie der meisten Schutzelemente. Series-Through- und Shunt-Konfiguration werden mit eigenem Adapter berücksichtigt. Auf der Kalibrierplatte werden die Eigenschaften der Leiterbahn bestimmt. Das Layout entspricht einem koplanaren Wellenleiter über Masse. Einige Vias stellen die Verbindung zwischen Massflächen auf Ober- und Unterseite auch bei hohen Frequenzen her.

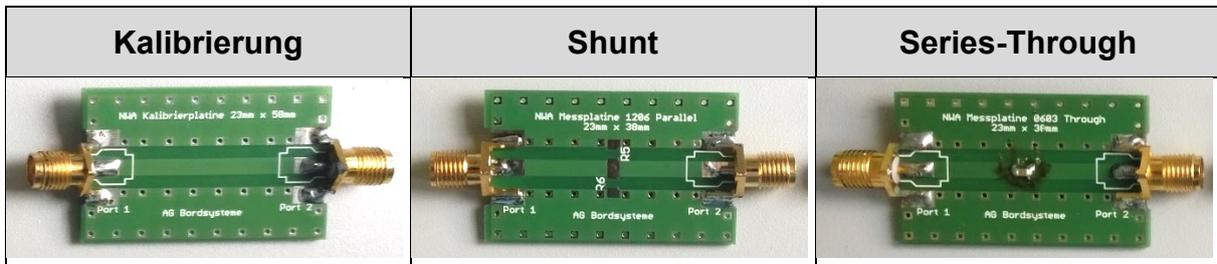


Abbildung 2.2: NWA-Messadapter. Rückseite ist eine Massefläche. Die Länge beträgt 38 mm.

Die ausgeprägte Länge von 38 mm reduziert die Überkopplung zwischen den beiden SMA-Buchsen. Nach einer 2-Port Kalibrierung des NWA befinden sich die Referenzebenen an den Enden beider Koaxialkabel. Der Einfluss der Platine und der SMA-Buchsen ist weiterhin in den Messergebnissen enthalten. Abbildung 2.3 veranschaulicht die Beziehung zwischen den gemessenen S-Parameter  $S_{SE+Platine+SMA}$  und der gesuchten Information  $S_{SE}$ . Unter De-Embedding werden mathematische Verfahren verstanden, um den Einfluss der SMA-Buchsen und der Platine auf das Schutzelement zu eliminieren.

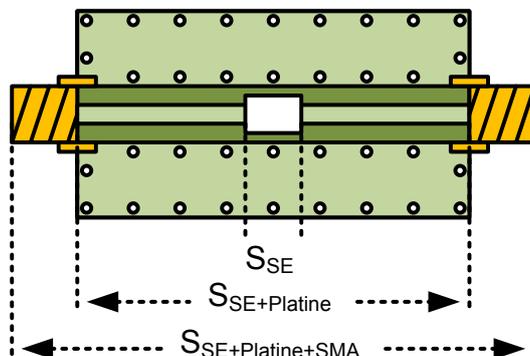


Abbildung 2.3: Gemessene und gesuchte S-Parameter auf dem NWA-Messadapter.

### De-Embedding der SMA-Buchsen

Die SMA-Buchsen sind in  $50 \Omega$  ausgeführt und bis 3 GHz spezifiziert. Der NWA ist ebenfalls ein  $50 \Omega$ -System, in dieser Konfiguration resultiert der Einfluss nur in einer Phasendrehung infolge der Verzögerungszeit  $\Delta t$ . Für einen Zwei-Port Aufbau gilt der folgende Zusammenhang [68]:

$$[S_{SE+Platine+SMA}] = [\Phi] \cdot [S_{SE+Platine}] \cdot [\Phi]$$

$$\Phi = \begin{bmatrix} \exp(-j2\pi f \cdot \Delta t_{links}) & 0 \\ 0 & \exp(-j2\pi f \cdot \Delta t_{rechts}) \end{bmatrix} \quad 2.3$$

Falls notwendig, kann die linke und rechte SMA-Buchse mit einer eigenen Verzögerungszeit berücksichtigt werden. Die Verzögerungszeit von den verwendeten SMA-Buchsen wurde mittels Reflexionsmessung als 34 ps bestimmt. Bei 1 GHz wird dadurch eine Phasendrehung von ca.  $12^\circ$  erzeugt.

### De-Embedding der Platine

Der Einfluss der Platine auf Messergebnisse ist deutlich stärker im Vergleich zu den SMA-Buchsen. Eine Voraussetzung für das De-Embedding über eine Phasendrehung ist ein konstanter  $50 \Omega$  Wellenwiderstand im verwendeten Frequenzbereich. Der Wellenwiderstand eines koplanaren Wellenleiters über Ground ist eine Funktion der geometrischen Abmessungen, der Leitfähigkeit und des Dielektrikums [65]. Unter Einhaltung von Herstellervorgaben bleiben zwei Freiheitsgrade zur Einstellung von  $50 \Omega$  übrig: Leiterbahnbreite und Abstand zu Massefläche von der Oberseite. Beide Werte wurden mit Näherungsformeln [65] für eine feste Frequenz berechnet. Auf der Platine kommt das Dielektrikum FR4 zum Einsatz. Die Permittivität von FR4 ist eine komplexe, frequenzabhängige Größe (vgl. Abschnitt 3.1.2). Zusätzlich tritt Skin-Effekt ab einigen Megahertz zunehmend in Erscheinung. Daraus folgt, dass bei fester Leiterbahn-Geometrie der Wellenwiderstand eine frequenzabhängige Größe ist und eine Phasendrehung zum De-Embedding nicht anwendbar ist.

Eine andere Form des De-Embedding verwendet unmittelbar die gemessenen S-Parametern der Leiterbahn. Die Darstellung als T-Parameter ist für diese Anwendung besonders vorteilhaft und es gilt [69]:

$$[T_{SE+Platine}] = [T_{Platine,links}] \cdot [T_{SE}] \cdot [T_{Platine,rechts}] \quad 2.4$$

Bei einem symmetrischen Aufbau wird die Beziehung zwischen den Matrizen  $[T_{Platine,links}]$ ,  $[T_{Platine,rechts}]$  und den Messergebnissen auf der Kalibrierplatine  $[T_{Messung}]$  mittels Quadratwurzel dieser Matrix hergestellt:

$$[T_{Platine,links}] = [T_{Platine,rechts}] = [T_{Messung}]^{\frac{1}{2}} \quad 2.5$$

Diese Methode hat zur Folge, dass zwei mit Rauschen behaftete Signale mit einander mathematisch verrechnet werden und unerwünschte Effekte auftreten können.

Eine alternative Methode approximiert die Leiterbahn mit einem RLGC-Modell. Die gemessenen S-Parameter der Kalibrierplatine werden in die ABCD-Parameter konvertiert [65]. In dieser Darstellung ist der Bezug zu dem komplexen Wellenwiderstand  $Z_0$  in Gl. 2.6 gegeben.

$$Z_0 = \sqrt{\frac{B}{C}} = \sqrt{\frac{R' + j2\pi fL'}{G' + j2\pi fC'}} \quad 2.6$$

Bei einer bekannten Länge  $l$  der Leiterbahn gilt für die komplexe Ausbreitungskonstante  $\gamma$  die folgende Gleichung:

$$\gamma = \frac{\sinh^{-1}(B \cdot C)}{l} = \sqrt{(R' + j2\pi fL')(G' + j2\pi fC')} \quad 2.7$$

Die Beziehung zu den Leitungsbelägen ist ebenfalls in Gl. 2.6 und Gl. 2.7 angegeben, sodass eine Umformung auf die Zusammenhänge in Gl. 2.8 führt.

$$\begin{aligned} R' &= \operatorname{Re}\{\gamma \cdot Z_0\} \\ L' &= \operatorname{Im}\{\gamma \cdot Z_0\} \cdot \frac{1}{2\pi f} \\ G' &= \operatorname{Re}\left\{\frac{Y}{Z_0}\right\} \\ C' &= \operatorname{Im}\left\{\frac{Y}{Z_0}\right\} \cdot \frac{1}{2\pi f} \end{aligned} \quad 2.8$$

Während bei einer idealen Leitung die Beläge konstant über der Frequenz sind, erzeugen der Skin-Effekt und die dielektrische Verluste eine Frequenzabhängigkeit. Eine allgemeine Beschreibung von dem Skin-Effekt hat die Form [66], [93]:

$$Z_{\text{Skin}} = R_{\text{Skin}} \cdot (1 + j) \cdot \sqrt{f} \quad 2.9$$

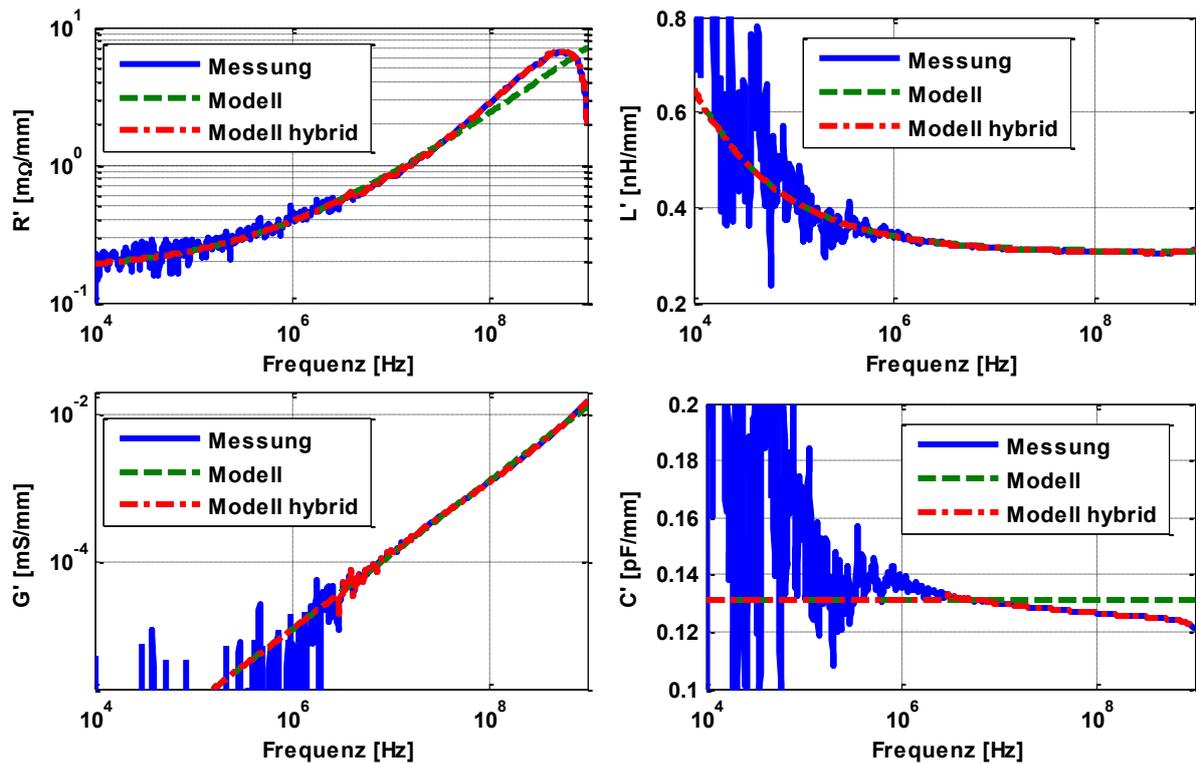
Dielektrische Verluste werden proportional zur Frequenz angenommen (vgl. Abschnitt 3.1.2):

$$G_{\text{Dielektrikum}} = G_{\text{AC}} \cdot f \quad 2.10$$

Daraus ergeben sich für die Leitungsbeläge die Modelle in Gl. 2.11 mit den Parametern:  $D_{\text{DC}}, L_{\text{DC}}, G_{\text{DC}}, C_{\text{DC}}, R_{\text{Skin}}$  und  $G_{\text{AC}}$ .

$$\begin{aligned} R' &= R_{\text{DC}} + R_{\text{Skin}}\sqrt{f} \\ L' &= L_{\text{DC}} + R_{\text{Skin}} \cdot \frac{1}{2\pi\sqrt{f}} \\ G' &= G_{\text{DC}} + G_{\text{AC}} \cdot f \\ C' &= C_{\text{DC}} \end{aligned} \quad 2.11$$

Abbildung 2.4 zeigt die Ergebnisse der Messung und der Approximation für die Leitungsbeläge.



**Abbildung 2.4: Gemessene und modellierte Leitungsbeläge,**  
 $L_{\text{DC}} = 0,30$   $\text{nH}/\text{mm}$ ,  $R_{\text{DC}} = 0,17$   $\text{m}\Omega/\text{mm}$ ,  $R_{\text{Skin}} = 0,22$   $\mu\Omega/(\text{mm}\cdot\sqrt{\text{Hz}})$ ,  
 $C_{\text{DC}} = 0,13$   $\text{pF}/\text{mm}$ ,  $G_{\text{DC}} = 0,0$   $\text{mS}/\text{mm}$ ,  $G_{\text{AC}} = 12,24$   $\text{pS}/(\text{mm}\cdot\text{Hz})$ .

Es ist zu erkennen, dass ab ca. 10 MHz die Approximation von den Widerstands- und Kapazitätsbelägen ungenau wird. Die einfachen Annahmen in Gl. 2.9 und Gl. 2.10 können der Grund dafür sein. Das starke Rauschen bei den tiefen Frequenzen wird von dem Modell unterdrückt. Um die hochfrequenten Effekte beim De-Embedding zu berücksichtigen, wird ein hybrider Datensatz der Leitung erstellt. Dieser besteht aus den modellierten Parametern bei tiefen Frequenzen und den Messergebnissen im Hochfrequenzbereich. Ein vergleichbarer Ansatz wurde zur Modellierung der ESD-Prüfgeneratoren in [32] angewandt. Die S-Parameter für die Leiterbahnlängen entsprechend dem Messadapter werden durch eine Umkehrung der Schritte in Gl. 2.6-2.8 erzeugt. Mit Gl. 2.4 werden die Messergebnisse an einem Schutzelement anschließend de-embeddet.

## Ergebnisse

Die Notwendigkeit des De-Embedding wird exemplarisch anhand des Series-Through Messadapters und einem 4,7 nF MLCC als das Schutzelement untersucht. Abbildung 2.5 zeigt die Impedanz vor dem De-Embedding. Zusätzlich werden verschiedene Berechnungsmethoden miteinander verglichen. Wie erwartet dominiert bei tiefen Frequenzen das kapazitive Verhalten, signifikante Unterschiede sind nicht festzustellen. Demgegenüber treten in dem ESD-relevanten Spektrum hohe Differenzen auf. Z.B. wirkt die Leiterbahn bei einer Impedanzberechnung mit den  $S_{21}$ -Parametern wie eine

zusätzliche Induktivität in Reihe zu dem Schutzelement. Es ergibt sich eine Resonanzpunktverschiebung zu einer tieferen Frequenz.

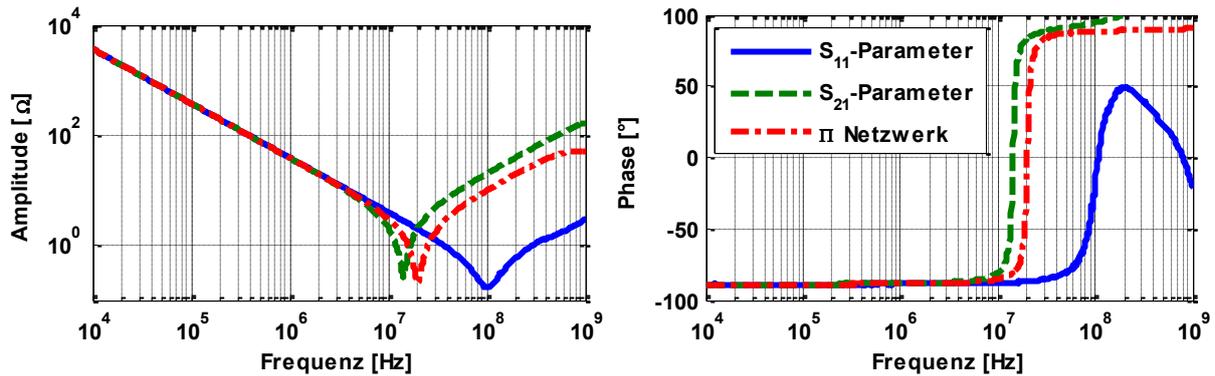


Abbildung 2.5: Impedanz eines 4,7 nF MLCC vor dem De-Embedding.

Nach dem De-Embedding des Schutzelementes zeigen alle drei Methoden sehr ähnliche Ergebnisse (vgl. Abbildung 2.6). Erst ab ca. 800 MHz sind geringe Unterschiede zu verzeichnen. In diesem Frequenzbereich verhält sich das Schutzelement induktiv. Nur das  $\Pi$ -Netzwerk gibt dieses Verhalten korrekt wieder und misst eine Phase von  $+90^\circ$  bei 1 GHz.

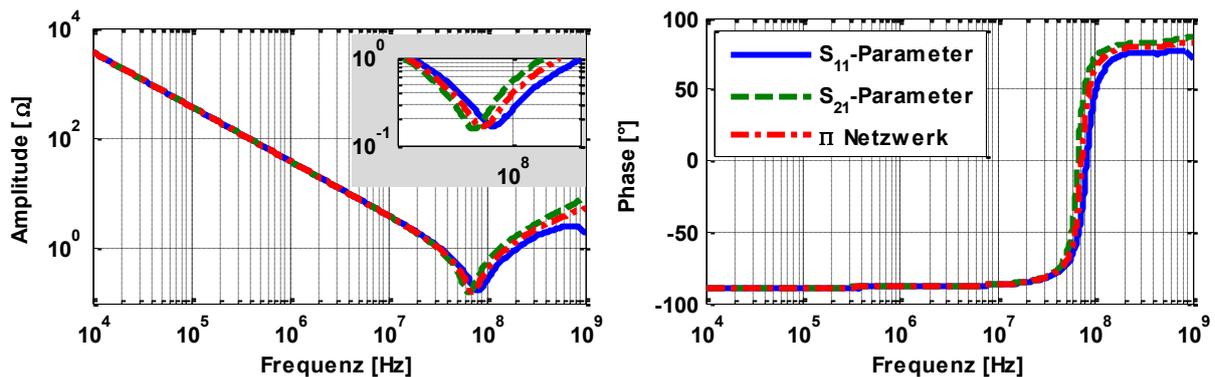


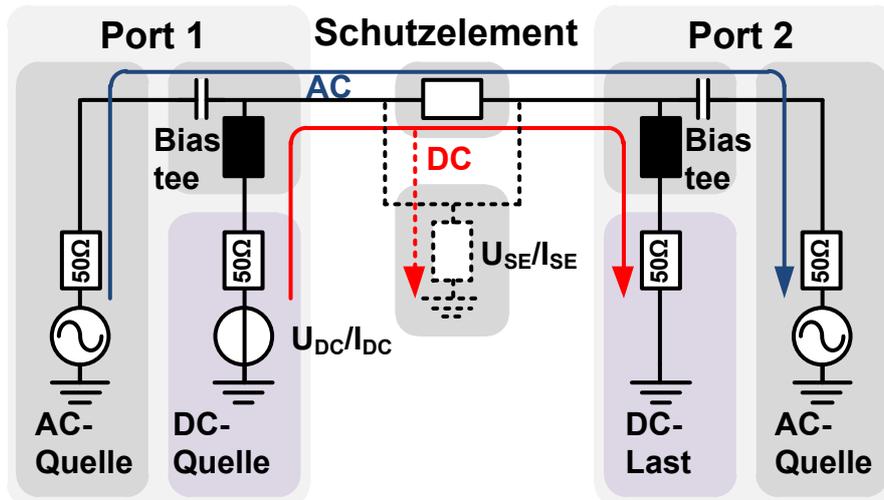
Abbildung 2.6: Impedanz eines 4,7 nF MLCC nach dem De-Embedding.

Im Folgenden werden die Messergebnisse mit dem vorgestellten Verfahren de-embeddet. Bei der Series-Through-Konfiguration wird die Impedanz anhand des  $\Pi$ -Ersatzschaltbildes und bei der Shunt-Konfiguration anhand des T-Ersatzschaltbildes berechnet.

### 2.1.2 Einstellung des Arbeitspunktes

Der NWA mit einer DC-Quelle ermöglicht eine Untersuchung der Schutzelemente in verschiedenen Arbeitspunkten. Die allgemeine Relation zwischen der Impedanz in einem Arbeitspunkt und der nichtlinearen Kennlinie wurde in Abschnitt 1.4 hergestellt. Bei der Applikation auf ein Schutzelement wird festgestellt, ob es den Anforderungen an das Verhalten unter Betriebsbedingungen (vgl. Abschnitt 1.2.1) genügt. Die potentiellen Spannungs- bzw. Stromabhängigkeiten können bereits in Erscheinung treten. Bei den spannungsselektiven Schutzelementen gibt die Impedanzanalyse im Durchbruchbereich der I/U-Kennlinie wichtige Hinweise zur Modellbildung.

Eine DC-Quelle wird intern oder extern in einen Messkreis eingebracht. Der für diese Arbeit verwendete NWA E5061B von Agilent weist im Port-1 eine interne DC-Quelle. Die genaue Implementierung ist im Datenblatt nicht angegeben, aber der Hersteller zeigt in [67] einen schematischen Messaufbau. In Anlehnung an diese Konfiguration entsteht das in Abbildung 2.7 gezeigte ESB. Ein Bias-tee trennt die AC- und DC-Anteile. Um die notwendige Bandbreite zu erreichen, können mehrere LC-Glieder kaskadiert werden. Im Gerät kann nur die DC-Vorspannung  $U_{DC}$  eingestellt werden. Der resultierende DC-Strom  $I_{DC}$  wird intern mit einer Genauigkeit von ca.  $\pm(1\% + 500\ \mu\text{A})$  gemessen und angezeigt [70].



**Abbildung 2.7:** Impedanzanalyse mit Einstellung des Arbeitspunktes am Schutzelement, Series-Through-Konfiguration (durchgezogene Linie), Shunt-Konfiguration (punktierte Linie).

Entsprechend Abbildung 2.7 können die Größen  $U_{DC}$ ,  $I_{DC}$  von dem eigentlichen Arbeitspunkt am Schutzelement  $U_{SE}$ ,  $I_{SE}$  abweichen. Der DC-Strom durch ein Schutzelement in der Series-Through-Konfiguration erzeugt einen Spannungsabfall an der DC-Quelle und der Last. Es gilt der folgende Zusammenhang:

$$\begin{aligned} I_{SE} &= I_{DC} \\ U_{SE} &= U_{DC} - I_{DC} \cdot 100\ \Omega \end{aligned} \quad 2.12$$

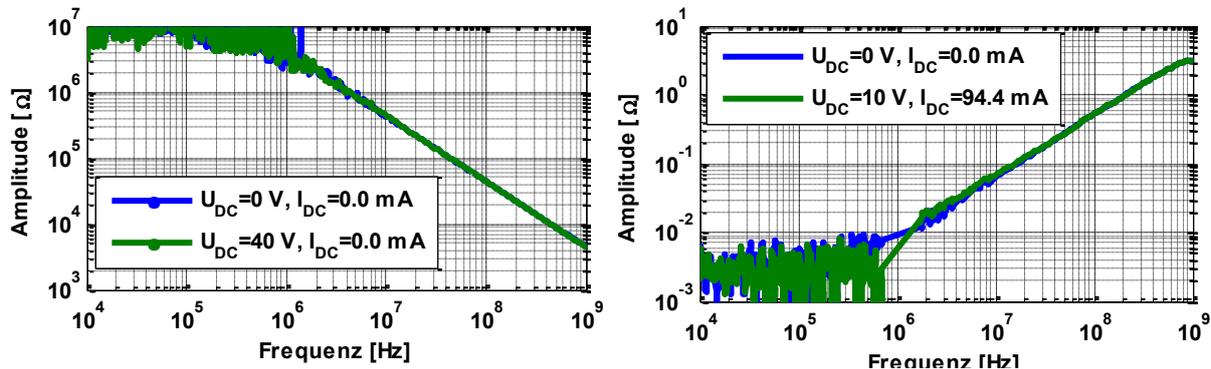
Der DC-Strom durch einen Kondensator bzw. ein spannungsselektives Schutzelement im Vordurchbruch ist vernachlässigbar klein und die eingestellte DC-Vorspannung entspricht dem Arbeitspunkt. Dagegen ist bei der Charakterisierung von einem Schutzelement im Durchbruchbereich eine Korrektur unverzichtbar.

Das Schutzelement und die DC-Last in der Shunt-Konfiguration bauen einen Stromteiler auf:

$$\begin{aligned} I_{SE} &= I_{DC} - U_{SE}/50\ \Omega \\ U_{SE} &= U_{DC} - I_{DC} \cdot 50\ \Omega \end{aligned} \quad 2.13$$

Wie beschrieben, werden die Ferrite in dieser Konfiguration vermessen. Aufgrund des relativ geringen DC-Widerstands ( $<1\ \Omega$ ) ist der Spannungsabfall an diesen Schutzelementen sehr gering. Der Arbeitspunkt entspricht weitestgehend dem DC-Strom.

Der Einfluss einer DC-Quelle auf die Impedanzmessungen wird an dem Series-Through-Messadapter analysiert. Abbildung 2.8 unterscheidet zwischen einem Leerlauf und einem Kurzschluss, realisiert mit einer Lötbrücke.



**Abbildung 2.8: Impedanz eines Leerlaufs (links) und eines Kurzschluss (rechts) in verschiedenen Arbeitspunkten.**

Wie erwartet ist die DC-Spannung, die dominante Größe im Leerlauf. Bei dem Kurzschluss überwiegt der Einfluss des DC-Stromes. Unter Berücksichtigung der Messtoleranzen ergeben sich aus dem DC-Strom und der DC-Spannung ca. 100  $\Omega$  als eine Summe der Widerstände in der Quelle und der Last. Dieses Ergebnis bestätigt die Annahmen in Abbildung 2.7.

Die obere und untere Grenze der Messdynamik sind ebenfalls sichtbar. Unterhalb von ca. 1 MHz kann eine Impedanz zwischen einigen Milli- und Mega-Ohm gemessen werden. Oberhalb von 1 MHz ist im Leerlauf ein kapazitives (ca. 0,036 pF) Verhalten, als ein Ergebnis der Überkopplung zwischen den beiden Löt pads, zu beobachten. Bei dem Kurzschluss wird die Impedanz maßgeblich über die Induktivität der Lötbrücke (ca. 0,85 nH) geformt. Diese Werte verifizieren auch den umgesetzten De-Embedding-Algorithmus.

### 2.1.3 Datenverarbeitung

Das Ablaufdiagramm zur Datenverarbeitung in Abbildung 2.9 veranschaulicht die einzelnen Schritte zur Erfassung der nichtlinearen Eigenschaften eines Schutzelementes im Frequenzbereich.

Unter Berücksichtigung der Eigenschaften eines Schutzelementes wird zunächst eine Messkonfiguration gewählt. Mit dem NWA werden danach mehrere Sätze von den S-Parameter in verschiedenen Arbeitspunkten gemessen. Die DC-Vorspannung wird in einer anwachsenden Reihenfolge beginnend mit 0 V in 0,5 V Schritten eingestellt. Die obere Grenze ist entweder mit der Spezifikation der verwendeten DC-Quelle (hier 40 V und 100 mA) oder der Spezifikation des jeweiligen Schutzelementes vorgegeben. Eine automatisierte Ansteuerung des NWA vereinfacht die Messung, eliminiert Flüchtigkeitsfehler und reduziert den Zeitaufwand. In zwei weiteren Schritten werden die Ergebnisse de-embeddet und die resultierende Impedanz berechnet.

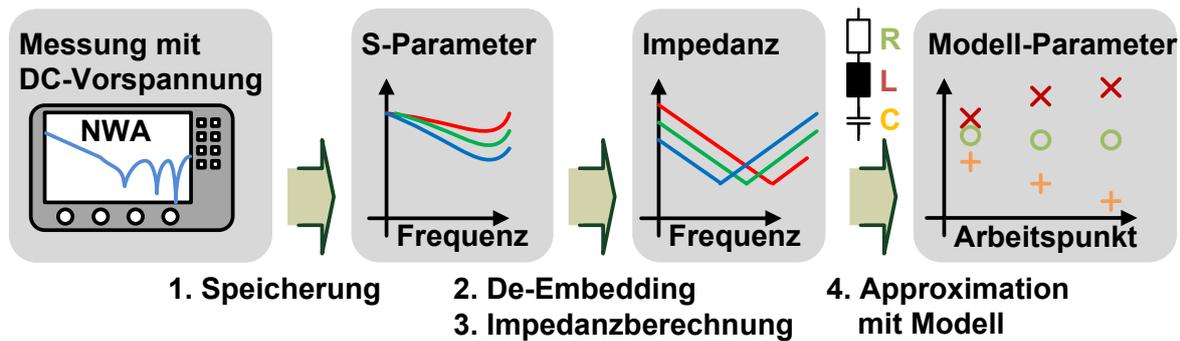


Abbildung 2.9: Ablaufdiagramm zur Charakterisierung eines Schutzelementes mit einem Netzwerkanalysator.

Die visuelle Analyse der gemessenen Impedanz-Schar kann die nichtlinearen Eigenschaften aufzeigen und zur Modellidentifikation hilfreich sein. In jedem Arbeitspunkt  $U_0, I_0$  ist die Impedanz des Modells eine lineare, frequenzabhängige Funktion.

$$Z_{SE}|_{U=U_0, I=I_0} = F(f, C_{1-n}, L_{1-n}, R_{1-n}) \quad 2.14$$

Die Parameter  $C_{1-n}, L_{1-n}, R_{1-n}$  entsprechen konzentrierten Bauelementen im ESB und werden an die Messergebnisse mithilfe eines numerischen Berechnungsprogramms angepasst. Es können verschiedene Algorithmen für diese Zwecke eingesetzt werden, z.B. ableitungsfreie Methoden mit und ohne Randbedingung oder lineare Regression. Die Berechnung wird wiederholt in einer aufsteigenden Reihenfolge der DC-Vorspannung angewandt. Für eine höhere numerische Stabilität des Verfahrens sollten vor der ersten Optimierung die Anfangswerte abgeschätzt werden. Bei der Approximation von der Impedanz mit der nächsthöheren DC-Vorspannung werden die Ergebnisse des letzten Schrittes als die Anfangswerte gesetzt. Es entsteht eine Tabelle, in der jedem Arbeitspunkt die Modellparameter zugeordnet sind. Die Strom- bzw. Spannungsabhängigkeiten werden sichtbar.

## 2.2 Kennlinien

Die Vorteile der Kennlinien zur Beschreibung nichtlinearer Schutzelemente wurden in Abschnitt 1.4 diskutiert. ESD ist ein Hochstromereignis mit der Dauer von einigen Hundert Nanosekunden. Aufgrund der begrenzten Pulsdauer erfordern die hohen Amplituden eine nur kleine Energie-Belastbarkeit der Schutzelemente. Eine gepulste Charakterisierungsmethode für die Bestimmung des Hochspannungs- und Hochstromverhaltens ist somit notwendig. Statische Methoden, wie z.B. ein Kennlinienschreiber, bieten zwar eine hohe Genauigkeit bei der I/U-Kennlinie im Betriebsbereich bis zum Durchbruchbereich, sind aber aufgrund hoher thermischer Belastung für ESD-relevante Amplituden nicht mehr anwendbar.

Die Bestimmung einer Kennlinie unter Verwendung von einer IEC-ESD ist aufgrund der komplexen, doppel-exponentiellen Entladungsform schwierig (vgl. Abbildung 1.1).

Mathematisch ist ein lineares System vollständig mit einer Sprungantwort beschrieben und einfacher zu interpretieren. Eine iterative Vorgehensweise unter Verwendung ansteigender Amplituden ermöglicht die Übertragung auf nichtlineare Systeme. Wenn tiefe Frequenzen vernachlässigbar sind, kann eine Rechteckfunktion anstatt der Sprungfunktion zur Anregung verwendet werden. Diese Eigenschaft trifft auf ESD zu. Der Transmission Line Puls (TLP) ist eine in diesem Segment etablierte Technik zur Erzeugung kurzer Pulse mit einer konstanten Amplitude. Zuerst wurde ein TLP in 1985 vorgestellt [11] und wird seitdem in verschiedenen Abwandlungen häufig eingesetzt (z.B. [71], [72], [73]). Ein tiefgreifender Einblick in das Verhalten der Halbleiterbauelemente und der Integrierten Schaltkreise unter ESD wurde möglich. Zudem erleichterte dieser signifikant die Analyse der Fehlermechanismen.

### 2.2.1 Transmission Line Puls

Eine aufgeladene 50 Ω Koaxialleitung ist das zentrale Element eines TLP. Die Koaxialform bietet ein abgeschirmtes Design, eine kontrollierte Impedanz und eine geringe Selbstentladung [71]. Nicht zuletzt ist es flexibel und biegsam. Unter Annahme einer verlustfreien Anordnung wird eine nahezu ideale gepulste Spannungsquelle mit einer festen Impedanz erreicht. Abbildung 2.10 zeigt eine mögliche Implementierung.

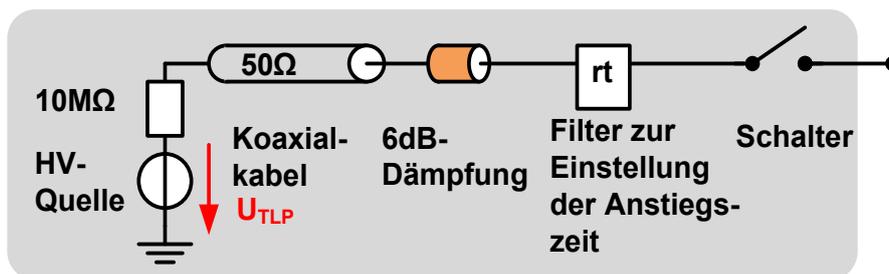


Abbildung 2.10: Exemplarisches Ersatzschaltbild eines Transmission Line Pulsers.

Im Folgenden werden die einzelnen Komponenten eines TLP erläutert.

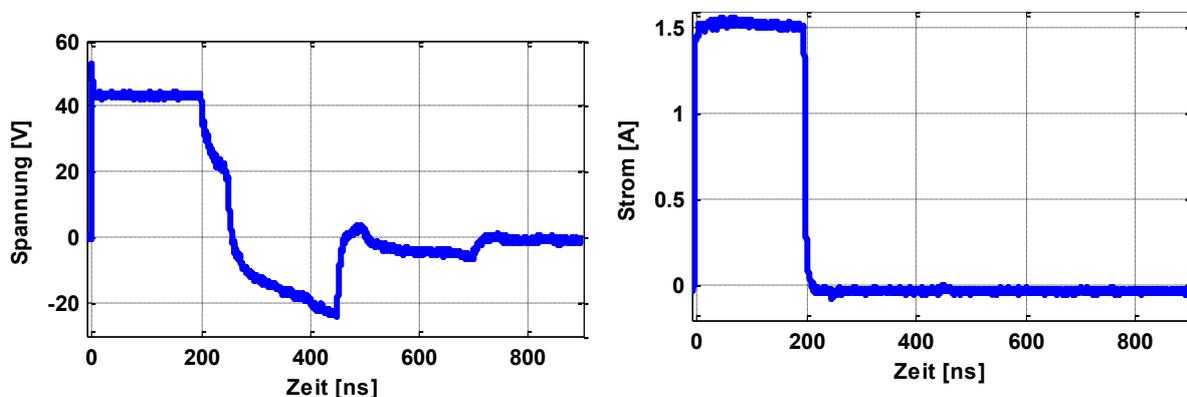
- **Hochspannungs-Quelle**, wenn der Schalter geöffnet ist, wird das Koaxialkabel über einen hochohmigen Widerstand auf die Spannung  $U_{\text{Quelle}}$  aufgeladen.
- **Koaxialkabel**, die Pulsbreite  $T_{\text{TLP}}$  wird über die Länge  $l_{\text{TLP}}$  des Koaxialkabels eingestellt. Es gilt der folgende Zusammenhang:

$$T_{\text{TLP}} = 2 \cdot \frac{l_{\text{TLP}}}{v} \approx 2 \cdot \sqrt{\varepsilon_r} \frac{l_{\text{TLP}}}{c} \quad 2.15$$

Hierbei ist  $v$  die Wellenausbreitungsgeschwindigkeit im Koaxialkabel,  $\varepsilon_r$  die relative Permittivität des Kabeldielektrikums und  $c$  die Lichtgeschwindigkeit. Der Faktor 2 berücksichtigt die Verdopplung der Pulsbreite aufgrund der nahezu totalen Reflexion an dem 10 MΩ Quellenwiderstand. Oft kommt das RG-58 Koaxialkabel mit einem Wellenwiderstand  $Z_{\text{Kabel}} = 50 \Omega$  zum Einsatz. Das Dielektrikum besteht aus Polyethylen mit einer relativen Permittivität  $\varepsilon_r \approx 2,25$  [78].

Die dielektrischen Verluste und die Frequenzabhängigkeit von  $\epsilon_r$  sind zu vernachlässigen (vgl. Abschnitt 3.1.2). Es resultieren ca. 10 ns Pulsbreite pro 1 m Kabellänge. Entsprechend Tabelle 1.2 sind für eine ESD auf Systemebene die Pulsbreiten bis ca. 250 ns relevant. Um diesen Bereich abzudecken, sind ca. 25 m notwendig.

- **Dämpfungsglied**, die Verwendung von den Koaxialkabeln zur Pulserzeugung hat im Gegensatz zu einer idealen, rechteckigen Pulsquellen den Nachteil der Reflexionen. Diese treten nur dann nicht auf, wenn die Übertragungsleitung wellenwiderstandsangepasst abgeschlossen ist. Bei einem willkürlichen Schutzelement folgen einem Initialpuls mehrere weitere Pulse nach, und es wird zusätzlich belastet. Besonders bei den Untersuchungen von der Degradation und dem Ausfallverhalten können diese Effekte die Ergebnisse stark verfälschen. Eine von vielen TLP-Herstellern angewandte Technik beinhaltet ein Dämpfungsglied zwischen dem Koaxialkabel und einem Schutzelement. Die Reflexionen werden aufeinanderfolgend um den Dämpfungsfaktor verringert. Ein exponentielles Abklingen der Amplitude wird erreicht. Der einhergehende Nebeneffekt ist, dass bei einer gegebenen Quellen-Spannung sich die Spannung am Ausgang um den Dämpfungsfaktor reduziert. 6 dB ist ein meistgewählter Kompromiss. Es können auch mehrere Dämpfungsglieder hintereinander geschaltet werden und auf diese Weise die Ausgangsspannung in der Amplitude angepasst werden. Abbildung 2.11 veranschaulicht exemplarisch das gemessene Abklingen von den Reflexionen an einem spannungsselektiven Schutzelement.



**Abbildung 2.11: Reflexionen an einem spannungsselektiven Schutzelement bei einer 100 V TLP-Entladung mit 200 ns Pulsbreite.**

- **Filter zur Einstellung der Anstiegszeit**, der Filter definiert die Flankensteilheit. Das Ansprechverhalten der spannungsselektiven Schutzelemente kann durch die Steilheit stark beeinflusst werden und sich entsprechend ändern [72]. Mit entsprechenden Hochfrequenzbauelementen werden bei einem aktuellen TLP die Anstiegszeiten im ps-Bereich erreicht. Eine mögliche technische Realisierung ist in [74] gegeben.

- **Schalter**, meist kommen die Quecksilber-Relais zum Einsatz. Diese sind praktisch prellfrei und zeichnen sich durch die Langlebigkeit und die Hochspannungsfestigkeit aus.

Unter Vernachlässigung der Anstiegszeit und der fallenden Flanke entspricht der TLP einer messtechnischen Realisierung zur Bestimmung der Sprungantwort. In dieser Arbeit wird der TLP-3010C [76] verwendet. Tabelle 2.2 fasst die wichtigsten Eigenschaften zusammen.

Eigenschaft	Einstellungen					
Ladespannung	0 V bis ±1500 V					
Max. Strom	30 A					
Pulsbreite	5 ns; 25 ns; 50 ns; 100 ns; 200 ns					
Anstiegszeit	100 ps	290 ps	590 ps	1,1 ns	5 ns	10 ns
Grenzfrequenz nach Gl. 1.5	3,1 GHz	1,06 GHz	530 MHz	290 MHz	64 MHz	32 MHz

Tabelle 2.2: Eigenschaften des TLP-3010C Test Systems.

Es ist ersichtlich, dass das System den Maximal-Strom von ca. 30 A bei einer 15 kV IEC-ESD (vgl. Tabelle 1.2) mit 1500 V Ladespannung abdeckt. Die maximale Ladespannung ist hingegen deutlich geringer. Die im Koaxialkabel gespeicherte Energie kann mit Hilfe der Elektrostatik berechnet werden. Ein Koaxialkabel entspricht einem Zylinderkondensator mit der folgenden Kapazität [64]:

$$C_{\text{TLP}} = 2\pi\epsilon_0\epsilon_r \frac{l_{\text{TLP}}}{\ln\left(\frac{r_2}{r_1}\right)} \quad 2.16$$

Wobei  $l_{\text{TLP}}$  der Länge des Koaxialkabels,  $r_2$  dem Außenradius und  $r_1$  dem Innenleiter-radius entsprechen. Für den Wellenwiderstand gilt [64]:

$$Z_{\text{TLP}} = \frac{1}{2\pi} \sqrt{\frac{\mu_0}{\epsilon_0\epsilon_r}} \ln\left(\frac{r_2}{r_1}\right) = 50 \Omega \quad 2.17$$

Werden Gl. 2.15 und Gl. 2.17 in Gl. 2.16 eingesetzt und eine Impedanz von 50 Ω angenommen, erhält man den folgenden Zusammenhang zwischen der Pulsbreite und der Kapazität:

$$C_{\text{TLP}} = \frac{1}{2Z_{\text{TLP}}} \cdot T_{\text{TLP}} \approx 0,01 \cdot T_{\text{TLP}} \quad 2.18$$

Tabelle 2.3 wertet diesen Zusammenhang für das verwendete System aus und berechnet mit Gl. 1.2 die gespeicherte Energie bei 1000 V Ladespannung. Auch bei einer Pulsbreite von 200 ns sind die Werte signifikant kleiner als 4800 μJ einer 8 kV IEC-ESD.

	1000 V TLP-Puls mit Pulsbreite					8 kV IEC- ESD
	5 ns	25 ns	50 ns	100 ns	200 ns	
Kapazität [pF]	50	250	500	1000	2000	150
Gespeicherte Energie [μJ]	25	125	250	500	1000	4800
Energie an 50 Ω [μJ]	25	125	250	500	1000	631
Energie an 2 Ω [μJ]	3,7	18,5	37	74	148	29

Tabelle 2.3: Vergleich des Energiegehalts von den TLP- und IEC-Pulsen.

Für eine bessere Vergleichbarkeit mit der IEC-Norm wird die Energie an einer 2 Ω Last bestimmt. Aufgrund von Fehlanpassung entstehen Reflexionen. Diese werden mit einem TLP-internen Dämpfungsglied abgeschwächt und der Hauptanteil der Energie konzentriert sich auf den ersten Puls. Es gilt die folgende Beziehung:

$$E_{\text{Last}} = \frac{4 \cdot R_{\text{Last}} \cdot Z_{\text{TLP}}}{(R_{\text{Last}} + Z_{\text{TLP}})^2} \cdot E_{\text{TLP}} \quad 2.19$$

Bei einem leistungsangepassten Abschluss mit 50 Ω ist die Energie einer 100 ns Entladung vergleichbar mit einer 8 kV IEC-ESD. Bei einer niederohmigen Last ist eine 50 ns Pulsbreite ausreichend.

Die ersten TLP waren als Zeitbereichsreflektometer (engl. Time Domain Reflectometer: TDR) konfiguriert und nur die Spannung an dem Schutzelement  $U_{\text{SE}}(t)$  wurde gemessen [11]. Mit dem bekannten Wellenwiderstand des Koaxialkabels (Quellen-Impedanz) wurde der resultierende Stromfluss  $I_{\text{SE}}(t)$  berechnet. Der geforderte Strombereich wurde abgedeckt, indem die Sprungantworten bei verschiedenen Quellen-Spannungen gemessen wurden.

$$I_{\text{SE}}(t) = \frac{(U_{\text{TLP}} - U_{\text{SE}}(t))}{Z_{\text{TLP}}} \quad 2.20$$

Ein Nachteil dieser Methode war, dass bereits geringe Abweichungen der Quellen-Spannung oder der Quellen-Impedanz zur Verfälschung des berechneten Stromes führten. Die fortschreitende Entwicklung im Bereich der Stromsensoren hat deren Einsatz auch für die Hochfrequenzanwendungen ermöglicht. Auf diese Art werden heute beide Größen gemessen und die Umrechnung ist nicht mehr notwendig. Abbildung 2.12 zeigt den in dieser Arbeit verwendeten TLP-Messaufbau.

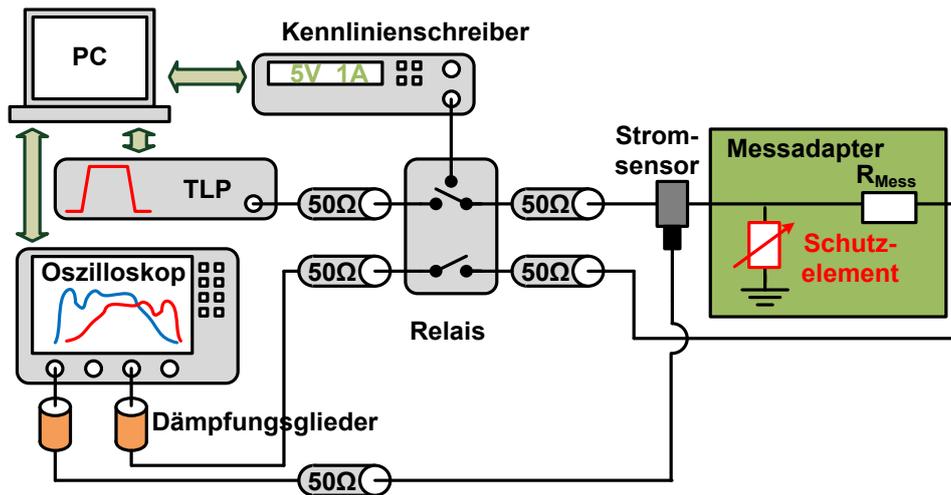


Abbildung 2.12: TLP-Messaufbau.

Die Spannung wird mit einem Spannungsteiler (Messwiderstand  $R_{\text{Mess}}$  und  $50\ \Omega$  Oszilloskop-Eingang), der Strom mit einem Stromsensor (Tektronix CT1 [75]) an einem 6 GHz, 40 GS/s Oszilloskop (LeCroy WavePro 7 Zi) gemessen. Zusätzliche Dämpfungsglieder schützen die Eingänge des Oszilloskops. Die Dämpfung wird abhängig von dem Schutzelement zur Steigerung der Messgenauigkeit dynamisch angepasst. Die statische I/U-Kennlinie bei kleinen Strömen wird mit einem Kennliniensreiber (engl. Source Meter Unit: SMU; Keithley 2400) gemessen. Das Messinstrument wird auch zur Fehlerdetektion verwendet. Eine signifikante Leckstromänderung nach einer Entladung ist ein eindeutiges Fehlerindiz. Das Relais schaltet zwischen der SMU und dem TLP mit dem Oszilloskop. Der Messprozess wurde automatisiert.

### Messadapter

Auf die Herstellung des Messadapters wird großer Wert gelegt. Abbildung 2.13 zeigt den Messadapter mit dem CT1-Stromsensor. Eine Messinghalterung stellt eine gute Masseanbindung her.

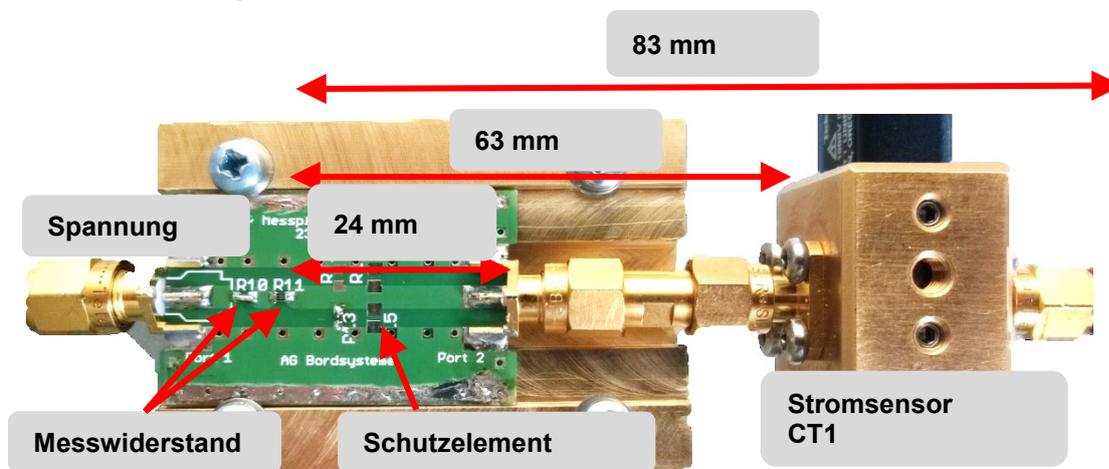
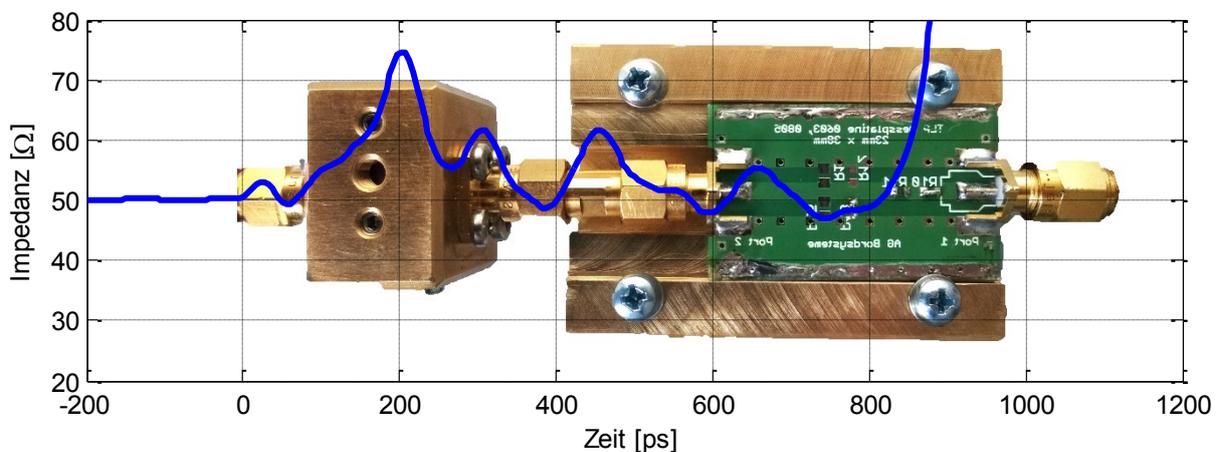


Abbildung 2.13: TLP-Messadapter montiert auf einer Messinghalterung und CT1-Stromsensor in einer Messinghalterung.

Der TLP ist ein  $50\ \Omega$  System. Eine möglichst kurze Ausführung der Leiterbahn auf dem Messadapter in  $50\ \Omega$  verringert die Reflexionen. Die Leiterbahnbreite und der Abstand zur Masse wurden identisch wie an dem Messadapter für die frequenzabhängige Impedanz (Abschnitt 2.1.1) gewählt. Für einen universellen Einsatz auch bei größeren Strukturen beträgt die Leiterbahnlänge 24 mm. Der Widerstand zur Spannungsmessung wird als eine Serienschaltung ausgeführt, diese Maßnahme reduziert die Wahrscheinlichkeit eines Funken-Überschlags.

Unerwünschte Reflexionen können am Messadapter auftreten und zur Verfälschung der Messergebnisse führen. Mit einem Zeitbereichsreflektometer (Agilent 86100D DCA-X+TDR Modul) werden die HF-Eigenschaften des Messadapters ohne ein Schutzelement geprüft. Die Anstiegszeit wird auf 35 ps gesetzt. Abbildung 2.14 überlagert ein Foto der gesamten Messanbindung mit der gemessenen Impedanz als eine Funktion der Zeit.



**Abbildung 2.14: Impedanzmessung am TLP-Messadapter mit einem Zeitbereichsreflektometer mit 35 ps Anstiegszeit.**

Es ist zu erkennen, dass der Stromsensor den größten negativen Einfluss auf den Impedanzverlauf hat und einen Anstieg des Wellenwiderstandes auf ca.  $75\ \Omega$  für 100 ps hervorruft. Die HF-Eigenschaften des Stromsensors sind von dem internen Aufbau vorgegeben. Einen zusätzlichen Einfluss nimmt die metallische Fassung, die das Bezugspotential bildet. Die beiden Faktoren können nur sehr aufwendig weiter optimiert werden. Auch die SMA-Verbindungen und der Übergang auf die Platine erzeugen geringfügige Impedanzsprünge. An dem hochohmigen Messwiderstand ( $2\ \text{k}\Omega$ ) bei 850 ps ist wie erwartet ein steiler Anstieg der Impedanz zu beobachten. Die relative Permittivität und somit die Wellenausbreitungs-Geschwindigkeit ändern sich in der Anordnung. Mit der Annahme einer mittleren relativen Permittivität  $\epsilon_r=2,5$  in Gl. 2.15 ergibt sich eine Gesamtlänge der Anordnung von ca. 80 mm. Dieser Wert stimmt gut mit der tatsächlichen Länge von 83 mm überein. Insgesamt weist die Messanbindung gute HF-Eigenschaften auf. Diese Messung zeigt, dass der Messadapter auch die kürzesten TLP-Anstiegszeiten von 300 ps unterstützt.

## CT1-Stromsensor

Tabelle 2.4 stellt die Eigenschaften des verwendeten Stromsensors zusammen.

Eigenschaft	Einstellungen
Bandbreite	25 kHz-1 GHz
Anstiegszeit	350 ps
Transferimpedanz, $Z_{CT1}$	5 V/A
Max. Stromamplitude	12 A

Tabelle 2.4: Eigenschaften des Tektronix CT1-Stromsensors [75].

Die messbare Anstiegszeit erfüllt die Anforderungen seitens ESD in Tabelle 1.1. Die Transferimpedanz ist mit 5 mV/mA angegeben. Eine geringe Abweichung dieses Wertes führt unmittelbar zu einer Verfälschung der Messergebnisse. Deswegen wird die Transferimpedanz an einigen bekannten hoch- und niederohmigen Lasten nachkalibriert. Zu einer Erhöhung der Stabilität und einer Reduzierung der thermischen Belastung ist jede Last aus vier parallelverschalteten 0805 Widerständen realisiert. Der genaue Widerstandswert wird mit dem Kennlinienschreiber bestimmt. Die TLP Messung liefert die Punkte der I/U-Kennlinie  $I_{Mess}$ ,  $U_{Mess}$ . Wobei  $I_{Mess}$  zunächst eine am Oszilloskop gemessene Spannung des CT1-Stromsensors ist. Der Sollwert des Stromes  $I_{Soll}$  durch die Last  $R_{Last}$  wird mit der gemessenen Spannung  $U_{Mess}$  berechnet. Die Transferimpedanz  $Z_{CT1}$  wird anschließend durch eine Minimierung des Fehlers in Gl. 2.21 bestimmt.

$$\min \sum \left( \frac{I_{Mess}}{Z_{CT1}} - I_{Soll}(U_{Mess}, R_{Last}) \right) \quad 2.21$$

Abbildung 2.15 (links) zeigt die Ergebnisse der Kalibrierung. Ein Mittelwert der Transferimpedanz von ca. 4,77 mV/mA wurde bei den Pulsbreiten bis 200 ns bestimmt.

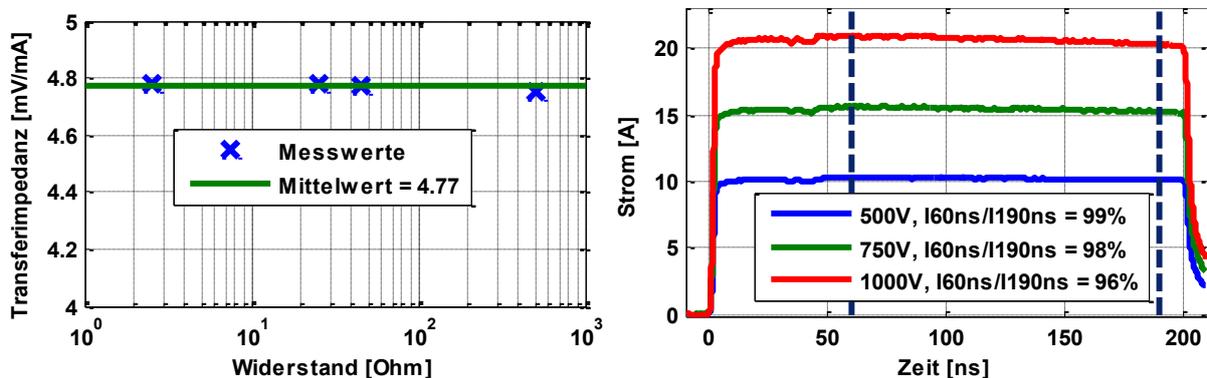
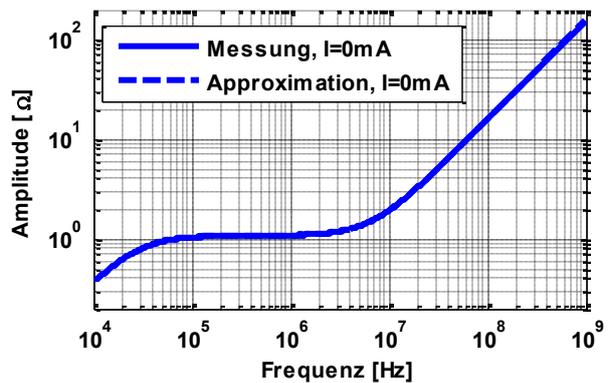
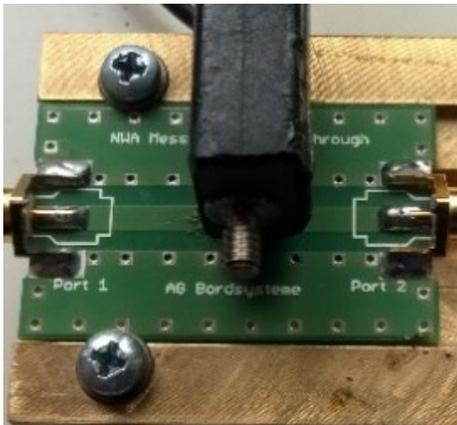


Abbildung 2.15: Transferimpedanz des CT1-Stromsensors in Abhängigkeit des Lastwiderstands (links), Sättigungseffekte am CT1-Stromsensor (rechts).

Bei einer ESD-Prüfung sind Stromamplituden bis 20 A besonders relevant. Laut dem Datenblatt sind Ströme über 12 A von einem CT1-Stromsensor nicht messbar. Zur

Überprüfung des Verhaltens oberhalb von 12 A werden an einem Kurzschluss die Ströme bei 200 ns Pulsen gemessen. In Abbildung 2.15 (rechts) sind die geringen Sättigungseffekte zu erkennen. Das Ausmaß wird über das Verhältnis der Stromamplitude bei 60 ns zu 190 ns in der Legende angegeben. Die Sättigungseffekte nehmen mit steigender Stromamplitude zwar zu, bleiben jedoch auch bei den größeren Strömen unter 5%. Diese Genauigkeit kann akzeptiert werden.

Bei den simulationsbasierten Untersuchungen muss die Impedanz des CT1-Stromsensors berücksichtigt werden. Der Hersteller [75] gibt das ESB mit den Werten entsprechend Tabelle 2.4 an. Während im TLP-Aufbau der Stromsensor in einer metallischen Fassung eingebracht ist, wird für eine Untersuchung auf Systemebene (Abschnitt 2.4) der Stromsensor auf einer Testplatine mit einer kleinen Leiterschleife in den Messkreis eingebracht (vgl. Abbildung 2.16 (links)). Die Impedanz des Stromsensors wurde mit dem NWA in dem 0 mA Arbeitspunkt vermessen und die Parameter des Modells an die Messung angepasst. Abbildung 2.16 (rechts) veranschaulicht die Ergebnisse.



**Abbildung 2.16: CT1-Stromsensor auf einer Messplatine (links), gemessene und approximierte Impedanzamplitude (rechts).**

Die Impedanzamplitude und die Phase (nicht gezeigt) werden mit einer hohen Genauigkeit nachgebildet. Die Leiterschleife erzeugt eine zusätzliche Induktivität und kann die Wechselwirkungen auf der Platine entscheidend beeinflussen. Tabelle 2.5 zeigt das Ersatzschaltbild und vergleicht die gemessenen Modellparameter mit den Angaben aus dem Datenblatt.

	$L_{CT1}$	$R_{CT1}$	$L_{Mag}$	ESB
Datenblatt [75]	2,4 nH	2 $\Omega$	6 $\mu$ H	
CT1 auf Platine	25 nH	1,1 $\Omega$	6 $\mu$ H	
CT1 in metallischer Fassung	2,4 nH	1,1 $\Omega$	6 $\mu$ H	

**Tabelle 2.5: Modellparameter und Ersatzschaltbild des CT1-Stromsensors.**

Wie erwartet fügt die zusätzliche Leiterschleife eine höhere serielle Induktivität  $L_{CT1}$  in den Messkreis ein. Der Widerstand  $R_{CT1}$  ist mit  $1,1 \Omega$  etwas kleiner als die Angabe im Datenblatt.

### Aufbereitung der Messdaten

Die notwendige Messauflösung im Bereich von einigen hundert Pikosekunden führt unmittelbar dazu, dass die Signallaufzeiten zwischen dem Messadapter und dem Oszilloskop beachtet werden müssen. Eine Differenz in den Kabellängen führt zu einem zeitlichen Versatz zwischen den beiden Messgrößen. Die Differenz wird bei einer niederohmigen Last bestimmt und die Messdaten entsprechend verschoben.

Bei der Charakterisierung der Schutzelemente wird am Oszilloskop ein großer Messbereich der y-Achse abgedeckt. Ein nicht ideal kalibriertes Gerät zeigt einen von der Skalierung abhängigen y-Versatz. Zur Korrektur kann der mittlere Versatz vor dem eigentlichen Puls bestimmt und auf die gesamte Messung aufaddiert werden. Abbildung 2.17 vergleicht die TLP-Messdaten vor und nach der Korrektur. Die Zeitachse der beiden Messgrößen nach der Korrektur ist identisch. Die Amplituden vor dem Zeitpunkt Null haben einen Mittelwert von Null.

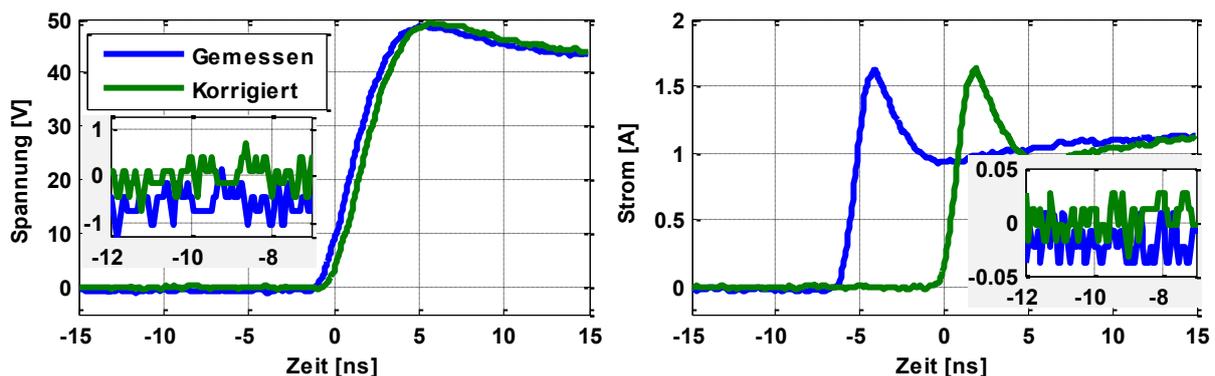


Abbildung 2.17: Aufbereitung der TLP-Messdaten am Beispiel eines MLV.

Das verwendete Oszilloskop löst die Daten mit  $40 \text{ GS/s}$  ( $25 \text{ ps}$  Abtastintervall) auf, mit einem Mittelwertfilter über zehn Abtastwerte wird das Rauschen unterdrückt, womit noch die TLP-Anstiegszeit von  $300 \text{ ps}$  erfasst werden kann.

Besonders bei der Charakterisierung von hochohmigen Lasten darf der Stromfluss durch den Messwiderstand für den Spannungsteiler nicht vernachlässigt werden. Mit der Stromteiler-Regel wird eine Korrektur vorgenommen.

Alle Korrekturschritte werden automatisiert auf die Messdaten in einem Nachbearbeitungsschritt angewandt. Im Folgenden wird nur mit aufbereiteten TLP-Messdaten gearbeitet.

### Modell

Abbildung 2.18 veranschaulicht das Modell des TLP-Messaufbaus mit dem Stromsensor, dem Messadapter und dem Oszilloskop. Das Simulationsmodell für den

TLP wurde in [12] vorgestellt. Der Puls wird mit verlustfreien Leitungen erzeugt. Die Anbindung an das Oszilloskop äußert sich nur in einer Zeitverzögerung und wird nicht betrachtet.

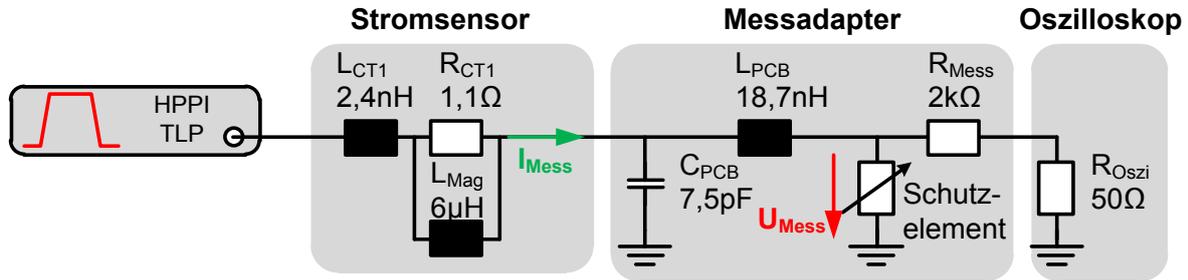


Abbildung 2.18: Modell des TLP-Messaufbaus.

Der Messadapter muss für Analysen im Zeitbereich berücksichtigt werden. Aus dem Aufbau ist ersichtlich, dass die Spannung direkt am Schutzelement abgegriffen wird. Währenddessen wird der Stromfluss durch die Kapazität des Messadapters immer mit-erfasst. Eine Leermessung von der Q/U-Kennlinie entsprechend Abschnitt 2.2.2 ergab 7,5 pF. Unter der Annahme einer verlustfreien 50  $\Omega$  Mikrostreifenleitung ergibt sich nach Gl. 2.6 ein induktiver Anteil von ca. 18,7 nH. Die Bestimmung dieser Parameter ist mit Frequenzbereichsmessungen (Leitungsbeläge in Abbildung 2.4) auch möglich. Bei einer Länge von 63 mm werden vergleichbare Ergebnisse (8,2 pF und 18,9 nH) erzielt. Im Simulationsmodell wird der Messadapter zwischen dem Stromsensor und dem Schutzelement mit einem LC-Glied nachgebildet.

Das erstellte Modell des TLP-Aufbaus wird für einen Kurzschluss und einen Leerlauf validiert. Die Lötbrücke eines Kurzschluss hat eine Induktivität im Bereich von 0,85 nH (vgl. NWA-Messung in Abbildung 2.8). Wie in Abbildung 2.19 und Abbildung 2.20 zu sehen, spiegelt das Simulationsmodell die Verhältnisse im System mit einer hohen Genauigkeit wieder. Wird die Linearität des Systems berücksichtigt, entsteht bei einer 1000 V TLP-Entladung allein durch die Induktivität eine Spannungsspitze von ca. 17 V.

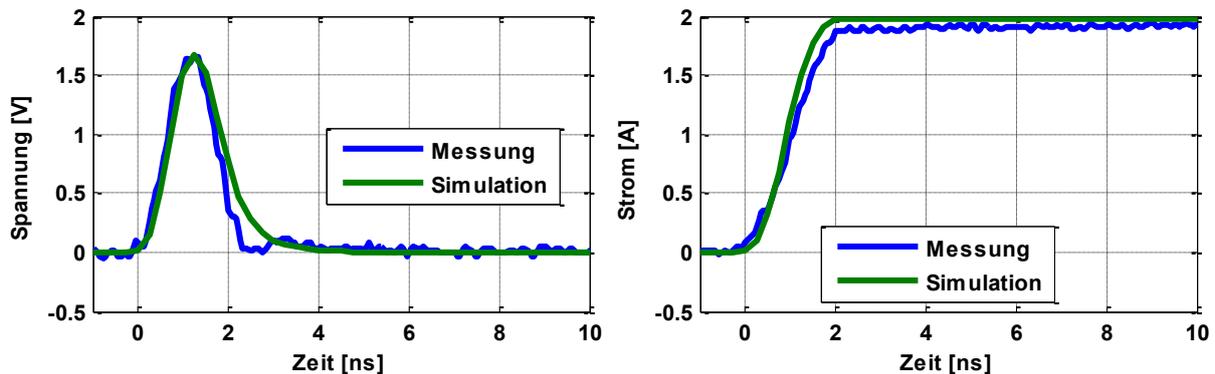


Abbildung 2.19: Kurzschluss, Simulation und Messung bei einer 100 V / 1,1 ns TLP-Entladung.

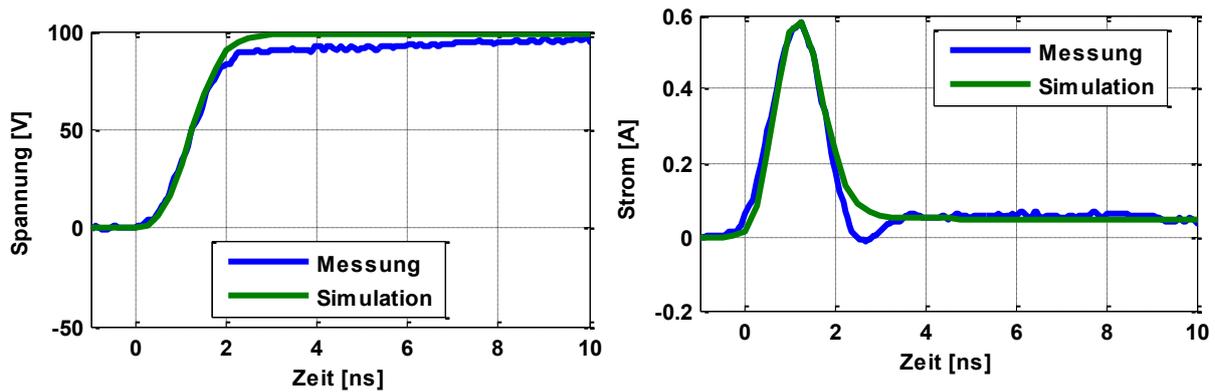


Abbildung 2.20: Leerlauf, Simulation und Messung bei einer 100 V / 1,1 ns TLP-Entladung.

### 2.2.2 Datenverarbeitung

Das unmittelbare Ergebnis einer TLP-Charakterisierung ist eine Reihe von Strom- und Spannungsverläufen für verschiedene Ladespannungen. Bei einem linearen Prüfling sind die Ergebnisse unabhängig von der Ladespannung. Die frequenzabhängigen Eigenschaften sind aus der Sprungantwort ablesbar. Alternativ kann mithilfe von Fourier-Transformation die frequenzabhängige Impedanz berechnet werden. Unter Zuhilfenahme von Simulationstools oder mit analytischen Näherungen kann ein Ersatzschaltbild des Prüflings aufgestellt werden (vgl. Abschnitt 2.1.3). Diese Vorgehensweise ist auf die nichtlinearen Schutzelemente nicht übertragbar. Bei einem Schutzelement mit einem dominanten nichtlinearen Verhalten können TLP-Messergebnisse zu einer Kennlinie verrechnet werden. Im Folgenden wird die Vorgehensweise für Kennlinien entsprechend Abschnitt 1.4 präsentiert. Alle beschriebenen Methoden wurden in einem Berechnungsprogramm implementiert und die Datenverarbeitung damit automatisiert.

#### I/U-Kennlinie

Die Bestimmung von I/U-Kennlinien einer on-Chip oder off-Chip Schutzstruktur ist die häufigste Anwendung von TLP. Die Sprungantwort von einem spannungsselektiven Schutzelement konvergiert nach dem Einschaltvorgang zu konstanten Werten. Das Strom-Spannungswertepaar entspricht einem Punkt der I/U-Kennlinie. Um das Messrauschen zu minimieren, wird eine Mittelung angewandt. Die TLP-Ladespannung wird sukzessive erhöht und die gesamte I/U-Kennlinie iterativ vermessen. Abbildung 2.21 veranschaulicht das Vorgehen. Tritt eine Beschädigung des Schutzelementes auf, wird die Messung abgebrochen. Als Fehlerindiz an einem spannungsselektiven Schutzelement wird der Leckstrom bei ca. 90% der Durchbruchspannung überwacht.

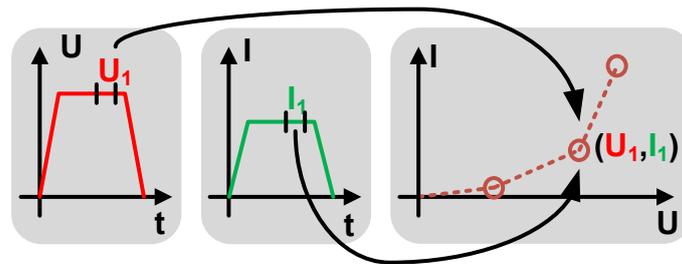


Abbildung 2.21: Iterative Messung einer I/U-Kennlinie mit dem TLP.

Zur Charakterisierung der spannungsselektiven Schutzelemente wird in Anlehnung an die Eigenschaften einer IEC-ESD und eines TLP-Pulses (vgl. Tabelle 2.3) eine 100 ns Pulsbreite mit einer Auswertung zwischen 60-80 ns verwendet.

Oft wird die Auswertung der eigentlichen Sprungantwort auf das Mittelungsfenster reduziert und als Ergebnis nur die I/U-Kennlinie festgehalten. Aufgrund von 60 ns Wartezeit bis zum eigentlichen Messbeginn können die Anforderungen an den Messadapter erheblich gesenkt werden. Diese Eigenschaft begünstigt die Charakterisierung von z.B. on-Chip Schutzelemente unmittelbar im System. Jegliche dynamische Vorgänge werden dabei vernachlässigt.

Wie in Kapitel 4 gezeigt wird, bietet ein kalibrierter Messadapter dennoch gravierende Vorteile vor allem bei einer Analyse der dynamischen Vorgänge wie Einschalteteffekte, endliche Aktivierungszeiten und Ausfallverhalten.

### Q/U-Kennlinie

Zuerst wird die Q/U-Kennlinie von einem rein kapazitiven Schutzelement betrachtet. Unter dieser Annahme reicht eine einzige Sprungantwort, um die komplette Q/U-Kennlinie zu bestimmen. Die Ausgangssituation ist je ein Strom- und Spannungsverlauf einer TLP-Entladung. Dabei wird das Schutzelement von 0 V auf die TLP-Ladespannung aufgeladen. Durch die Umstellung von Gl. 1.24 und die anschließende Integration des Stromes erhält man den zeitlichen Verlauf des Ladevorgangs:

$$Q_{SE}(t) = \int_0^t I_{SE}(\tau) d\tau \quad 2.22$$

Die auf der Zeitachse korrespondierenden Wertepaare von der Ladung und der Spannung werden in eine Q/U-Kennlinie übertragen. Diese sogenannte Ein-Puls Methode ist für lineare und nichtlineare kapazitive Schutzelemente anwendbar.

Die vertikale Skalierung des Oszilloskops bei der Ein-Puls Methode muss die höchsten, am Schutzelement entstehenden Amplituden abdecken. Darunter leidet die Auflösung der Q/U-Kennlinie bei kleinen Werten.

Die Methode stößt an ihre Grenzen, wenn das Schutzelement zusätzliche Verluste aufweist. Mit Hinblick auf das ESB eines MLCC (vgl. Abschnitt 3.1.4) wird eine RC-Reihenschaltung betrachtet. Solange ein Strom durch diese Anordnung fließt, entsteht ein Spannungsabfall am dem Widerstand. Damit entspricht die Messgröße  $U_{SE}$  nicht

der Spannung am Kondensator. In einem aufgeladenen Zustand stimmen die beiden Größen überein.

Diese Überlegung führt unmittelbar zu einer iterativen Messmethode mit mehreren Pulsen. Ähnlich dem Vorgehen bei einer I/U-Kennlinie wird bei jeder TLP-Ladespannung nur ein Wertepaar in die Q/U-Kennlinie übernommen. Abbildung 2.22 veranschaulicht das Vorgehen.

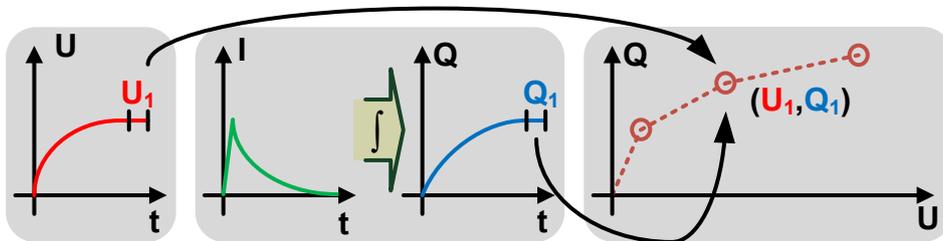


Abbildung 2.22: Iterative Messung einer Q/U-Kennlinie mit dem TLP.

Der Messbereich der Methode wird über die Zeitkonstante begrenzt. Diese entspricht dem Produkt des TLP-Wellenwiderstands  $Z_{TLP}$  und der Schutzelement-Kapazität  $C_{SE}$ . Die Genauigkeit ist hoch, wenn die Zeitkonstante kleiner als die TLP-Pulsbreite ist:

$$Z_{TLP} \cdot C_{SE} < T_{TLP} \quad 2.23$$

Bei einer maximalen Pulsbreite von 200 ns (vgl. Tabelle 2.2) können kapazitive Bauelemente bis ca. 4 nF vermessen werden. In einem nichtlinearen Fall ist der effektive und nicht der nominelle Wert für den Messbereich entscheidend, z.B. wurden MLCCs mit einem 100 nF Nominalwert aufgrund der Sättigungseffekte erfolgreich charakterisiert. Die untere Messgrenze liegt bei einigen Pikofarad.

Die spannungselektiven Schutzelemente agieren im Vordurchbruchsbereich vorwiegend kapazitiv. Die Kapazität, unter Umständen auch nichtlinear, kann in diesem Bereich mit der vorgestellten Methode vermessen werden. Die Genauigkeit ist aber gegenüber einer NWA-Messung geringer.

Bei beiden Messmethoden muss unbedingt die Art der elektrischen Polarisierung von dem frequenzselektiven Schutzelement beachtet werden (vgl. Abschnitt 3.1.2). Eine dielektrische und paraelektrische Polarisierung haben keine Einschränkung bei einer Messung zufolge. Die Ferroelektrika weisen eine Hysterese auf. Die Effekte der spontanen Polarisierung können zu Sprüngen in der gemessenen Q/U-Kennlinie führen.

### $\Phi$ /I-Kennlinie

Die Überlegungen des vorherigen Abschnitts sind auf die induktiven Schutzelemente weitestgehend übertragbar. Bei einem rein induktiven Schutzelement  $L_{SE}$  kann ebenfalls die Ein-Puls Methode zum Einsatz kommen. Je ein Strom- und Spannungsverlauf einer TLP-Entladung werden benötigt. Während der TLP-Entladung steigt der Stromfluss durch das induktive Schutzelement von 0 A auf den Maximalwert  $U_{TLP}/Z_{TLP}$  an. Die Pulsenergie wird von der Induktivität im magnetischen Fluss gespeichert, eine Umformung von Gl. 1.29 ergibt den folgenden Zusammenhang:

$$\Phi_{SE}(t) = - \int_0^t U_{SE}(\tau) d\tau \quad 2.24$$

Die auf der Zeitachse korrespondierenden Wertepaare werden in die  $\Phi/I$ -Kennlinie übertragen. Auch hier wirkt sich die vertikale Skalierung des Oszilloskops nachteilig auf die Genauigkeit bei kleinen Amplituden aus.

Bei verlustbehafteten induktiven Schutzelementen ist die Methode nicht mehr anwendbar. Mit Berücksichtigung des Ersatzschaltbildes von einem Ferrit entsprechend Abschnitt 3.2.4 wird ein RL-Parallelnetzwerk untersucht. Während des transienten Ladevorgangs teilt sich der Strom auf die ohmschen und induktiven Anteile auf. Im quasistatischen Zustand bleibt nur der Stromfluss durch die Induktivität erhalten. Dabei ist der magnetische Fluss in der Induktivität unabhängig von dem parallelen Widerstand. Diese Überlegungen führen zum iterativen Vorgehen zur Bestimmung der  $\Phi/I$ -Kennlinie (Abbildung 2.23).

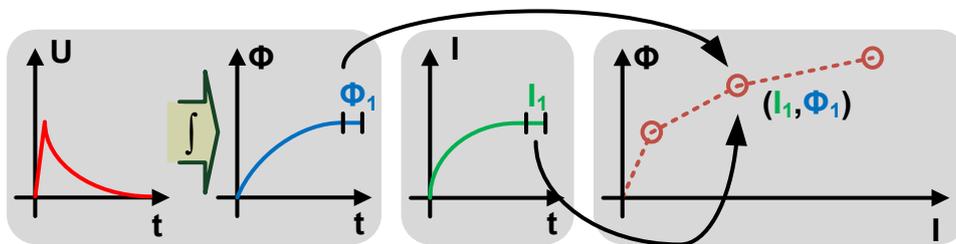


Abbildung 2.23: Iterative Messung einer  $\Phi/I$ -Kennlinie mit dem TLP.

Ferrite können eine ferrimagnetische Hysterese aufweisen (vgl. Abschnitt 3.2.2). Nach einer Pulsbelastung kehrt das Material nicht in den neutralen Zustand zurück, sondern zeigt eine Restmagnetisierung auf. Bei einem iterativen Messverfahren können Sprünge in der Kennlinie entstehen.

Der Messbereich dieser Methode wird über die Ladezeit bestimmt. Diese wird über den Quotient der Schutzelement-Induktivität  $L_{SE}$  und des TLP Wellenwiderstands  $Z_{TLP}$  berechnet und sollte kleiner als die maximale Pulsdauer sein. Für ein rein induktives Schutzelement gilt:

$$\frac{L_{SE}}{Z_{TLP}} < T_{TLP} \quad 2.25$$

Es ergibt sich ein Messbereich zwischen einigen Nano- und Mikrohenry bei einer Pulsbreite von 200 ns.

Diese Methode kann zur Bestimmung der parasitären Induktivität an den spannungselektiven Schutzelementen und an den Kondensatoren verwendet werden. Unter Annahme einer Reihenschaltung mit einem kapazitiven und induktiven Anteil gibt es Einschränkungen in dem Messbereich. Eine TLP-Entladung mit 1,1 ns Anstiegszeit regt ein Spektrum bis ca. 290 MHz an (vgl. Tabelle 2.2). Die Resonanzfrequenz von dem

LC-Kreis muss kleiner als dieser Wert sein. Es ergibt sich der folgende Zusammenhang:

$$L > \frac{1}{C \cdot (2\pi \cdot 290 \text{ MHz})^2} \quad 2.26$$

Um eine Induktivität von ca. 1 nH zu vermessen, muss die Kapazität größer als 300 pF sein.

Bei einem spannungselektiven Schutzelement ändern sich die Verhältnisse nach dem Übergang in den Hochstrombereich. Das Verhalten wird von einem niederohmigen, differentiellen Widerstand dominiert (vgl. Abbildung 1.10). Bei einer 3 dB Grenzfrequenz von 290 MHz gilt:

$$L > \frac{R}{2\pi \cdot 290 \text{ MHz}} \quad 2.27$$

Bei einem differentiellen Widerstand kleiner als 1,8  $\Omega$  wird der Effekt bei ca. 1 nH sichtbar.

## 2.3 Degradation

Einzelne oder wiederholte Belastung mit ESD kann zur Folge haben, dass die Anforderungen an einen sicheren Schutz entsprechend Abschnitt 1.2.1 nicht mehr erfüllt werden. Es können gleichermaßen alle der beschriebenen Faktoren betroffen sein.

Ein Messaufbau zur Untersuchung der Degradation an SMD-Bauelementen infolge einer IEC-ESD wurde in [19] vorgestellt. Zu diesem Zweck wurde ein Messadapter angefertigt und in einem halbautomatischen Aufbau verwendet. Die Degradationsanalyse beschränkte sich auf die Änderung der Impedanz bei ausgewählten Frequenzen. Es wurden Kondensatoren, Induktivitäten und Widerstände untersucht. Um die Degradation des gesamten Verhaltens bei Betriebsbedingungen zu analysieren, wurde in [15] zusätzlich die statische I/U-Kennlinie mit einer SMU überwacht. Als Untersuchungsobjekte dienten die Vielschicht-Keramikkondensatoren. Dieser Aufbau war nicht automatisiert.

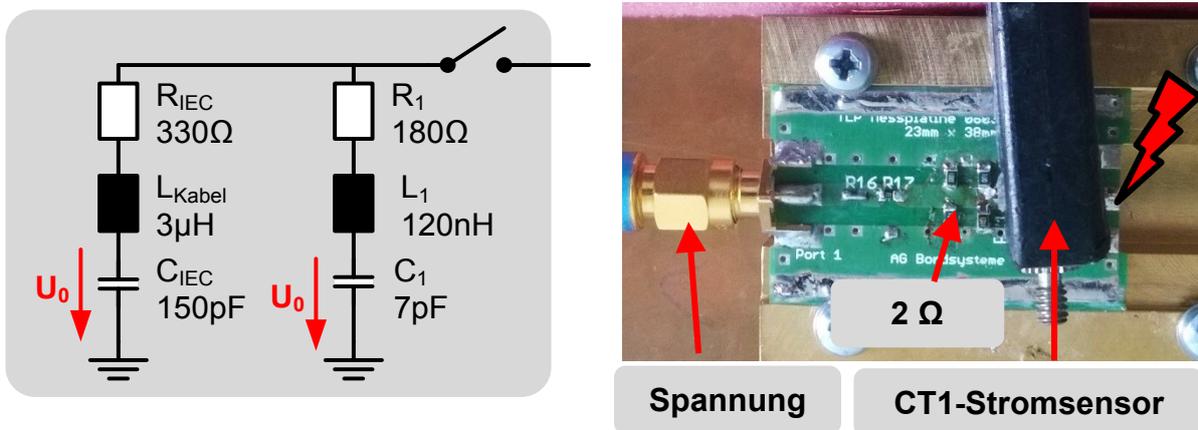
Beide der beschriebenen Untersuchungen erfordern einen Wechsel zwischen der Störquelle und den Messgeräten zur Erfassung der Degradation. Dieses Vorgehen wirkt sich negativ auf die Untersuchungszeit aus.

Alternativ kann der hier vorgestellte, automatisierte TLP-Aufbau (Abschnitt 2.2.1) genutzt werden. Die Impedanz wird zwar nicht gemessen, eine quantitative Aussage über eine Degradation des dominanten Verhaltens (kapazitiv, induktiv, ohmsch) aus den einzelnen zeitlichen Strom- und Spannungsverläufen kann dennoch getroffen werden. Die Information der statische I/U-Kennlinie ist ebenfalls vorhanden. In dieser Arbeit wird eine zusätzliche Vereinfachung vorgenommen. Bei der Degradationsuntersuchung wird das Bauelement jeweils mit eintausend TLP-Entladungen bei ca. 90 % des

sicheren TLP-Levels beaufschlagt. Um die Messtechnik (vgl. Abbildung 2.12) nicht unnötig zu belasten, werden nur der Strom- und Spannungsverlauf der ersten und letzten Entladung gemessen.

## 2.4 ESD-Festigkeit nach der IEC-Norm 61000-4-2

Eine normgerechte Prüfung nach IEC erfolgt mit einem entsprechenden ESD-Generator. In dieser Arbeit wird diese Prüfung nicht zur Charakterisierung, sondern nur als eine Validierungsmaßnahme verwendet. Der ESD-Generator ist ein TC-815R von NoiseKen. Die IEC-Norm schreibt den Kalibrierprozess detailliert vor. Insbesondere soll die Stromform an einem speziellen Stromsensor in einer Metallplatte verifiziert werden. Diese Messmethode ist auf Systemebene nicht übertragbar. Ein kompakter Stromsensor bietet mehr Flexibilität. Der Einfluss des CT1-Stromsensors auf die Messergebnisse wurde in Abschnitt 2.2.1 diskutiert. Die Kalibrierung des ESD-Generators wird hier mit einem IEC-Messadapter durchgeführt. Dieser ist in Abbildung 2.24 (rechts) dargestellt und entspricht weitestgehend der TLP-Konfiguration in Abbildung 2.13, mit dem Unterschied, dass der Stromsensor auf der Platine mit einer Leiterschleife angebracht ist. Die Last ist ein paralleles Widerstandsnetzwerk (fünf  $10\ \Omega$  Widerstände parallel) mit einer Impedanz von  $2\ \Omega$ . Eine Spannungsmessung über einen hochohmigen Spannungsteiler wird ebenfalls unterstützt.



**Abbildung 2.24: Modell eines ESD-Generators entsprechend der IEC-Norm (links), Messaufbau zur Charakterisierung des ESD-Verhaltens (rechts).**

Eine simulationsgestützte Analyse der ESD-Festigkeit von elektronischen Systemen erfordert ein genaues Modell des ESD-Generators. Eine Übersicht vieler existierender Ansätze ist in [32] zusammengetragen. Der Autor stellt auch eine eigene Methode zur Charakterisierung der ESD-Generatorimpedanz im Frequenzbereich vor. Die Messergebnisse werden zur Parametrierung eines mathematisch-numerischen Modells in Zustandsraumdarstellung verwendet. Die Simulation liefert zwar sehr genaue Ergebnisse, jedoch muss das Hochspannungs-Relais des ESD-Generators für die Charakterisierung irreversibel geöffnet werden.

Ein bewährtes Verfahren zur Simulation von ESD Kontaktentladungen modelliert den ESD-Generator mit konzentrierten Bauelementen. Zwei parallele RLC-Netzwerke gemäß Abbildung 2.24 (links) mit den geladenen Kondensatoren sind oft ausreichend, um die Basisstruktur abzubilden [12], [40]. Das Entladnetzwerk  $C_{IEC}$  und  $R_{IEC}$  entspricht der IEC-Norm. Der Parameter  $L_{Kabel}$  ist die Induktivität des 2 m Masseanschlusskabels. Der Induktivitätsbelag eines geraden Leiters im freien Raum beträgt ca.  $1 \mu\text{H/m}$ . Dieser Richtwert variiert mit der Verlegung des Kabels und hat einen erheblichen Einfluss auf den "Rücken" der Entladung.  $C_1$ ,  $L_1$  und  $R_1$  sind ESD-generatorspezifische Parameter und bilden die Entladespitze und das Relais ab. Das Modell wird mit Messergebnissen parametrisiert. Abbildung 2.25 zeigt drei Stromverläufe einer 4 kV ESD. Die Ergebnisse haben nur eine geringe Streuung. Die charakteristischen Amplituden und die Anstiegszeit der ersten Stromspitze erfüllen die Anforderungen seitens der IEC-Norm (vgl. Tabelle 1.1). Die simulierte Stromform kann die Messergebnisse gut reproduzieren.

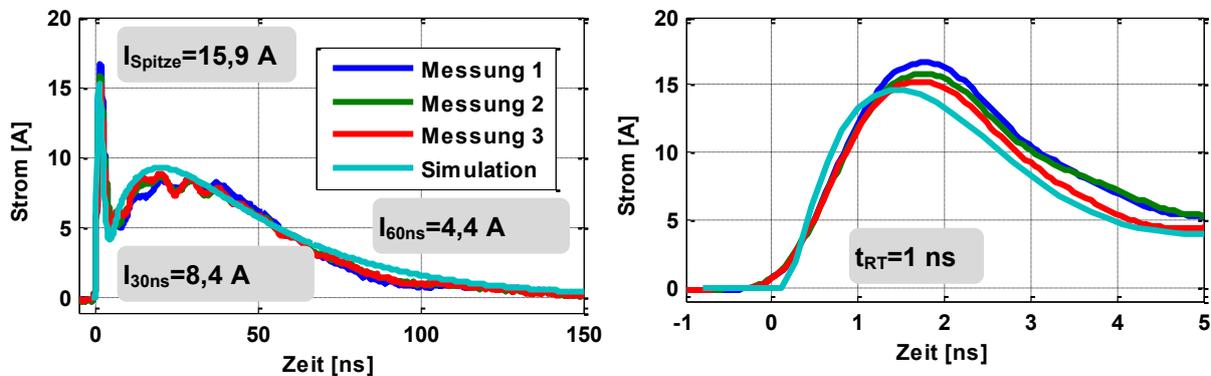


Abbildung 2.25: Simulation und Messung bei einer 4 kV IEC-ESD an  $2 \Omega$ , gesamter Stromverlauf (links), Stromspitze (rechts).

In Abbildung 2.26 wird die Simulation an einem  $50 \Omega$  Abschluss (eine Parallelschaltung von vier  $200 \Omega$  Widerständen) validiert. Tendenziell wird eine gute Übereinstimmung erreicht, wobei eine geringe Abweichung in der Anstiegszeit zu verzeichnen ist.

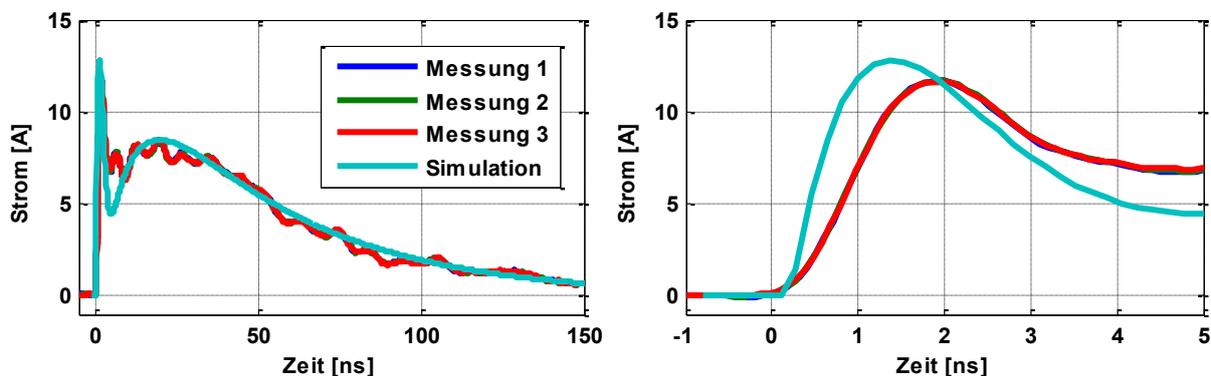


Abbildung 2.26: Simulation und Messung bei einer 4 kV IEC-ESD an  $50 \Omega$ , gesamter Stromverlauf (links), Stromspitze (rechts)

---

### 3 Frequenzselektive Schutzelemente

In diesem Kapitel wird auf die Eigenschaften der Vielschicht-Keramikkondensatoren und der Ferrite eingegangen. Die physikalischen Ursachen von den Nichtlinearitäten werden unter normalen Betriebsbedingungen und bei ESD untersucht. Die Ergebnisse werden in netzwerkbasierter Modelle zusammengefasst. Es wird stets von einem zeit-invarianten Schutzelement ausgegangen, ausgenommen davon ist der Fehlerfall.

#### 3.1 Vielschicht-Keramikkondensatoren

Auf der Fähigkeit, eine Ladung zu speichern beruht der multifunktionale Einsatz von den Kondensatoren. Die Hauptanwendungsgebiete sind die Spannungsstützung, die EMV-Filterung und der Schutz vor ESD und transienter Überspannung anderen Ursprungs. Die Kondensatoren sind das am häufigsten eingesetzte Entstörmittel [28]. In der Elektronik werden Tantal-Elektrolyt-, Kunststofffolien- und Vielschicht-Keramikkondensatoren verbreitet eingesetzt. Die Vielschicht-Keramikkondensatoren (engl. Multi-Layer Ceramic Capacitor: MLCC) haben aufgrund einer hohen Kapazität pro Bauvolumen in Verbindung mit einem kleinen äquivalenten seriellen Widerstand und den geringen Kosten eine führende Rolle bei dem ESD-Schutz eingenommen [28]. Wie in Abschnitt 1.2.3 gezeigt, wird in einem elektrischen System der MLCC meist parallel zu einem IC angebracht, so dass zusammen mit der Quellimpedanz eine Tiefpass-Charakteristik erreicht wird. Anwendungsabhängig wird der Kondensator um einen Längselement z.B. einen Widerstand ergänzt.

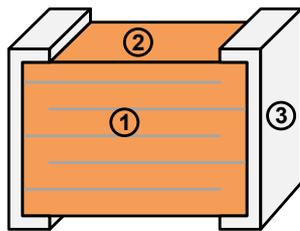
Oft kommen in der Praxis MLCCs als ein ESD-Schutzelement zum Einsatz, die nicht primär für diese Anwendungsart hergestellt wurden. Der Großteil der MLCCs weist eine Nennspannung zwischen 25 V und 200 V auf. Demgegenüber stehen einige Kilovolt, den das Schutzelement während einer ESD standhalten muss.

Der spannungsabhängige Kapazitätsabfall ist meist in einem Datenblatt angegeben, jedoch beschränkt sich diese Angabe nur auf den Bereich bis zur Nennspannung [77]. An IC-Pins mit hohen Übertragungsraten kann diesem Effekt nicht mit einem MLCC höherer Kapazität entgegengewirkt werden, und ein Kompromiss zwischen der Übertragungsgeschwindigkeit und dem ESD-Schutz wird gesucht.

Das ESD-Verhalten eines MLCCs wurde in zahlreichen Veröffentlichungen diskutiert. Die Untersuchungen fokussieren sich auf die Ermittlung der ESD-Festigkeit nach IEC-Norm [6], [7], [8] und auf das Verhalten des MLCCs nach dem ersten Fehler bzw. der aufgetretenen Degradationen [18]-[22]. Die Ergebnisse suggerieren ein nichtlineares Verhalten, können aber nicht zu einer Identifikation von den nichtlinearen Parametern einbezogen werden. Eine Charakterisierungsmethode und ein Simulationsmodell mit Berücksichtigung der Spannungsabhängigkeit wurden in [15] und [56] vorgestellt. Beide Publikationen sind im Rahmen der vorliegenden Arbeit entstanden.

### 3.1.1 Aufbau

Ein Körper aus einer dielektrischen Keramik bildet den Hauptteil eines MLCC. In diesem sind mehrere metallische Elektroden eingebracht. Zwei benachbarte Elektroden formen einen Parallelplatten-Kondensator mit der Keramik als das Dielektrikum. Die Elektroden sind abwechselnd zu den beiden metallischen Kontakten des MLCCs in Parallelschaltung angeschlossen. Abbildung 3.1 veranschaulicht eine mögliche Ausführung, auch andere Elektrodenanordnungen sind möglich [18].



1. Metallische Elektroden
2. Dielektrische Keramik
3. Metallische Kontakte

**Abbildung 3.1: Aufbau eines Vielschicht-Keramikkondensators.**

Die Kapazität  $C_0$  dieser Anordnung mit der Luft als das Dielektrikum wird unter Vernachlässigung der Randeffekte, wie eine Feldinhomogenität an den Elektrodenenden oder eine nur teilweise Überlappung der Elektrodenflächen, mit Gl. 3.1 bestimmt.

$$C_0 = \varepsilon_0 N \frac{A}{d} \quad 3.1$$

Wobei  $\varepsilon_0$  die elektrische Feldkonstante,  $A$  die Elektrodenflächen,  $d$  der Elektrodenabstand und  $N$  die Anzahl der Elektroden sind. Bei gegebener Bauform ist das Maximum dieser Strukturkapazität über den Elektrodenabstand begrenzt. In Literatur sind Werte in einem Bereich zwischen  $2,5 \mu\text{m}$ - $50 \mu\text{m}$  zu finden [6], [20]. Diese Angaben führen zu einer maximalen Kapazität der metallischen Struktur eines MLCC in der 0603-Bauform (B/H/T 1,6/0,8/0,8 mm [77]) von ca. 1-1000 pF. Daraus ist es ersichtlich, dass die Werte bis zu einigen Mikrofarad in der 0603-Bauform erst mit einer dielektrischen Keramik erreicht werden [77].

Die Kapazitätssteigerung gegenüber der reinen metallischen Struktur ist materialabhängig und wird mit der Dielektrizitätszahl bzw. der relativen Permittivität  $\varepsilon_r$  beschrieben.

$$C = \varepsilon_r C_0 \quad 3.2$$

Das Produkt aus der relativen Permittivität und der elektrischer Feldkonstante  $\varepsilon_0$  setzt die elektrische Feldstärke  $E$  mit der dielektrischen Verschiebung  $D$  in Beziehung.

$$D = \varepsilon_0 \varepsilon_r E \quad 3.3$$

Ausgangsmaterial aller MLCCs ist ein Gemisch aus den feingemahlten Granulaten der paraelektrischen Grundstoffe wie Titandioxid ( $\varepsilon_r=20-200$ ) oder der ferroelektrischen Grundstoffe wie Bariumtitanat ( $\varepsilon_r=1000-16000$ ). Diese werden durch kleine Menge von Zusatzstoffen modifiziert [78]. Bariumtitanat ist aufgrund von der hohen

relativen Permittivität sehr attraktiv und bildet die Grundlage aller X7R-Kondensatoren. Die Bezeichnung X7R beschreibt die Temperaturcharakteristik. Es deckt den Temperaturbereich von -55 bis 125°C mit einer maximalen Kapazitätstoleranz von 15 % ab. Mit diesen Eigenschaften ist es für den Einsatz in einer Automobilanwendung geeignet.

Aufgrund von den realen Eigenschaften der X7R-Keramik (Bariumtitanat + Additive) entspricht das elektrische Verhalten eines MLCC nicht dem einer idealen Kapazität. Die Impedanz wird zu einer komplexen und nichtlinearen Funktion.

### 3.1.2 Dielektrische Keramik

Dielektrika werden unter dem Einfluss eines elektrischen Feldes polarisiert, d. h. es werden Dipole induziert oder es werden permanente Dipole ausgerichtet. Die Ausrichtung erfolgt entgegengesetzt dem äußeren elektrischen Feld und resultiert in einer Abschwächung des Gesamtfeldes. Übertragen auf einen Kondensator mit konstanter Ladung  $Q_0$  ruft ein Dielektrikum eine Feldabschwächung hervor. Konsequenterweise sinkt die Kondensatorspannung und gemäß Gl. 1.23 steigt die Kapazität. In dielektrischen Werkstoffen werden die folgenden Polarisationsmechanismen unterschieden [78], [79], [80]:

- **Elektronenpolarisation** beruht auf dem Atomaufbau. In einem Atom ist der positiv geladene Kern von einer negativ geladenen Elektronenwolke (Atomhülle) umgeben. Ein elektrisches Feld kann die Schwerpunkte von dem Atomkern und der Atomhülle verschieben und somit elektrische Dipole induzieren.
- **Ionenpolarisation** tritt in Materialien mit einer Ionenbindung und damit allen oxidkeramischen Dielektrika auf. Es werden die positiv und negativ geladenen Ionen (Kationen und Anionen) gegeneinander ausgelenkt und somit elektrische Dipole induziert. Die Ionen weisen im Vergleich zu den Atomen eine größere träge Masse und eine geringere Rückstellkraft auf. Aufgrund dessen ist die Ionenpolarisation langsamer als die Elektronenpolarisation.
- **Orientierungspolarisation** basiert auf polaren Molekülen oder Punktdefekten im Kristallgitter, die ein permanentes Dipolmoment aufweisen. In Abwesenheit eines äußeren elektrischen Feldes ist die Orientierung der permanenten Dipole statistisch verteilt. Beim Anlegen eines Feldes findet eine fast vollständige Ausrichtung statt. Dieser Mechanismus ist langsamer im Vergleich zu den oben genannten.
- **Raumladungspolarisation** tritt in Werkstoffen mit einer räumlichen Trennung von leitfähigen Bereichen durch isolierende Bereiche auf, z.B. bei einzelnen Körnern eines polykristallinen Werkstoffs (vgl. Abschnitt 4.1). Beim Anlegen eines äußeren elektrischen Feldes werden im Korn die freien Ladungsträger zu

einer Seite verschoben und induzieren ein Dipolmoment. Da die freien Ladungsträger in einem Korn nur mit einer endlichen Leitfähigkeit bewegt werden, ist dieser Prozess am langsamsten.

Die Eigenschaften der X7R-Keramik werden durch Elektronen-, Ionen- und Orientierungspolarisation festgelegt [80].

### Frequenzabhängige Impedanz

Die unterschiedliche Geschwindigkeit der einzelnen Polarisationsmechanismen spiegelt sich in einem frequenzabhängigen Verhalten wieder. Aufgrund von Reibungskräften, ist das Ausrichten und die Induktion von elektrischen Dipolen ein verlustbehafteter Prozess. Die hierzu benötigte mechanische Arbeit führt zur Erwärmung des Dielektrikums [79]. Diese Effekte können in einer komplexen, frequenzabhängigen Dielektrizitätszahl zusammengefasst werden [78]:

$$\epsilon_r(f) = \epsilon'_r(f) - j\epsilon''_r(f) \tag{3.4}$$

Der Realteil entspricht der üblichen Permittivität. Diese ist ein Maß für die reine Kapazitätserhöhung. Der Imaginärteil ist ein Maß für die ohmschen Verluste im Dielektrikum. In Datenblättern wird oft der dielektrische Verlustfaktor verwendet. Bei X7R-Keramiken sind Werte im Bereich von 0,025 bis 0,05 üblich [77].

$$\tan(\delta) = \frac{\epsilon''_r}{\epsilon'_r} \tag{3.5}$$

Das grundsätzliche Verhalten der komplexen Permittivität eines Dielektrikums über der Frequenz ist in Abbildung 3.2 dargestellt. Es ist auf das Bariumtitanat übertragbar [80].

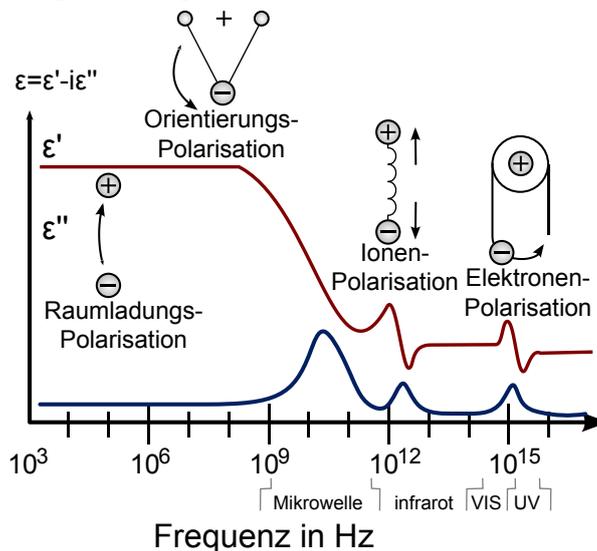


Abbildung 3.2: Beispielhafter Verlauf der komplexen relativen Permittivität [80].

Das ESD-Frequenzspektrum ist signifikant kleiner als 10 GHz. In diesem Frequenzbereich dominiert in einem Dielektrikum die Orientierungspolarisation, die einen weitestgehend konstanten Verlauf aufzeigt. Daraus folgt, dass die Frequenzabhängigkeit der komplexen Permittivität in Gl. 3.4 vernachlässigbar ist.

### Spannungsabhängigkeit

In einer reinen Form zeigt Bariumtitanat beim Anlegen eines elektrischen Feldes ein ferroelektrisches Verhalten. Abbildung 3.3 veranschaulicht die verschiedenen Arten der elektrischen Polarisation und stellt die Beziehung zu der relativen Permittivität her. Die einzelnen Elementarzellen von Bariumtitanat bilden eine Kristallgitterstruktur. In benachbarten Elementarzellen sind die Dipole stark gekoppelt und es kann zu einer gleichen Ausrichtung der Ionen kommen. Es bilden sich Domänen, größere Bereiche mit einem Nettodipolmoment, aus. Diese Struktur begünstigt die Orientierungspolarisation.

In einem Gesamtgefüge gleichen sich die Dipolmomente der einzelnen Domänen aus und das Dielektrikum wirkt nach außen neutral. Bei einem äußeren elektrischen Feld beginnen die anfänglich statistisch orientierten Domänen sich einheitlich auszurichten, kehren aber nach Abschalten des Feldes in den Ursprungszustand zurück. Je höher die Feldstärke ist, desto mehr Dipole und Domänen richteten sich aus und die relative Permittivität sinkt. Dieser Zusammenhang ist stark nichtlinear. Nach einer erfolgten Orientierung aller Bereiche bleibt nur noch der lineare Anteil bestehen [80].

Hohe Feldstärken können zusätzlich eine Verschiebung der Domänenwände hervorrufen. Nach einem Abschalten des elektrischen Feldes kehrt das Material nicht in den Ursprungszustand zurück und eine remanente Polarisation (dielektrische Verschiebung) bleibt bestehen. Dieser Prozess ist durch ein gegengerichtetes, elektrisches Feld umkehrbar. Das gesamte Verhalten resultiert in einer Hysterese zwischen der elektrischen Feldstärke und der dielektrischen Verschiebung bzw. der Polarisation.

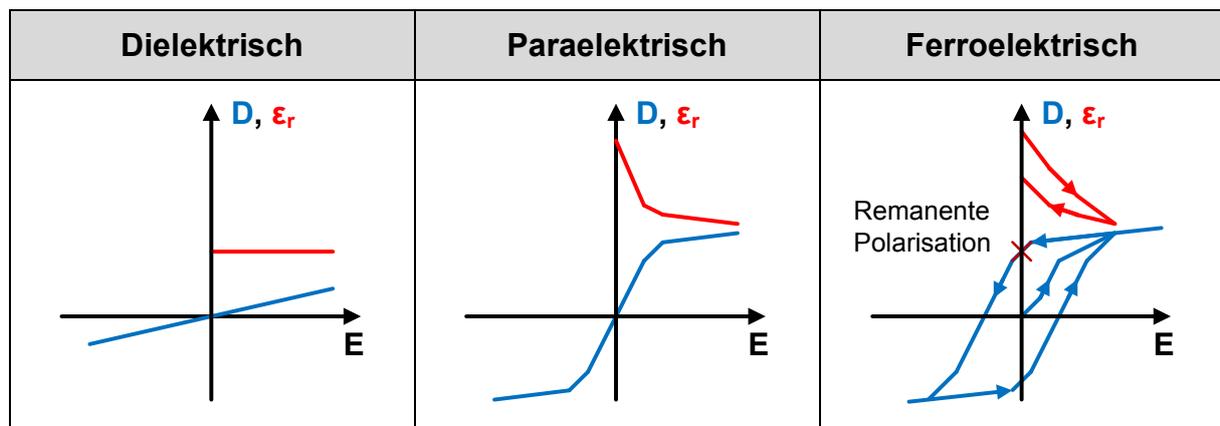


Abbildung 3.3: Arten der elektrischen Polarisation.

Aufgrund der Dotierung mit einigen Zusatzstoffen ist die Hysterese in einem X7R MLCC sehr schmal und eine spontane Polarisation ist weitestgehend eliminiert [18]. Die Keramik kann als paraelektrisch vereinfacht werden.

In einem MLCC sind das elektrische Feld proportional zu der anliegenden Spannung und die dielektrische Verschiebung proportional zu der gespeicherten Ladung. Daraus folgt, dass eine charakteristische Q/U-Kennlinie qualitativ den Verlauf der paraelektrischen Polarisation aufzeigen sollte. Alternativ, kann eine elektrische Polarisation in der Form einer nichtlinearen Dielektrizitätszahl beschrieben werden. Unter Berücksichtigung der verlustbehafteten Polarisationsmechanismen, sind der Realteil und der Imaginärteil dieser komplexen Größe spannungsabhängig:

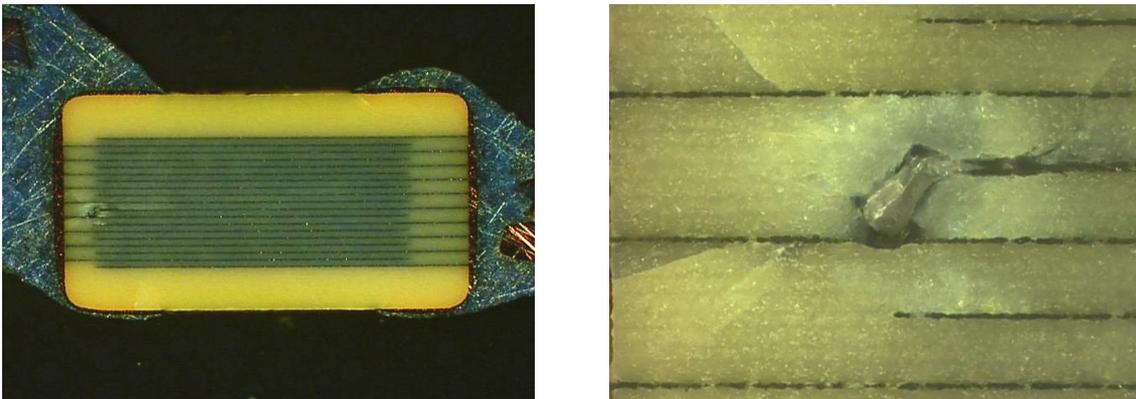
$$\varepsilon_r(U) = \varepsilon_r'(U) - j\varepsilon_r''(U) \quad 3.6$$

### 3.1.3 Fehlermechanismen

Eine Identifikation der Fehlermechanismen in einem MLCC ist für die Untersuchung der Zerstörfestigkeit von essentieller Bedeutung. Auch diese Eigenschaft ist in erster Linie durch die Keramik bestimmt. Erreicht die elektrische Feldstärke in einem Dielektrikum den kritischen Wert  $E_{\text{Max}}$ , so kann ein dielektrischer Durchbruch stattfinden. Dieser äußert sich in einem rapiden Stromanstieg innerhalb weniger Nanosekunden. Der Stromfluss wird von einer raschen Temperaturerhöhung begleitet und kann ein Aufschmelzen oder ein Verdampfen des Materials herbeiführen. Der dielektrische Durchbruch ist ein statistischer Prozess [79] und die kritische Feldstärke  $E_{\text{Max}}$  kann nur als ein Mittelwert angegeben werden. Aufbaubedingt ist die elektrische Feldstärke in einem MLCC direkt proportional zu der anliegenden Spannung. Diese wird von vielen Herstellern in Form der Nennspannung begrenzt. Z.B. garantieren einige Hersteller, dass ihre MLCCs eine DC-Spannung in Höhe von 250 % der Nennspannung für mindestens 60 Sekunden tolerieren [77]. Es wird auch angegeben, dass die kurzzeitige Aussteuerung mit einer höheren Spannung nicht zu einem unmittelbaren Fehler führt. Die Angabe zu der Amplitude und der Pulsbreite wird nicht weiter präzisiert.

In einer der ersten Studien zum ESD Verhalten von MLCCs [6] wurde gezeigt, dass die gemessene Spannung an einem MLCC bei einer 8 kV ESD deutlich größer als die für einen idealen Kondensator erwartete Spannung ist. Die Abweichung nimmt bei wiederholter Pulsbelastung zu. An den untersuchten X7R 0805 und 1206 MLCCs wurde ein Zusammenhang zwischen der kumulativen Spannung und der Fehlerrate festgestellt. In [7] wurde das ESD Verhalten von MLCCs mit unterschiedlichen Nennspannungen, Baugrößen und Keramiken analysiert. Die Kondensatoren wurden dabei mit ESD Pulsen steigender Ladespannung beaufschlagt, bis ein dielektrischer Durchbruch stattgefunden hat. Daraufhin wird empfohlen, MLCCs mit NP0-Keramik in Baugrößen 1206 zum Schutz vor ESD zu verwenden. Die NP0-Keramik weist im Vergleich zu X7R-Keramik ein stabileres Spannungs- und Temperaturverhalten. Entsprechend gibt es Kostenunterschiede.

Die Autoren in [8] haben die ESD Fehlerspannung von einigen MLCCs verschiedener Hersteller analysiert und teils große Unterschiede festgestellt. Es wurden auch die physikalischen Schäden an einem MLCC infolge von ESD untersucht. Eine Metallisierung der Elektroden wurde festgestellt. Zur Funktionsprüfung wurde die Impedanzanalyse (40 Hz-110 MHz) vor und nach einem dielektrischen Durchbruch vorgenommen. Die geschädigten MLCCs zeigten ein ohmsches Verhalten von einigen Kiloohm bei tiefen Frequenzen, das kapazitive Verhalten bei hohen Frequenzen blieb aber erhalten. In [18] und [21] werden einige Mikroskopaufnahmen von den MLCCs nach einem ESD-Schaden vorgestellt. Hierfür wurden nach und nach kleine Schichten des Kondensators abgetragen und poliert bis der Defekt sichtbar war. Abbildung 3.4 zeigt die Stelle mit dem dielektrischen Durchbruch.



**Abbildung 3.4: Dielektrischer Durchbruch an einem 10 nF Vielschicht-Keramikkondensator, 50 fache Vergrößerung (links), 500 fache Vergrößerung (rechts) [21].**

Der MLCC zeigt Risse an den Enden von einer oder mehreren platten. Diese Stellen sind besonders anfällig, da die elektrische Feldstärke hier ihr Maximum aufweist. Eine Belastung mit ESD kann zu einer Änderung der Hochfrequenzeigenschaften am MLCC führen. Diese Degradation wurde in [19] analysiert. Es wurde gezeigt, dass bereits nach einigen 5 kV ESD-Entladungen an einem 4,7 nF X7R MLCC mit einer Kapazitätsreduktion bis auf ca. 75 % des Nennwertes zu rechnen ist. Dieses Verhalten ist auf die ferroelektrische Polarisierung des Bariumtitanat zurückzuführen. Zwischen den metallischen Elektroden kann bei höheren Spannungen ein Luftdurchbruch stattfinden. Es ist kein Fehlmechanismus im eigentlichen Sinne. Bricht die Luft noch vor dem Dielektrikum durch, agiert es sogar wie ein Selbstschutzmechanismus. In [33] wurde Funkenbildung auf Platinen bei ESD experimentell untersucht. Für Elektrodenabstände mit den Abmessungen eines SMD-Bauelementes wurde die notwendige ESD-Generator Ladespannung ermittelt, damit ein Luftdurchbruch stattfinden kann. Es wurde gezeigt, dass bei einem Elektrodenabstand von ca. 0,6 mm (ein typischer Wert für 0805 und 0603 SMD-Bauelemente) eine Spannung im Bereich von ca. 2,5 kV zu einem Luftdurchbruch führt. Dieser statistische Mittelwert ist von Faktoren, wie der Luftfeuchtigkeit und der Temperatur, stark abhängig. Eine Beschichtung des

fertigen Systems mit z.B. einem Antikorrosionslack trägt zur Vermeidung von den Luftdurchbrüchen bei. Aufbaubedingt ist die elektrische Feldstärke zwischen den einzelnen Lagen im MLCC wesentlich höher als zwischen den Kontakten. Diese geometrische Konstellation begünstigt einen dielektrischen Durchbruch noch vor einer Funkenbildung an den Kontakten. Vorgreifend, haben die Messergebnisse diese Annahme bestätigt.

### 3.1.4 Modellierung

In diesem Abschnitt wird ein Simulationsmodell mit Berücksichtigung des frequenzabhängigen und nichtlinearen Verhaltens eines MLCC vorgestellt.

#### Frequenzabhängige Impedanz

Als erstes wird die frequenzabhängige Impedanz eines MLCC theoretisch untersucht. Bevor die Effekte der metallischen Kontakte in Erscheinung treten, wird das Verhalten maßgeblich über die Keramik bestimmt. Durch das Einsetzen von Gl. 3.2 und Gl. 3.4 in Gl. 1.25 ergibt sich die komplexe frequenzabhängige Impedanz eines MLCC zu:

$$Z(f) = \frac{1}{j2\pi f \cdot C_0(\epsilon'_r - j\epsilon''_r)} = \frac{1}{2\pi f \cdot C_0\epsilon''_r + j2\pi f \cdot C_0\epsilon'_r} \quad 3.7$$

Des Öfteren wird eine Projektion dieser Gleichung auf ein Parallelersatzschaltbild mit konstanten Werten vorgeschlagen. Dies ist nur für eine gegebene Frequenz exakt gültig. Im Übrigen kann ein serielles ESB aus einem idealen Kondensator und einem Widerstand mit der gleichen Berechtigung zur Beschreibung des Sachverhalts herangezogen werden [79]. Abbildung 3.5 (links) zeigt die beiden Modellierungsmöglichkeiten. Die Eignung beider Ansätze wird exemplarisch untersucht. Alle Parameter werden unter Annahme, dass die Impedanz den Punkt  $Z_{CR}(f_0 = 10 \text{ MHz}) = 10 \Omega e^{-j85^\circ}$  exakt treffen soll, bestimmt. Dieser Wert entspricht in etwa einem 1 nF MLCC mit dem Verlustfaktor  $\tan(\delta) = 0,05$ . Die resultierenden Impedanzen sind in Abbildung 3.5 (rechts) gezeigt.

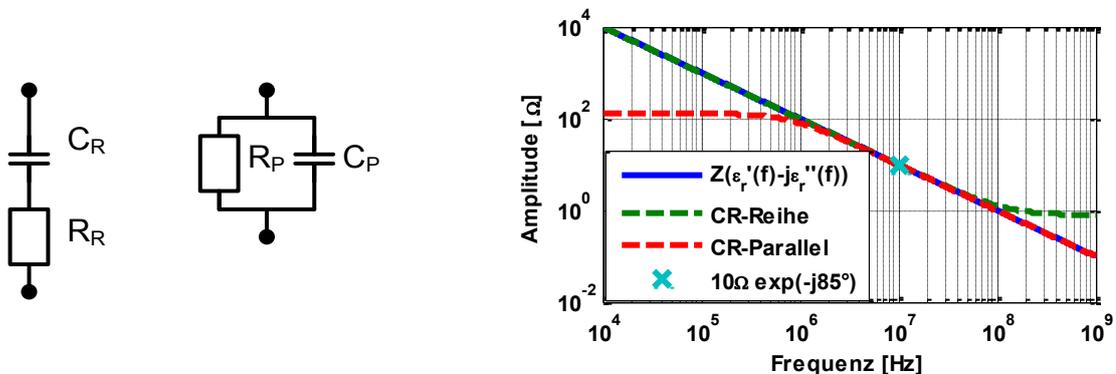


Abbildung 3.5: Parallel- und Reihen-Ersatzschaltbild für einen verlustbehafteten Kondensator (links). Impedanz unter Annahme  $Z_0(f_0 = 10 \text{ MHz}) = 10 \Omega e^{-j85^\circ}$  (rechts).

Die gewählte Impedanz mit einem negativen Phasenwinkel bei der gegebenen Frequenz wird von beiden Ersatzschaltbildern abgebildet. Das Verhalten nach Gl. 3.7 wird ebenfalls über ca. zwei Frequenzdekaden reproduziert. Das Parallel-ESB ist für tiefere Frequenzen ungeeignet. Bei einem realen MLCC wird das Hochfrequenzverhalten von Anschlussinduktivität stark beeinflusst. Aus diesen Gründen ist das Reihen-ESB für die ESD-Untersuchungen besser geeignet.

Gezeigte Untersuchungen führen auf die am weitesten verbreitete Form der Modellierung von MLCCs als eine RLC-Reihenschaltung (vgl. Abbildung 3.6).  $L_{ESL}$  repräsentiert die parasitäre Induktivität der Kontakte. Im  $R_{ESR}$  sind die Kontakt- und Dielektrikumsverluste zusammengefasst. Diese Maßnahme erlaubt eine genaue Nachbildung der Impedanz in einem großen Frequenzbereich und hat bei einer Gleichspannung einen unendlich hohen Widerstand. Die Modellierung der nichtlinearen Kapazität und der Fehlermechanismen wird im Folgenden erläutert.

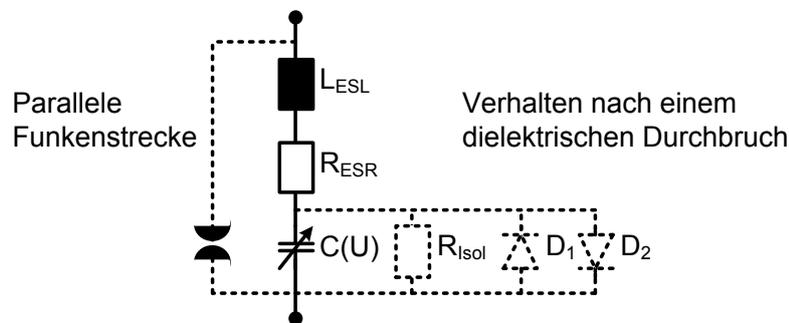


Abbildung 3.6: Simulationsmodell eines Vielschicht-Keramikkondensators.

### Nichtlineares Verhalten

Eine komplexe spannungsabhängige Dielektrizitätszahl resultiert in einem nichtlinearen Verhalten der Kapazität und der dielektrischen Verlusten. Aufgrund von einem geringen Verlustfaktor dominiert die Kapazität das Gesamtverhalten. Eine statische Q/U-Kennlinie entsprechend der paraelektrischen Polarisierung ist eine nichtlineare Kennlinie. Diese kann mit einer Potenzreihe gemäß Gl. 1.15 modelliert werden [59]. Für eine paraelektrische Polarisierung ist ein Übergang von einer großen Steigung im Nullpunkt zu einer geringen Steigung bei höheren elektrischen Feldstärken charakteristisch (vgl. Abbildung 3.3). Dieser Übergang kann z.B. mit einem Tangens Hyperbolicus vereinfacht modelliert werden. Es ist eine symmetrische, nichtperiodische und konvergierende Funktion, die nach Taylor auch in eine Potenzreihe entwickelt werden kann.

Der Verlauf der Funktion wird über den Parameter  $U_0$  auf der Spannungs-Achse und  $Q_0$  auf der Ladungs-Achse gestreckt bzw. gestaucht. Im gesättigten Zustand trägt das Dielektrikum nicht mehr zu der Gesamtkapazität bei, das Verhalten ist linear und wird durch die Kapazität der metallischen Struktur  $C_0$  vorgegeben. Die Q/U-Kennlinie hat somit die folgende Form:

$$Q(U) = Q_0 \cdot \tanh\left(\frac{U}{U_0}\right) + C_0 \cdot U \quad 3.8$$

Die differentielle Kapazität wird unter der Einbeziehung von diesem Ausdruck und Gl. 1.26 berechnet.

$$C(U) = \frac{dQ}{dU} = \frac{Q_0}{U_0} \cdot \left(1 - \tanh^2\left(\frac{U}{U_0}\right)\right) + C_0 \quad 3.9$$

Die Nebenbedingung, dass die Kapazität bei  $U = 0$  den Nennwert  $C_N$  einnehmen soll, führt zu:

$$C(U = 0) = \frac{Q_0}{U_0} + C_0 = C_N \Rightarrow Q_0 = (C_N - C_0) \cdot U_0 \quad 3.10$$

Nach Einsetzen von Gl. 3.10 in Gl. 3.8 und Gl. 3.9 folgt die Beziehung für eine Q/U-Kennlinie:

$$Q(U) = (C_N - C_0) \cdot U_0 \cdot \tanh\left(\frac{U}{U_0}\right) + C_0 \cdot U \quad 3.11$$

und für eine C/U-Kennlinie:

$$C(U) = (C_N - C_0) \cdot \left(1 - \tanh^2\left(\frac{U}{U_0}\right)\right) + C_0 \quad 3.12$$

Somit wird das nichtlineare Verhalten mit nur zwei weiteren Parametern zusätzlich zum Nennwert beschrieben.

In Abbildung 3.6 ist die spannungsabhängige Kapazität angedeutet. Die Beziehung in Gl. 3.11 kann einfach in ein Netzwerksimulationsprogramm implementiert werden.

### Fehlermechanismen

Die Fehlermechanismen in einem MLCC wurden in Abschnitt 3.1.3 diskutiert. Die Autoren in [18] schlagen vor, den dielektrischen Durchbruch mit einem zusätzlichen Isolationswiderstand von einigen Kiloohm im Modell zu berücksichtigen. In [21] wird gezeigt, dass der Isolationswiderstand nach einem ESD-Fehler bei der Analyse mit einer DC-Vorspannung vielmehr das Verhalten einer Diode aufweist und entsprechend modelliert werden kann (vgl. Abbildung 3.6).

Der dielektrische Durchbruch ist ein bleibender Schaden, sodass die Eigensicherheit eines MLCC nicht mehr gegeben ist. Der weitere Betrieb auch unterhalb der Nennspannung kann dazu führen, dass ein leitender Kanal in dem Dielektrikum entsteht und zu einem Kurzschluss im System führt [15]. Aus diesem Grund wird eine genaue Nachbildung des Verhaltens nach dem dielektrischen Durchbruch hier nicht weiter verfolgt. Wird ein charakteristischer Spannungswert überschritten, gilt der MLCC als beschädigt.

Die Notwendigkeit, die Funkenstrecke bei einer Modellierung der MLCCs zu berücksichtigen, wurde in [19] angedeutet aber nicht weiter ausgearbeitet. Da eine Funken-

bildung nicht kontrolliert werden kann, erscheint eine genaue Modellierung unzweckmäßig. Erst wenn die Durchbruchspannung von dem Dielektrikum vergleichbare Werte wie die Zündspannung der Funkenstrecke annimmt, wird dieser Effekt relevant. In dem Modell kann ein kritischer Spannungswert hierfür festgehalten werden.

### 3.1.5 Charakterisierung und Parametrierung

Die entwickelten Methoden werden auf einen 4,7 nF MLCC von Kemet (0603-Bauform, X7R-Keramik, 50 V Nennspannung, C0603C472K5RACTU [77]) angewandt.

Abbildung 3.7 zeigt die gemessene Impedanz und die Approximation mit dem Modell, das in Abschnitt 3.1.4 vorgestellt wurde. Es ist zu erkennen, dass die Approximationsgenauigkeit, insbesondere bei Betrachtung der Amplitude, hoch sein kann. Nur bei tiefen Frequenzen bleibt eine Abweichung von ca. 1 ° in der Phase, diese ist auf die Modellierung der Kontakt- und Dielektrikumsverluste mit einem festen Widerstand  $R_{ESR}$  zurückzuführen.

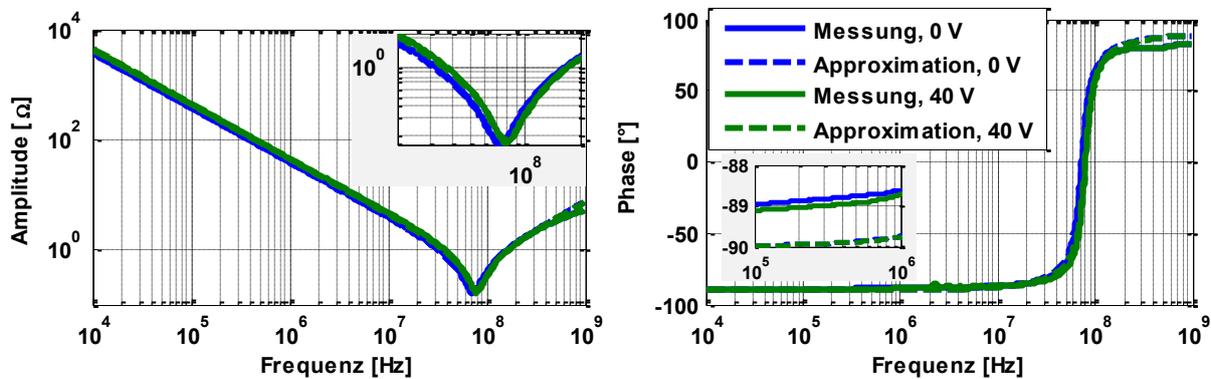


Abbildung 3.7: MLCC Kemet 4,7 nF, gemessene und approximierte Impedanz.

Die Abhängigkeit der approximierten Parameter von der DC-Vorspannung ist in Abbildung 3.8 dargestellt. Die serielle Induktivität und der Widerstand zeigen nur eine geringfügige Streuung. Dagegen ist eine kontinuierliche Abnahme der Kapazität auf ca. 87,5 % des Nennwertes bei einer DC-Vorspannung von 40 V zu erkennen.

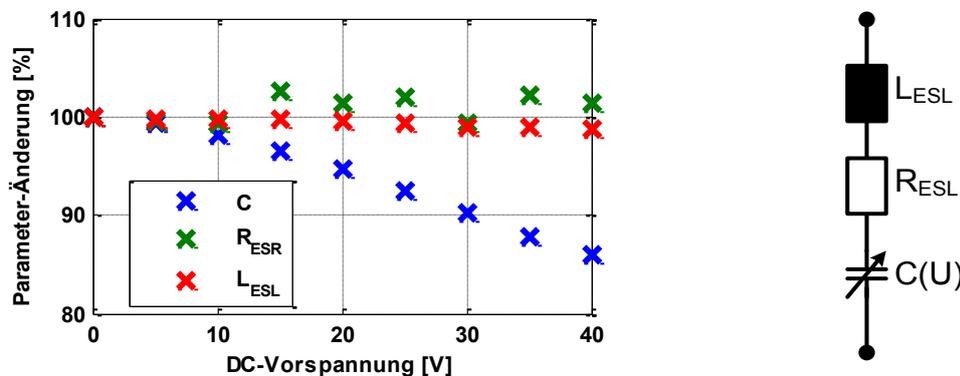
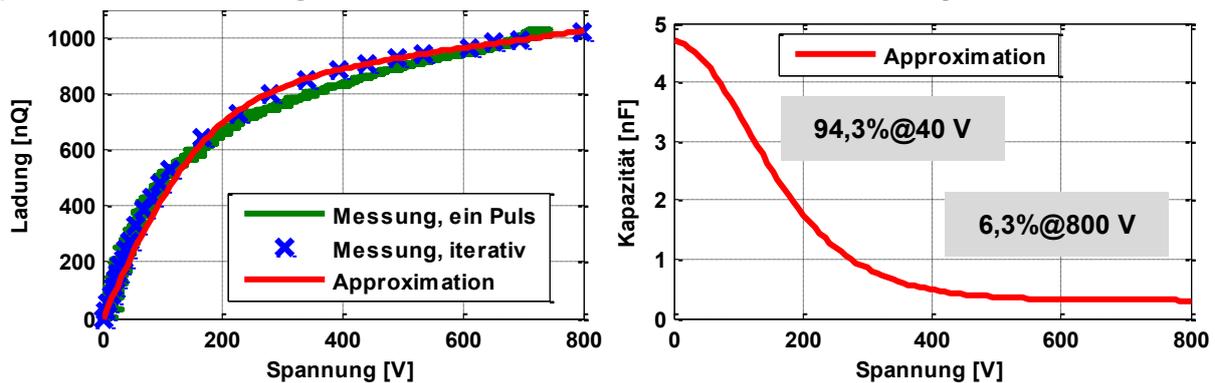


Abbildung 3.8: MLCC Kemet 4,7 nF, prozentuale Änderung der approximierten Modellparameter mit der DC-Vorspannung. Normierung auf:  $C = 4,7 \text{ nF}$ ,  $L_{ESL} = 1,1 \text{ nH}$ ,  $R_{ESR} = 168 \text{ m}\Omega$ .

In Abbildung 3.9 (links) sind die Ergebnisse der Charakterisierung im Zeitbereich dargestellt. Zunächst werden die beiden Methoden zur Aufstellung der Q/U-Kennlinie (Abschnitt 2.2.2) miteinander verglichen. Bei der iterativen Vorgehensweise werden die TLP-Pulse einzeln ausgewertet. Die Q/U-Kennlinie unter Verwendung der Ein-Puls Methode basiert auf einer einzelnen 800 V Entladung, dieser Wert ist die Störschwelle vor einem dielektrischen Durchbruch. Die hohe zeitliche Auflösung führt zu einer veräuschten Kennlinie. Bei kleinen Spannungen sollte die Genauigkeit der iterativen Methode höher sein, wobei keine signifikanten Unterschiede zu erkennen sind. Tendenziell zeigen beide Q/U-Kennlinien ähnlichen Verlauf. Bis ca. 400 V nimmt die Steigung der Kennlinie kontinuierlich ab, anschließend ist ein linearer Anstieg der Ladung zu beobachten. Wenn der MLCC auf 400 V aufgeladen ist, geht die Keramik in Sättigung. Die polaren Moleküle und die Punktdefekte im Kristallgitter haben sich vollständig ausgerichtet, sodass die Orientierungspolarisation nicht mehr zum Gesamtverhalten beitragen kann. Gemäß den theoretischen Überlegungen in Abschnitt 3.1.1 entspricht der lineare Anstieg im gesättigten Zustand der Kapazität  $C_0$  von der metallischen Struktur. Ein Wert von ca. 300 pF wurde ermittelt. Dieser liegt noch in dem theoretisch möglichen Bereich für MLCCs in der 0603 Bauform. Unter der Einbeziehung der Nennkapazität von 4,7 nF ergibt sich nur eine kleine relative Permittivität  $\epsilon_r \approx 16$ .



**Abbildung 3.9: MLCC Kemet 4,7 nF, gemessene und approximierte Q/U-Kennlinie (links), resultierende C/U-Kennlinie (rechts).**

Die Q/U-Kennlinie wird unter Verwendung von Gl. 3.11 mit einer hohen Genauigkeit abgebildet. Bei der Approximation wird die Nennkapazität für den Wert  $C_N$  verwendet. Eine erste Abschätzung für den Streckungsfaktor  $U_0 \approx 200$  V (Spannung bei 75 % der Ladung) kann aus der Kennlinie abgelesen werden. Ein Wert von 178 V gibt die beste Übereinstimmung. Das Einsetzen der ermittelten Parameter  $C_0$  und  $U_0$  in Gl. 3.12 führt auf die Spannungsabhängigkeit der differentiellen Kapazität in Abbildung 3.9 (rechts). Die Kapazitätsänderung bei 40 V beträgt 94,3 %. Dieser Wert ist geringer im Vergleich zu den NWA-Messergebnissen. Die Abweichung ist auf Toleranzen in den Messaufbauten und die gewählte Approximationsgleichung zurückzuführen.

Abbildung 3.10 veranschaulicht den gemessenen dielektrischen Durchbruch an dem MLCC. Es ist zu erkennen, dass trotz der ausgeprägten Sättigungseffekte die 800 V TLP-Entladung keine bleibenden Schäden hervorruft. Bei der 900 V TLP-Entladung

wird der MLCC nach ca. 130 ns leitend. Die Spannung am Schutzelement bricht von 900 V schlagartig auf ca. 200 V ein. Auf den vorbeschädigten MLCC wird der 1000 V Puls abgegeben. Während bis ca. 60 ns ein rein kapazitives Verhalten zu beobachten ist, wird der MLCC bereits bei einer Spannung von 600 V leitend. Diese Messung bestätigt, dass im Fehlerfall die Keramik ihre dielektrischen Eigenschaften zum Teil verliert (vgl. Abschnitt 3.1.3). Das Verhalten ähnelt einem Snapback-behafteten Schutzelement mit einer Klemmspannung von ca. 200 V (vgl. Abschnitt 4.3). An weiteren Mustern ereignete sich ein dielektrischer Durchbruch zwischen 850 V und 1000 V. Um einen gewissen Sicherheitsabstand zu erzielen, wird im Modell 800 V als der kritische Wert festgehalten.

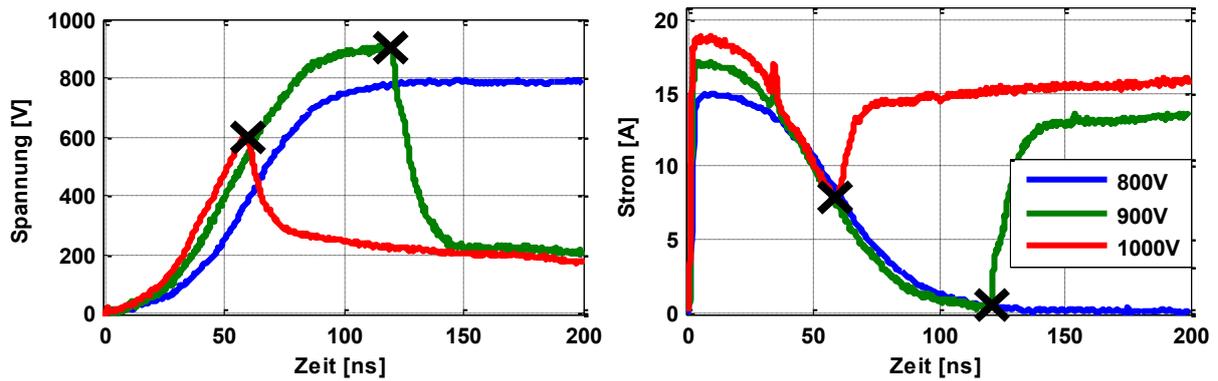


Abbildung 3.10: MLCC Kemet 4,7 nF, dielektrischer Durchbruch bei TLP-Entladungen.

Eine TLP-Messung mit verschiedenen Anstiegszeiten in Abbildung 3.11 zeigt den Einfluss des äquivalenten seriellen Widerstands und der Induktivität. Nur die ersten Nanosekunden sind betroffen. Auf die Berechnung der Q/U-Kennlinie hat die Anstiegszeit keinen Einfluss.

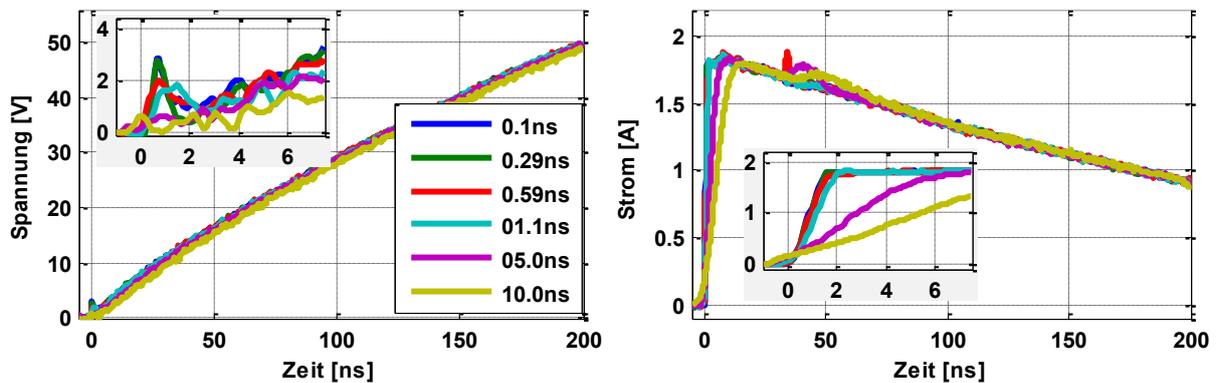


Abbildung 3.11: MLCC Kemet 4,7 nF, Einfluss der Anstiegszeit einer 100 V TLP-Entladung.

Die Degradations- und Hysterese-Effekte sind in Abbildung 3.12 visualisiert. Nach ein Tausend TLP-Pulsen mit 700 V kann der MLCC nur noch 885 nC an Ladung speichern. Es sind 94 % der Nominalladung von 939 nC. Daraus folgt, dass die Keramik im Gegensatz zu der Annahme als ein Paraelektrikum eine leichte Hysterese aufweist. Mehrere Pulse mit gleicher Polarität führen zu einer spontanen Polarisation des Dielektri-

kums. Daraus folgt eine etwas flacher verlaufende Q/U-Kennlinie. Das Hochspannungsverhalten wird von der Degradation nicht beeinflusst, die Kennlinien verlaufen ab ca. 200 V parallel mit der Steigung  $C_0$ .

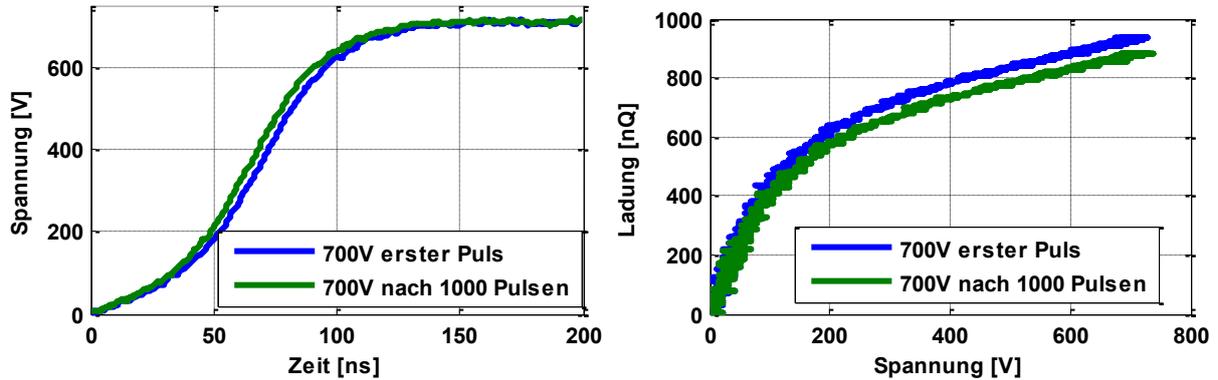


Abbildung 3.12: MLCC Kemet 4,7 nF, Einfluss der Degradation auf das Hochspannungsverhalten.  $Q_{\text{erster Puls}} = 939 \text{ nC}$ ,  $Q_{\text{nach 1000 Pulsen}} = 885 \text{ nC}$ .

### Vergleich von MLCCs verschiedener Hersteller

Das Know-How eines Herstellers liegt zu einem großen Teil in der Fertigung und der Zusammensetzung der Keramik. Abbildung 3.13 vergleicht Messergebnisse an 4,7 nF, 0603, 50 V, X7R MLCCs verschiedener Hersteller. Die frequenzabhängige Impedanz ist nahezu identisch. Nur im Resonanzpunkt sind leichte Unterschiede des  $R_{\text{ESR}}$  zu erkennen. Die Spannungsabhängigkeit ist hingegen ungleich ausgeprägt. Auffällig sind ähnliche Steigungen der Q/U-Kennlinien im gesättigten Zustand. Dies deutet eine vergleichbare Kapazität der metallischen Struktur an. Bei der Durchbruchspannung (letzter Punkt in der Q/U-Kennlinie) ist eine Streuung von ca. 100 V vorhanden. Unter Annahme, dass die gesamte Ladung des Kondensators im ESD-Generator ( $1,2 \mu\text{C}$  bei 8 kV Ladespannung vgl. Abschnitt 1.1.2) in den MLCC fließt, kann bei einigen MLCCs ein dielektrischer Durchbruch auftreten. Die Ergebnisse machen deutlich, dass während unter Betriebsbedingungen alle MLCCs ähnlich agieren, ist bei ESD die Spannweite hoch.

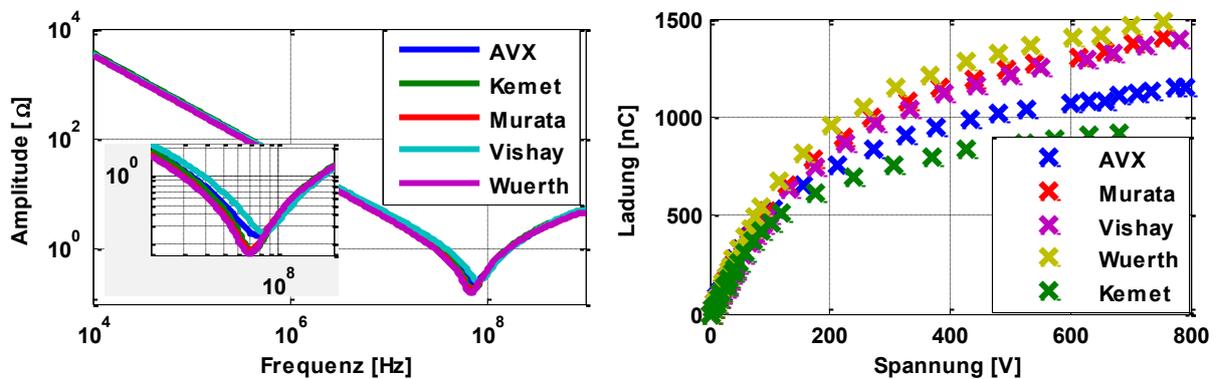


Abbildung 3.13: Vergleich von 4,7 nF, 0603, 50 V, X7R MLCCs verschiedener Hersteller, Impedanzamplituden (links), Q/U-Kennlinien (rechts).

## Verifikation mit TLP-Entladung

Abbildung 3.14 vergleicht Simulationsergebnisse mit einer Messung bei einer 800 V TLP-Entladung. In der Simulation werden das lineare und das nichtlineare MLCC-Modell gegenübergestellt. An einem linearen MLCC beträgt die anliegende Spannung nach 200 ns nur die Hälfte des gemessenen Wertes. Nur das nichtlineare Modell ist in der Lage, das gemessene Verhalten von einem MLCC wiederzugeben. Geringe Abweichungen sind auf die gewählte Funktion für die Abbildung der Q/U-Kennlinie zurückzuführen.

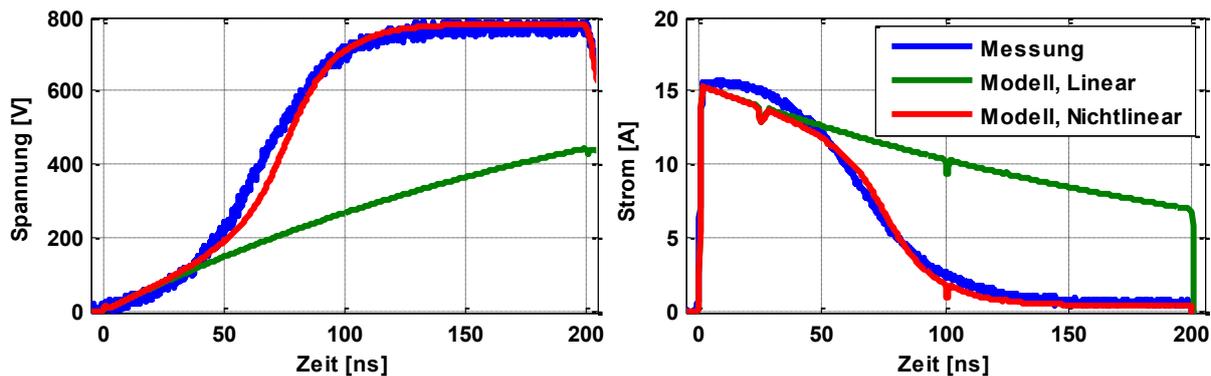


Abbildung 3.14: MLCC Kemet 4,7 nF, Simulation und Messung bei einer 800 V TLP-Entladung.

### 3.1.6 Zusammenfassung und Diskussion

Die Vielschicht-Keramikkondensatoren nehmen eine führende Rolle bei dem ESD-Schutz ein. Die Vorteile sind eine hohe Kapazität pro Bauvolumen, ein kleiner äquivalenter serieller Widerstand und die geringen Kosten. Nichtlineare Eigenschaften sind auf das Dielektrikum zurückzuführen. Bariumtitanat als die Hauptkomponente einer X7R-Keramik ist ferroelektrisch und weist eine hohe Dielektrizitätszahl bis  $\epsilon_r=16000$  auf. Aufgrund der Dotierung mit Zusatzstoffen ist die Hysterese in einem X7R MLCC sehr schmal und eine spontane Polarisierung ist weitestgehend nicht möglich. Die Keramik kann als paraelektrisch vereinfacht werden. Die Dielektrizitätszahl ist komplex und impliziert somit zwei nichtlineare Parameter. Aufgrund des kleinen Verlustfaktors wird das Verhalten jedoch durch die nichtlineare Kapazität bzw. die Q/U-Kennlinie dominiert.

Auch die Fehlermechanismen haben ihren Ursprung in der Keramik. Bei einem Überschreiten der kritischen Feldstärke zwischen den metallischen Elektroden erfolgt ein dielektrischer Durchbruch. Der resultierende Stromfluss ist von einer raschen Temperaturerhöhung und einer Materialschmelze begleitet. Ein Kurzschluss ist wahrscheinlich.

Die Messungen haben alle diskutierten Effekte bestätigt. Die Impedanzanalyse in verschiedenen Arbeitspunkten hat nur die Kapazität als einen nichtlinearen Parameter identifiziert. Die wirklichen Ausmaße des nichtlinearen Verhaltens werden erst in einer

Q/U-Kennlinie sichtbar. Der dielektrische Durchbruch ist an die anliegende Spannung geknüpft.

Das vorgestellte Modell ist einfach in der Implementierung. Der Tangens Hyperbolicus als eine symmetrische, nichtperiodische und konvergierende Funktion ist zur Modellierung der Q/U-Kennlinie gut geeignet. Die Parameter sind aus den Messergebnissen einfach ablesbar und in wenigen Iterationen nachjustierbar. Für exaktere Ergebnisse können Fitting-Funktionen eingesetzt werden. Das Modell spiegelt das Verhalten bei typischen Betriebsbedingungen und bei ESD gut wieder.

Als ein Ausblick kann die Methode auf andere Keramiken übertragen werden. Es werden hier aber keine anderen, als die bereits beschriebenen Effekte erwartet.

### 3.2 Ferrite

Die Selbstinduktivität eines magnetischen Kreises kann durch den Einsatz eines Stoffes mit hoher Permeabilität gesteigert werden. Zur Unterdrückung der hochfrequenten Störungen auf Leitungen werden induktive Bauelemente mit einem hochpermeablen Ferritkern eingesetzt. Auf Platinen ist die SMD-Bauform besonders verbreitet. Speziell in der Kombination mit einem spannungselektiven Schutzelement kann ein Ferrit eine erhebliche Steigerung der ESD-Festigkeit eines Systems bewirken. Der alleinige Einsatz eines Ferrits bewirkt in der Regel nur eine geringe ESD-Dämpfung.

Ausgeprägte Verluste in einem Ferrit verstärken die Filterwirkung und bilden einen Vorteil gegenüber einer rein induktiven Störungsunterdrückung. Die elektromagnetische Energie wird in die Wärme umgewandelt. Die Störung ist somit nicht länger in dem Schaltkreis vorhanden, und es kann nicht zu einer Rückkopplung in den Schaltkreis kommen [41]. Lineare Modelle für verlustbehaftete Ferrite wurden in [28], [81], [82] vorgestellt. Vor allem bei den SMD-Ferriten mit kompakten Abmessungen kann eine ESD hohe magnetische Feldstärken erzeugen. Das Ferritmaterial geht in Sättigung und die dämpfenden Eigenschaften nehmen stark ab. Simulationsmodelle für diese nichtlinearen Eigenschaften eines Ferrits wurden in [13] und [23] vorgestellt. Auf eine Erläuterung der Ursachen des nichtlinearen Verhaltens wird an dieser Stelle nicht näher eingegangen. Im Folgenden werden diese Ursachen aufgezeigt und mit Messungen an einem SMD-Ferrit belegt. Die Ergebnisse werden in einem Simulationsmodell zusammengefasst.

#### 3.2.1 Aufbau

Ein Ferrit besteht aus einer Mischung von Metalloxiden (meist Mangan-Zinkoxid oder Nickel-Zinkoxid) mit einem Eisenoxid [84]. In der einfachsten Anordnung wird ein Draht oder eine elektrische Leitung durch einen Ringferrit geführt (Abbildung 3.15 (links)). Für die Bestückung von Leiterplatten werden auch SMD-Ferrite hergestellt. Diese basieren auf der Multi-Layer Technologie. Zwei Konstruktionsarten sind weit verbreitet. In der ersten werden die geraden, leitenden Elektroden parallel verschaltet, ähnlich

wie bei einem MLCC. Mit dem Unterschied, dass diese an den beiden Kontakten des Bauelementes angeschlossen sind. Diese Konstruktionsart weist einen sehr niedrigen DC-Widerstand auf. In der zweiten Variante wird eine hohe Strukturinduktivität erreicht, indem auf jede Lage eine Windung aufgedruckt wird (Abbildung 3.15 (rechts)). Mit leitenden Durchkontaktierungen werden einzelne Windungen seriell verschaltet und die Impedanz erhöht [81].



**Abbildung 3.15: Ring-Ferrit (links), SMD-Ferrit (rechts) [81].**

Die Anordnung bei einem SMD-Ferrit in Abbildung 3.15 (rechts) entspricht näherungsweise einer Zylinderspule. In der Abwesenheit eines magnetischen Werkstoffes ist die Strukturinduktivität einer Zylinderspule gegeben als [64]:

$$L_0 = \mu_0 N^2 \frac{A}{l} \quad 3.13$$

$\mu_0$  ist die magnetische Feldkonstante,  $N$  ist die Anzahl der Windungen,  $A$  beschreibt die eingeschlossene Fläche und  $l$  die Länge. Bei einem SMD-Ferrit in der 0805-Bauform (B/H/T 2,0/0,85/1,25 mm [85]) und fünf Windungen ergibt sich eine Induktivität von ca. 90 nH. Die Leiterbahnbreite der einzelnen Windungen wurde bei der Berechnung vernachlässigt.

Die Strukturinduktivität wird mit der materialspezifischen Permeabilität  $\mu_r$  (bei Ferriten 4 bis 15000 [78], [79]) verstärkt.

$$L = \mu_r L_0 \quad 3.14$$

Die Permeabilität beschreibt den Zusammenhang zwischen der magnetischen Feldstärke  $H$  und der magnetischen Induktion  $B$ .

$$B = \mu_0 \mu_r H \quad 3.15$$

### 3.2.2 Magnetische Werkstoffe

Die relative Permeabilität von einem Ferritmaterial wird in diesem Abschnitt untersucht. Ferrite sind weichmagnetische Werkstoffe. Diese lassen sich in einem Magnetfeld leicht magnetisieren und sind von einer schmalen Hysterese mit einer kleinen Koerzitivfeldstärke gekennzeichnet [78]. Das äußere Magnetfeld, hervorgerufen z.B. durch einen elektrischen Strom in einer Stromschleife, wird verstärkt. Diese Eigenschaft ist auf die permanenten, magnetischen Dipolmomente in dem Material zurückzuführen. Ein magnetischer Dipol ist definiert als ein elektrischer Kreisstrom, der eine Fläche umschließt [78]. Ein äußeres Feld orientiert ein Teil dieser Dipole in die Feldrichtung,

was zu einer Verstärkung des Feldes führt. Für eine Ausbildung der permanenten Dipole bzw. der magnetischen Polarisation der Materie existieren zwei Ursachen [78], [79]:

- **Spinmoment** resultiert aus der Drehung des Elektrons um die eigene Achse,
- **Bahnmoment** entsteht aufgrund von Bewegung der Elektronen um den Kern.

Ferrite haben eine Kristallstruktur mit stark gekoppelten magnetischen Dipolen. Auch ohne äußeres Magnetfeld kommt es zu einer bevorzugten Orientierung der magnetischen Dipole in makroskopischen Domänen, den Weißschen Bezirken. Der Übergang von einem Bezirk zu einem anderen erfolgt innerhalb einer dünnen Schicht, der Bloch-Wand. Die Magnetisierungsrichtungen der einzelnen Domänen sind gleichverteilt, so dass nach Außen der Ferrit nicht magnetisch erscheint. Bei der Einwirkung eines geringen äußeren magnetischen Feldes wird aber das Bezirks-Muster so ausgerichtet, dass eine mittlere Magnetisierung parallel zu dem einwirkenden Feld entsteht [78], [79]. In den folgenden zwei Abschnitten wird das frequenzabhängige und stromabhängige Verhalten von Ferritmaterial untersucht.

### Frequenzabhängige Impedanz

Die einzelnen magnetischen Dipole oder Bezirke folgen mit unterschiedlichen Geschwindigkeiten einem äußeren Feld. Dies ist die Ursache für das frequenzabhängige Verhalten. Zudem weisen die Ferrite ausgeprägte Wirkverluste in einem magnetischen Wechselfeld auf. Diese werden in Wärme umgewandelt [41]. In Analogie zu den dielektrischen Verlusten (vgl. Abschnitt 3.1.2) werden diese Effekte mit einer komplexen, frequenzabhängigen Permeabilität berücksichtigt:

$$\mu_r(f) = \mu_r'(f) - j\mu_r''(f) \quad 3.16$$

Der Realteil dieses Ausdrucks entspricht der üblichen Permeabilität. Diese ist ein Maß für die reine Induktivitätserhöhung bei einem Ferrit. Der Imaginärteil beschreibt die ohmschen Verluste in dem Kernmaterial (Ferrit). Äquivalent wird der Verlustfaktor verwendet:

$$\tan(\delta) = \frac{\mu_r''}{\mu_r'} \quad 3.17$$

Allgemein werden folgende Verlustmechanismen in einem Kernmaterial unterschieden [78], [79]:

- **Hysterese**, irreversible Bloch-Wandverschiebungen,  $\tan(\delta) = \text{const}$ ,
- **Wirbelströme**, Leitfähigkeit des Kernmaterials,  $\tan(\delta) \sim f$ ,
- **Restverluste**, Platzwechsel von Kohlenstoff- oder Stickstoffatomen in Eisen bzw. Elektronenplatzwechsel in Ferriten.

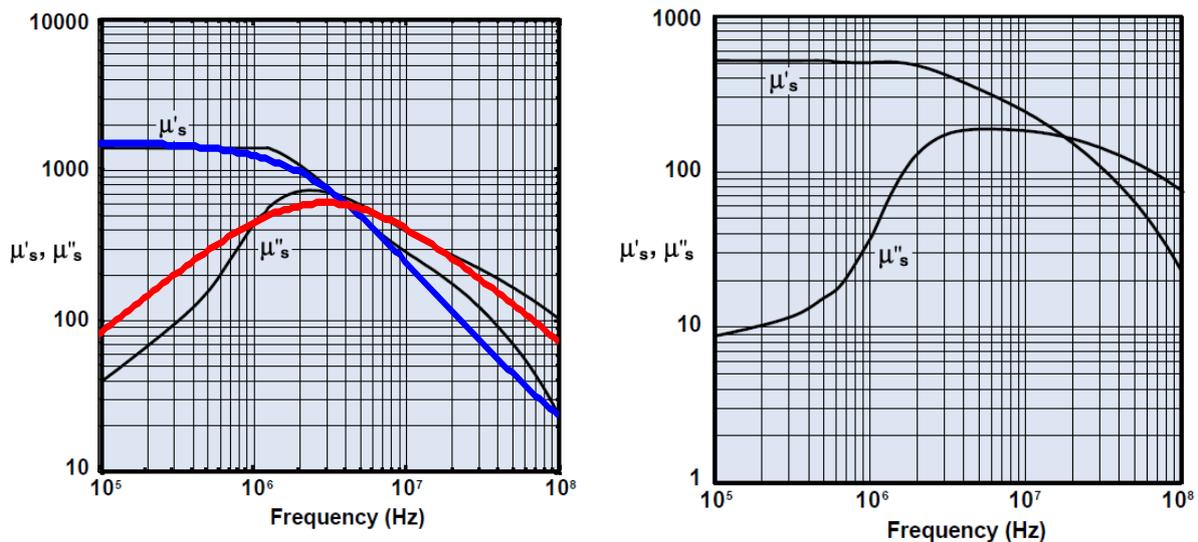
Die meisten Ferrite sind gute elektrische Isolatoren. Die nur geringe Leitfähigkeit hat geringe Wirbelstromverluste zur Folge. Die Bloch-Wandverschiebung ist ein langsamer Prozess und hat einen Einfluss nur bis ca. 1 kHz [86].

Oberhalb der gyromagnetischen Grenzfrequenz  $f_{\text{GyR}}$  (natürliche ferromagnetische Resonanz) wird das Verhalten überwiegend von den Restverlusten bestimmt [78]. Bei den Ferriten liegt dieser Wert zwischen einigen Mega- und Gigahertz [86]. Im Bereich der Grenzfrequenz steigen die Permeabilität und die Verluste zunächst an, daraufhin erfolgt ein steiler Abfall. Dieser Effekt kann mit dem Cole-Cole Relaxationsmodell beschrieben werden [87]:

$$\mu_r(f) = \mu_\infty + \frac{\mu_0 - \mu_\infty}{1 + (j2\pi f/f_{\text{GyR}})^{1-\alpha}} \quad 3.18$$

Hierbei ist  $\mu_0$  die statische Permeabilität,  $\mu_\infty$  ist die Permeabilität bei sehr hohen Frequenzen, und  $\alpha$  ist der Cole-Exponent.

Abbildung 3.16 zeigt die gemessene frequenzabhängige Permeabilität von zwei Ferritmaterialien aus einem Datenblatt [88]. Es fällt auf, dass der Real- und Imaginärteil vergleichbare Größenordnung annehmen.



**Abbildung 3.16: Permeabilität des Materials Nr. 31 MnZn [88] und eine Approximation mit dem Cole-Cole-Relaxationsmodell:  $\mu_0 = 1500$ ;  $\mu_\infty = 2$ ;  $\alpha = 0,15$ ;  $f_{\text{GyR}} = 3$  MHz (links), Permeabilität des Materials Nr. 44 NiZn [88] (rechts).**

Der Frequenzgang des Materials Nr. 31 [88] wurde mit dem Cole-Cole-Relaxationsmodell approximiert und ist der Datenblattangabe in Abbildung 3.16 (rechts) überlagert. Das Modell kann die generellen Tendenzen gut reproduzieren.

Eine Folge der ausgeprägten Verluste ist, dass die Bauteilwerte nicht als eine Induktivität sondern oft als eine Impedanz in Ohm angegeben werden. Der Wert wird häufig bei einer Frequenz von 100 MHz in einem 50  $\Omega$  System gemessen [89]. Eine feste Relation zwischen Real- und Imaginärteil gibt es nicht, genauso wenig können Rückschlüsse auf das Verhalten ober- und unterhalb von 100 MHz gezogen werden. Die

Angaben in Datenblättern sind leider nicht einheitlich z.B.: findet man den Frequenzgang der Impedanzamplitude, die komplexe Permeabilität, den Wirkwiderstand oder den Blindwiderstand. Hierdurch ist ein direkter Vergleich oft schwierig.

### Stromabhängigkeit

Bei hohen magnetischen Feldstärken bzw. hohen Kreisströmen nimmt die Impedanz von einem Ferrit ab. Dieses nichtlineare Verhalten ist auf die Weißschen Bezirke zurückzuführen. Mit wachsender magnetischer Feldstärke kommt es zu einer Verschiebung der Bloch-Wände und einer Vergrößerung der Bezirke. Die Größe der übrigen Bezirke wird reduziert; es entsteht eine resultierende magnetische Polarisation in Feldrichtung. Bei einer ungehinderten Ausbreitung erfolgt die Wandverschiebung mit einer Geschwindigkeit von ca. 100 m/s [78]. Bei niedrigen Feldstärken ist dieser Prozess reversibel, die verformte Bloch-Wand kehrt nach einem Abschalten des Feldes in den Ursprungszustand zurück. Die hohen Feldstärken können zu einer irreversiblen Verschiebung der Bloch-Wand und zu einer Drehung der magnetischen Dipole innerhalb eines Bezirks führen.

Die reversiblen und nicht reversiblen Verschiebungsprozesse verursachen eine Hysterese der magnetischen Induktion bei ferromagnetischen Werkstoffen (vgl. Abbildung 3.17). Wenn sich alle magnetischen Dipole ausgerichtet haben, ist eine Sättigung der Induktion erreicht, und nur der Vakuumanteil  $\mu_0 H$  bewirkt einen weiteren Anstieg. Weitere wichtige Punkte in der Hysterese sind:

- **Remanente Induktion**, die Induktion, die nach Abschalten des äußeren Magnetfeldes erhalten bleibt,
- **Koerzitivfeldstärke**, die erforderliche Feldstärke um die remanente Induktion zum Verschwinden zu bringen.

Die Ferrite sind weichmagnetische Werkstoffe. Die Hysterese ist schmal und die Koerzitivfeldstärke ist gering [79].

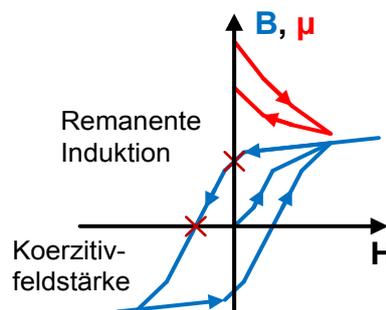


Abbildung 3.17: Ferromagnetische Hysterese.

Entsprechend dem Durchflutungsgesetz ist das Kurvenintegral der magnetischen Feldstärke  $H$  entlang einer geschlossenen Kurve gleich dem Strom, der durch die eingeschlossene Fläche fließt. Somit ist eine Stromabhängigkeit der relativen Permeabilität  $\mu_r(I)$  gegeben.

Aufgrund der kompakten Abmessungen in Verbindung mit einer größeren Anzahl von den Windungen eines SMD-Ferrits, kann ein geringer Stromfluss eine hohe magnetische Feldstärke im Ferritmaterial erzeugen. Daraus folgt, dass die nichtlinearen Eigenschaften des SMD-Ferrits schon bei geringen Strömen in Erscheinung treten können.

### 3.2.3 Fehlermechanismen

In diesem Abschnitt wird der Frage nachgegangen, ob eine ESD eine permanente Beschädigung des Ferrits hervorrufen kann. Vor allem in der SMD-Bauform, ist es denkbar, dass die ESD-Ströme die feine leitende Struktur zum Schmelzen bringen. Auch ist die Frage berechtigt, ob die Impedanz vor und nach einer ESD gleich bleibt. In [19] wurden Degradationserscheinungen von SMD-Ferriten untersucht. Die Analyse wurde an Proben von drei verschiedenen Herstellern durchgeführt. Nach eintausend Entladungen mit 30 kV ESD konnten keine Schäden festgestellt werden. Auch bei den Untersuchungen in dieser Arbeit ist kein Ferrit durch ESD beschädigt worden. Eine Modellierung von Fehlermechanismen ist somit nicht notwendig.

Nach den ESD-Entladungen wurde in [19] die Induktivität im Frequenzbereich gemessen. Die Degradation lag zwischen 5 % und 10 %. Diese Ergebnisse bestätigen die weichmagnetischen Eigenschaften der Ferrite und eine schmale Hysterese. Während eines ESD-Ereignisses kommt es höchstwahrscheinlich zu einer Wandverschiebung zwischen den Domänen. Die relativ kleine Degradation der Induktivität an sich zeigt jedoch, dass bereits bei einer Anregung mit kleinen Amplituden die Koerzitivfeldstärke erreicht wird.

### 3.2.4 Modellierung

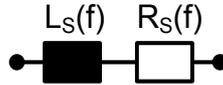
In diesem Abschnitt werden Simulationsmodelle hergeleitet, die das beschriebene frequenzabhängige und nichtlineare Verhalten eines Ferrits abbilden können.

#### Frequenzabhängige Impedanz

In Analogie zu MLCC-Untersuchungen erfolgt zuerst eine theoretische Analyse des Frequenzverhaltens von den ferrimagnetischen Stoffen. Der Impedanzverlauf von einem Ferrit kann mit Hilfe der komplexen, frequenzabhängigen Permeabilität nach Gl. 3.16 aufgestellt werden. Das Einsetzen dieser Gleichung in den allgemeinen Ausdruck für die Impedanz eines induktiven Bauelementes nach Gl. 1.32 führt auf den folgenden Ausdruck.

$$Z(f) = j2\pi f \cdot \frac{L_0 \mu_r'(f)}{L_S(f)} + \frac{2\pi f \cdot L_0 \mu_r''(f)}{R_S(f)} \quad 3.19$$

Diese Impedanz entspricht einer Reihenschaltung von einer frequenzabhängigen Induktivität  $L_S(f)$  und einem frequenzabhängigen Widerstand  $R_S(f)$  in Abbildung 3.18.



**Abbildung 3.18: Ersatzschaltbild mit frequenzabhängigen Bauelementen für einen Ferrit.**

Die Modellierung von diesem Verhalten bei einer bestimmten Frequenz kann einfach mit einer konstanten Induktivität und einem konstanten Widerstand erreicht werden. Der Übergang zu einem Modell, das in einem breiten Frequenzbereich gültig ist, ist hingegen schwieriger. Im Bode-Diagramm wird diese Impedanz einige Steigungen verursachen, die sich von 0, +20 und -20 dBΩ/Dekade unterscheiden. Entsprechend Abschnitt 1.3.1 ist eine Umwandlung in eine gebrochen-rationale Funktion ohne Informationsverlust nicht möglich.

"Vector Fitting" ist eine stabile Approximationsmethode für beliebige Übertragungsfunktionen und Impedanzverläufe [90]. Der Algorithmus wurde fortwährend verbessert [91] und fand in verschiedenen Forschungsbereichen, auch zur Untersuchung der ESD [32], Anwendung. Das Vector Fitting Polynom hat die folgende Form:

$$Z(f) = \sum_{m=1}^N \frac{r_m}{j2\pi f - a_m} + d + j2\pi f \cdot h \quad 3.20$$

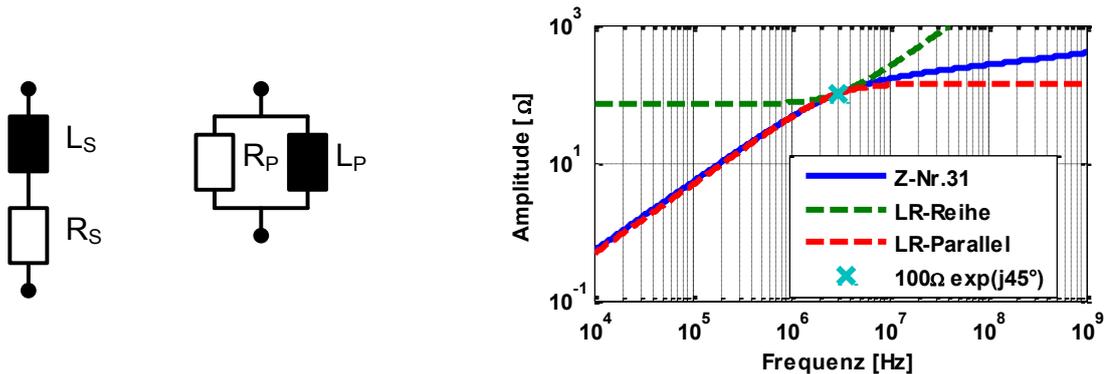
Die Restfaktoren  $r_m$  und die Polstellen  $a_m$  sind reelle oder konjugiert komplexe Werte.  $N$  gibt die Ordnung des Polynoms und somit die Anzahl der Polstellen an. Diese ist direkt mit dem Komplexitätsgrad verknüpft. Die Konstanten  $d$  und  $h$  sind reelle Zahlen. Eine Überführung der approximierten Impedanz  $Z(f)$  in ein Zustandsraummodell zur Simulation im Zeitbereich wurde in [92] vorgestellt.

Mit Hilfe von einem Vector Fitting Polynom eines höheren Grades wird die frequenzabhängige Impedanz des Ferrits gut approximiert. Das anschließende Einbringen des nichtlinearen, stromabhängigen Verhaltens ist jedoch mit einem hohen Aufwand verbunden.

Mit Berücksichtigung der beschriebenen Zusammenhänge werden im Folgenden einfachere Modellierungsansätze untersucht. Insbesondere wird der Frage nachgegangen, ob das frequenzabhängige Verhalten mit einem Netzwerk, bestehend aus frequenzkonstanten Widerständen und Induktivitäten, abbildbar ist (vgl. Abbildung 3.19 (links)). Die Untersuchung erfolgt am Beispiel des Materials Nr. 31 [88] und dessen Approximation mit dem Cole-Cole Relaxationsmodell in Abbildung 3.16 (links). Die Impedanz des Materials Nr. 31 wird durch das Einsetzen der Gl. 3.18 in Gl. 1.32 berechnet.

$$Z_{\text{Nr.31}}(f) = 2\pi L_0 f \left( \mu_\infty + \frac{\mu_0 - \mu_\infty}{1 + (j2\pi f / f_{\text{GyR}})^{1-\alpha}} \right) \quad 3.21$$

Abbildung 3.19 (rechts) zeigt die berechnete Amplitude  $|Z_{\text{Nr.31}}|$ . Die gyromagnetische Grenzfrequenz des Materials Nr. 31 liegt bei 3 MHz. Die Netzwerke in Abbildung 3.16 (links) werden für diesen Punkt mit einer Impedanz  $Z_0(3 \text{ MHz}) = 100 \Omega e^{j45^\circ}$  parametrisiert. Dieser Wert korrespondiert bei dem Material Nr. 31 mit einer Strukturinduktivität  $L_0 = 5,5 \text{ nH}$ . Abbildung 3.19 (rechts) vergleicht die resultierenden Impedanzamplituden in einem Bereich von 10 kHz bis 1 GHz.



**Abbildung 3.19: Parallel- und Reihen-Ersatzschaltbild für einen verlustbehafteten Ferrit (links). Impedanz des Materials Nr. 31 und die Approximation unter Annahme  $Z_0(3 \text{ MHz}) = 100 \Omega e^{j45^\circ}$ .**

Ein Parallel-Netzwerk bildet die Impedanz nach Gl. 3.21 bis zu der Grenzfrequenz gut nach, darüber hinaus tritt eine Abweichung auf. Diese wird bei höheren Frequenzen größer. Das Amplitudenverhältnis der beiden Modelle bei 1 GHz liegt bei ca. 2,5.

Ein Reihen-Netzwerk mit zwei frequenzkonstanten Bauelementen reproduziert nur einen Punkt auf der ursprünglichen Kennlinie, im Übrigen sind signifikante Abweichungen sichtbar. Das Parallel-ESB mit frequenzkonstanten Bauelementen wird in [28], [81], [82] zur Modellierung der dissipativen Eigenschaften eines Ferrits herangezogen. Eine physikalische Herleitung wird nicht gezeigt.

Wie bei einem MLCC wird die Impedanz eines SMD-Ferrits vom Gehäuse beeinflusst. Während der Wicklungswiderstand bei einem Ringferrit vernachlässigbar klein ist, kann er in SMD-Ausführung des Bauelementes in dem Bereich von einigen Hundert Milliohm liegen und sollte berücksichtigt werden. Unabhängig von der Bauform bildet die gesamte Struktur eine parallele Kapazität [83]. Die kürzeren Abstände bei SMD führen zu größeren Kapazitätswerten (vgl. Abschnitt 3.1.1). Die Induktivität der Anschlüsse ist wesentlich kleiner gegenüber der Induktivität des Ferrits und wird nicht in das Modell miteinbezogen. Erst bei Frequenzen oberhalb von 1 GHz kann dadurch eine weitere Resonanz auftreten. Abbildung 3.20 zeigt das Ersatzschaltbild.

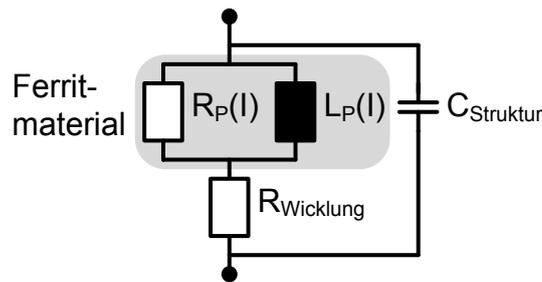


Abbildung 3.20: Simulationsmodell eines SMD-Ferrits.

Das abgeleitete Simulationsmodell kommt mit konventionellen, frequenzkonstanten Bauelementen aus, nichtsdestotrotz kann es die gemessene Impedanz eines Ferrits gut nachbilden, wie es in Abschnitt 3.2.5 gezeigt wird.

### Nichtlineares Verhalten

Nachdem das lineare Simulationsmodell aufgestellt wurde, werden die nichtlinearen Eigenschaften analysiert. Die Nichtlinearität betrifft nur das Ferritmaterial. Die Abbildung mit einem Parallel-Netzwerk hat zur Folge, dass die nichtlinearen Eigenschaften des induktiven Anteils wesentlich stärker ausgeprägt sind, als bei dem ohmschen Anteil. Der ohmsche Anteil wird als konstant angenommen.

Aufgrund von den weichmagnetischen Eigenschaften muss die Hysterese nicht modelliert werden. Im Übrigen ist das Vorgehen analog zu dem MLCC in Abschnitt 3.1.4, nur dass hier die  $\Phi/I$ - und  $L/I$ -Kennlinien angegeben werden:

$$\Phi(I) = (L_N - L_0) \cdot I_0 \cdot \tanh\left(\frac{I}{I_0}\right) + L_0 \cdot I \quad 3.22$$

$$L(I) = (L_N - L_0) \cdot \left(1 - \tanh^2\left(\frac{I}{I_0}\right)\right) + L_0 \quad 3.23$$

$L_0$  ist die Strukturinduktivität,  $L_N$  ist die Nenninduktivität und  $I_0$  ist ein Streckungsfaktor. Ein ähnlicher Ansatz wurde von den Autoren in [13] und [23] verfolgt und auf einen SMD-Ferrit angewandt. Die Stromabhängigkeit wurde in SPICE mit gesteuerten Quellen implementiert. Die ohmschen Verluste wurden als konstant angenommen.

### 3.2.5 Charakterisierung und Parametrierung

Die vorher gezeigten Methoden werden im Folgenden auf einen  $120 \Omega @ 100 \text{ MHz}$  TDK SMD-Ferrit (MMZ2012R121A) angewandt. Im Datenblatt ist der Impedanzverlauf gezeigt und der Nennstrom von 800 mA angegeben [85]. Die Auswirkung eines DC-Stromes auf die Impedanz wird nicht weiter angegeben.

Abbildung 3.21 vergleicht die gemessene und approximierte Impedanz. Es ist deutlich zu erkennen, dass die Anwendung des Parallel-ESB mit den Erweiterungen gemäß Abbildung 3.20 zu einer hohen Approximationsgüte führt. Für DC-Ströme bis ca. 100 mA kann je ein Parametersatz gefunden werden, der die frequenzabhängige Impedanz präzise wiedergibt.

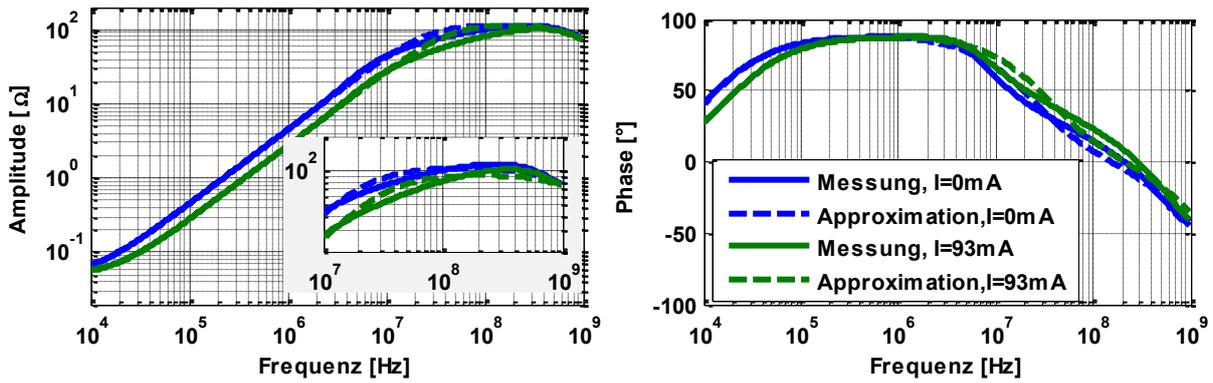


Abbildung 3.21: SMD-Ferrit TDK 120 Ω, gemessene und approximierte Impedanz.

Die approximierten Parameter in Abhängigkeit von DC-Strom sind in Abbildung 3.22 dargestellt. Eine fast lineare Abnahme der Induktivität und des parallelen Widerstands wurde gemessen. Bei 90 mA sind nur noch 60 % des Nennwertes der Induktivität und 92 % des Widerstands vorhanden. Die Stromabhängigkeit des Widerstands ist deutlich geringer ausgeprägt als bei der Induktivität. Aus diesem Grund wird nur die Induktivität nichtlinear modelliert. Der Wicklungswiderstand und die Strukturkapazität zeigen wie erwartet keine Änderung.

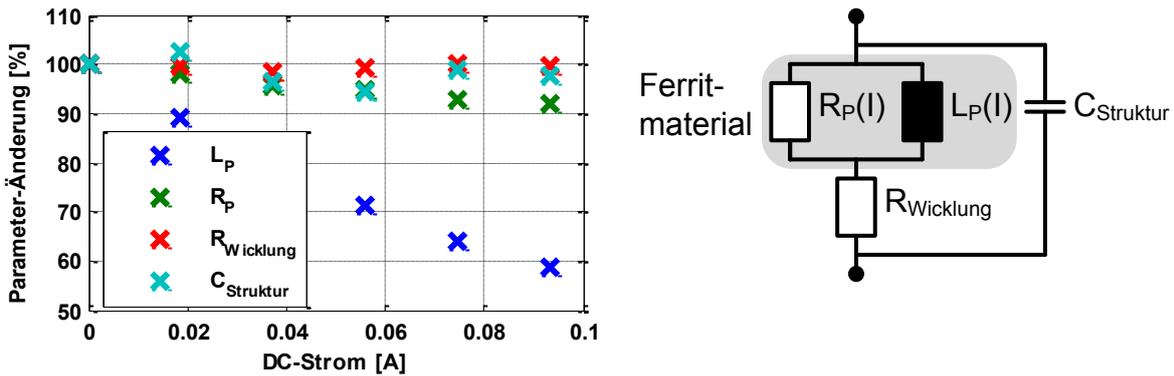


Abbildung 3.22: SMD-Ferrit TDK 120 Ω, prozentuale Änderung der approximierten Modellparameter mit dem DC-Strom.

Normierung auf:  $C_{Struktur} = 1,4 \text{ pF}$ ;  $R_p = 104 \text{ Ω}$ ;  $L_p = 710 \text{ nH}$ ;  $R_{Wicklung} = 52 \text{ mΩ}$ .

Die  $\Phi/I$ -Kennlinie wurde mit einem TLP unter Verwendung der iterativen Methode nach Abschnitt 2.2.2 gemessen. Die Charakterisierung wurde mit TLP-Ladespannungen bis 250 V durchgeführt, in Verbindung mit der 50 Ω Impedanz des Messsystems ergeben sich die Stromstärken bis 5 A. Abbildung 3.23 (links) zeigt die Ergebnisse. Bis ca. 2 A kann die  $\Phi/I$ -Kennlinie plausibel gemessen werden, es sind keine Sprünge zwischen den einzelnen Messpunkten zu beobachten. Daraus folgt, dass die irreversible Bloch-Wandverschiebungen im Ferritmaterial nicht auftreten. Nach den einzelnen Entladungen kehrt die Domänenstruktur in ihren Ursprungszustand zurück. Bei größeren Strömen scheint diese Bedingung nicht mehr erfüllt zu sein. Die Effekte der remanenten Polarisation treten stärker in Erscheinung. Während der Entladung richten sich die magnetischen Domänen von der anfänglich statistischen Verteilung zu einer Vorzugs-

richtung aus. Nach dem Pulsende wird dieser Zustand beibehalten. Aufgrund von mehreren Reflexionen der initialen TLP-Entladung (vgl. Abbildung 2.11) ist der Endzustand nicht eindeutig und es entstehen Sprünge in der rekonstruierten  $\Phi/I$ -Kennlinie, z.B. zwischen dem Punkt bei 3,3 A und 3,8 A in Abbildung 3.23 (links).

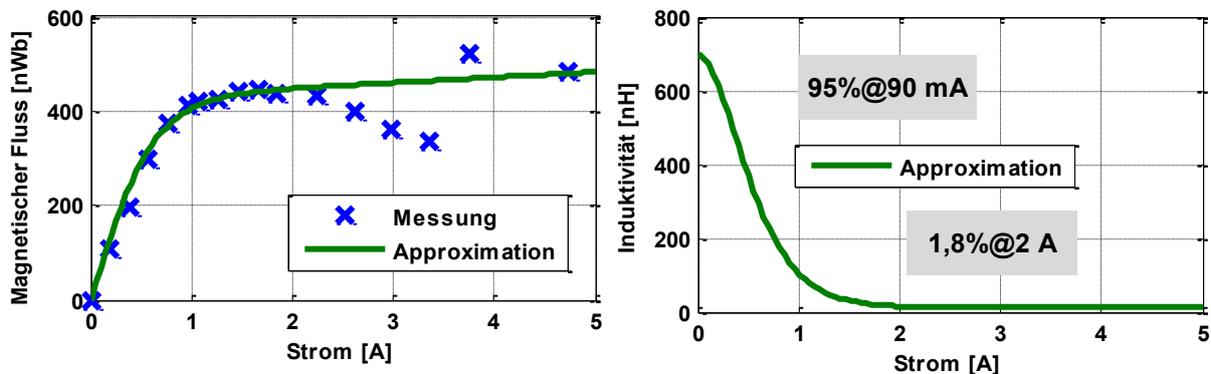


Abbildung 3.23: SMD-Ferrit TDK 120  $\Omega$ , gemessene und approximierte  $\Phi/I$ -Kennlinie (links), resultierende  $L/I$ -Kennlinie (rechts).

Die gemessene  $\Phi/I$ -Kennlinie wird gut mit Gl. 3.22 nachgebildet. Die Approximation scheint bis 5 A plausibel zu sein. Zur Bestimmung der Parameter wurden nur die Punkte bis 2 A verwendet. Im Datenblatt zu dem Ferrit findet sich keine Nennwertangabe zu der Induktivität, gemäß der Impedanzanalyse werden 710 nH angenommen. Dieser Wert fällt auf 13 nH im gesättigten Zustand. Es sind Unterschiede zwischen den Messmethoden im Zeit- und Frequenzbereich zu verzeichnen. Die Induktivitätsabnahme bei 90 mA beträgt in der NWA-Messung 60 % und in der TLP-Messung nur 95 %. Eine mögliche Erklärung für das Verhalten ist die endliche Geschwindigkeit der Bloch-Wandverschiebung. Bei schnellen Transienten und kleinen Feldstärken wird nicht der Endzustand erreicht. Für ESD ist die transiente Methode repräsentativ. Abbildung 3.24 zeigt die gemessenen Ströme und Spannungen bei verschiedenen TLP-Anstiegszeiten.

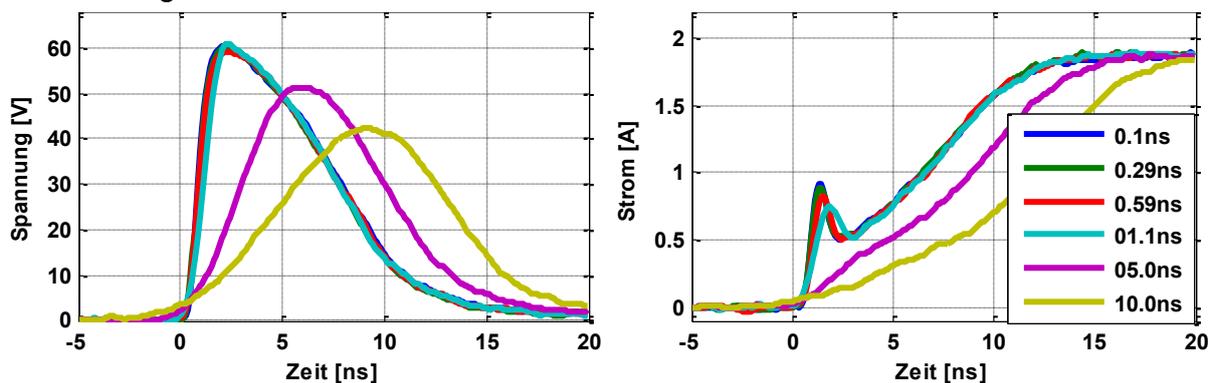


Abbildung 3.24: SMD-Ferrit TDK 120  $\Omega$ , Einfluss der Anstiegszeit einer 100 V TLP-Entladung.

Bei einer Anstiegszeit kleiner als 1,1 ns ist die Kapazität der Platine (ca. 7,5 pF) als eine Stromspitze bemerkbar. Die maximale Spannung ca. 60 V wird von dem Spannungsteiler zwischen dem ohmschen Anteil der SMD-Ferrit-Impedanz  $R_p \approx 100 \Omega$  und der TLP-Impedanz  $Z_{TLP} = 50 \Omega$  vorgegeben. Der berechnete magnetische Fluss  $\Phi$  bei

allen Anstiegszeiten zeigt eine Streuung von ca. 2,5 % um den Mittelwert 430 nWb. Diese Ergebnisse wurden hintereinander an dem SMD-Ferrit aufgenommen und bestätigen, dass die magnetischen Feldstärken, die durch die Ströme bis 2 A an diesem Bauelement hervorgerufen werden, keine irreversible Änderung der Domänenstruktur bewirken.

Die Degradations- und Hystereseeffekte bei den höheren Stromstärken sind in Abbildung 3.25 anhand einer 500 V TLP-Entladung visualisiert. Eine Anstiegszeit von 10 ns wurde gewählt, um die zeitliche Auflösung zu vergrößern. Für die Untersuchung wurde ein neuer Ferrit verwendet. Bereits bei der zweiten Entladung ist eine deutliche Degradation der Eigenschaften zu erkennen. Der beobachtete Effekt ist reversibel, geringe Amplituden umgekehrter Polarität oder ein Wechselfeld bringen den Ferrit in den Ursprungszustand zurück. Eine NWA-Messung in dem 0 A Arbeitspunkt hat keine signifikante Abweichung zum Frequenzgang in Abbildung 3.21 gezeigt.

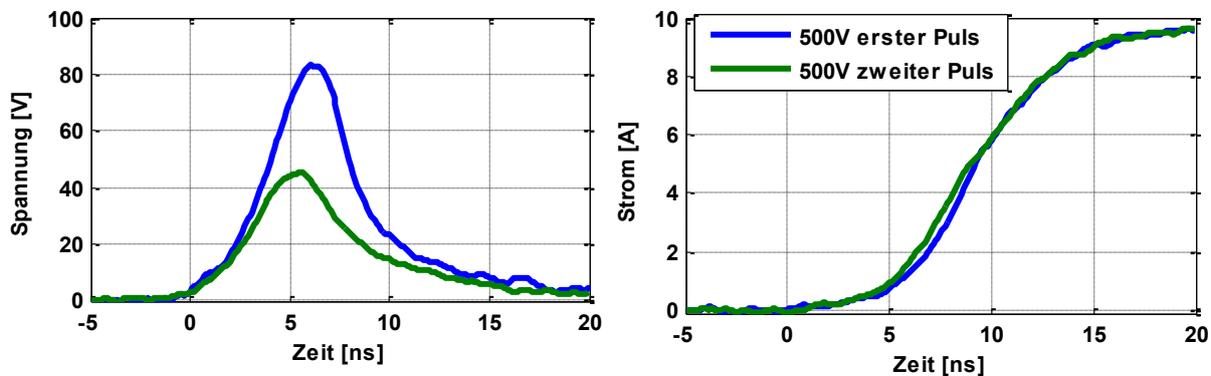


Abbildung 3.25: SMD-Ferrit TDK 120 Ω, Einfluss der Degradation auf das Hochstromverhalten.

Der magnetische Fluss von der ersten Entladung beträgt 500 nWb und passt gut zu der approximierten Kennlinie in Abbildung 3.23. Bei der zweiten Entladung werden nur 330 nWb berechnet.

### Vergleich von Ferriten verschiedener Hersteller

Das verwendete Ferritmaterial und die Verarbeitung zu einem fertigen Bauelement unterscheiden sich von Hersteller zu Hersteller. Beide dieser Punkte haben einen großen Einfluss auf das Verhalten eines Ferrits. Im Folgenden werden die Impedanzverläufe und die  $\Phi/I$ -Kennlinien von einem weiteren SMD-Ferrit (Vishay ILBB-0805 120 Ω) und einem Ringferrit (Würth 74270012 40 Ω) mit dem umfanglich untersuchten SMD-Ferrit von TDK verglichen.

Die Impedanzamplituden der SMD-Bauelementen in Abbildung 3.26 (links) verdeutlichen, dass der Nennwert des Ferrits bei 100 MHz keine Auskunft zum Verhalten bei anderen Frequenzen gibt. Insbesondere sind die größeren Unterschiede unterhalb von 100 MHz zu beobachten. Die Wicklung des Ringferrits besteht nur aus einem durchgesteckten Draht, dementsprechend ist der Wicklungswiderstand (Impedanz bei Frequenzen  $\leq 20$  kHz) im Vergleich zu den SMD-Ferriten vernachlässigbar klein. Zusätz-

lich ist die Strukturkapazität, aufgrund des fehlenden Gehäuses mit metallischen Kontakten, deutlich geringer. Der mit der Kapazität einhergehender Abfall der Impedanz ab ca. 500 MHz, wie bei einer SMD-Ausführung, ist nicht sichtbar.

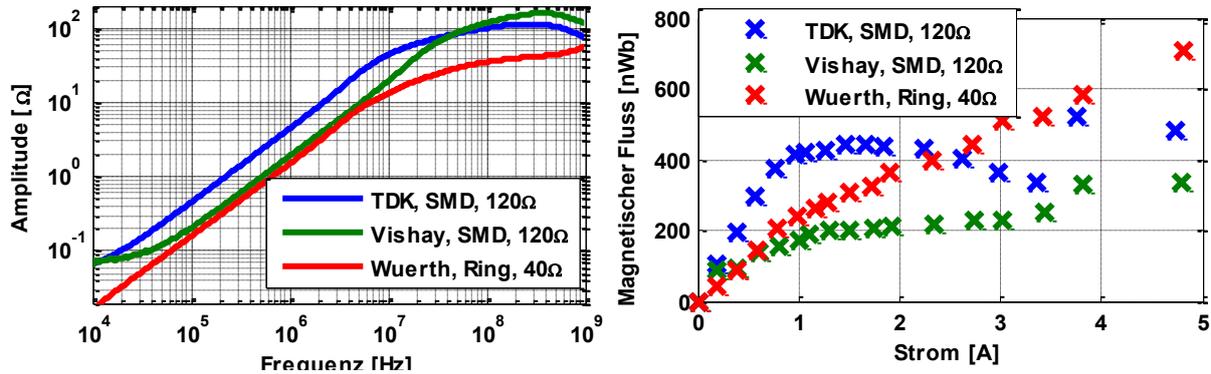


Abbildung 3.26: Vergleich von zwei 120 Ω SMD-Ferriten und einem 40 Ω Ringferrit, Impedanzamplituden (links),  $\Phi/I$ -Kennlinien (rechts).

Abbildung 3.26 (rechts) zeigt das Hochstromverhalten mit ebenfalls deutlichen Differenzen. Ein nichtlineares Verhalten ist an dem Ringferrit kaum sichtbar, die  $\Phi/I$ -Kennlinie weicht nur geringfügig von einem linearen Verhalten ab. Bedingt durch nur eine Wicklung ist die magnetische Feldstärke im Ferrit zu gering, um das Material in Sättigung zu bringen.

Beide SMD-Ferrite haben Sprünge in der  $\Phi/I$ -Kennlinie. Diese sind mit den irreversiblen Wandverschiebungen in dem Ferrit-Material zu begründen. Die Reproduzierbarkeit ist nur bis ca. 2 A gegeben. Die bereits bei der Impedanzanalyse festgestellten Unterschiede in der Induktivität werden nochmals bestätigt.

### Verifikation mit TLP-Entladung

Im Folgenden wird das hergeleitete und parametrisierte Simulationsmodell des SMD-Ferrits mit gemessenen TLP-Entladungen verifiziert. Abbildung 3.27 zeigt die Ergebnisse bei 100 V Ladespannung und 1,1 ns Anstiegszeit. Zugleich erfolgt der Vergleich zwischen einem linearen und einem nichtlinearen Ferrit-Modell. Das lineare Modell wurde mit den Ergebnissen der Impedanzanalyse in Abbildung 3.22 parametrisiert.

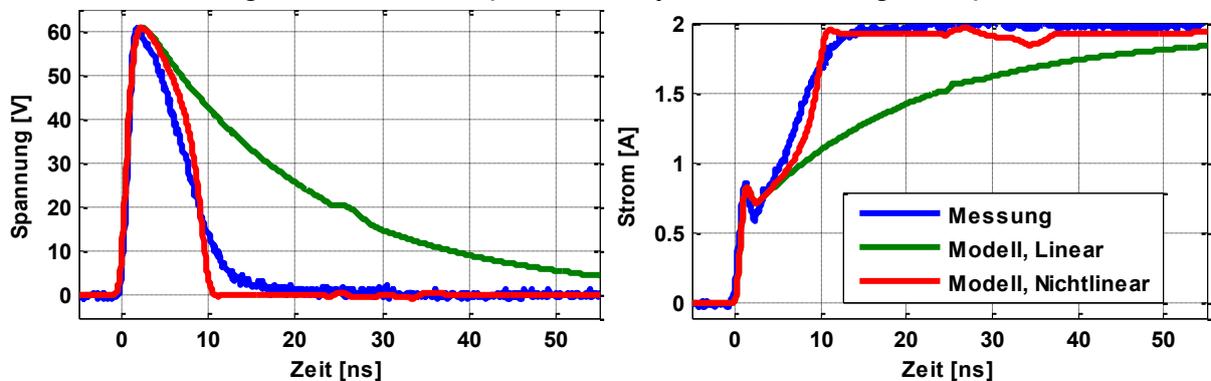


Abbildung 3.27: SMD-Ferrit TDK 120 Ω, Simulation und Messung bei einer 100 V / 1,1 ns TLP-Entladung.

Das lineare Modell kann die Messergebnisse nicht wiedergeben, Auch das nichtlineare Modell kann den Übergang in den quasistatischen Zustand nicht exakt nachbilden. Diese Ungenauigkeit resultiert aus den Vereinfachungen bei der Modellierung von den dissipativen Eigenschaften. Dessen ungeachtet wird eine erhebliche Verbesserung im Vergleich zu einem linearen Modell erreicht.

Wie Abbildung 3.24 gezeigt hat, kann eine Änderung der Anstiegszeit zu großen Unterschieden führen. Das nichtlineare Modell ist in einem breiten Frequenzbereich gültig und bildet das Verhalten bei langsameren Vorgängen ebenfalls präzise ab (vgl. Abbildung 3.28). Die Einschränkung beim Übergang in den quasistatischen Zustand bleibt allerdings erhalten.

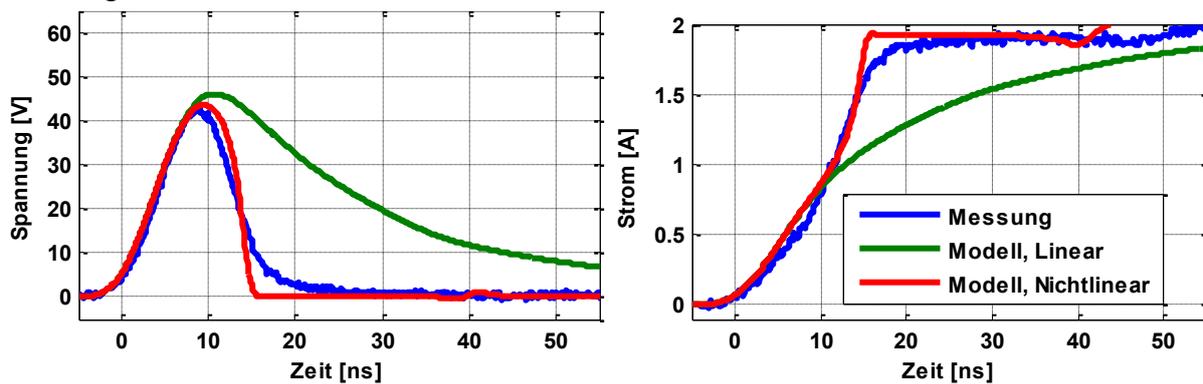


Abbildung 3.28: SMD-Ferrit TDK 120  $\Omega$ , Simulation und Messung bei einer 100 V / 10 ns TLP-Entladung.

### 3.2.6 Zusammenfassung und Diskussion

Ferrite werden insbesondere in der SMD-Bauform zur Unterdrückung der schmalbandigen Störungen auf PCBs eingesetzt. Es sind dissipative, weichmagnetische Werkstoffe, die in einem magnetischen Wechselfeld ausgeprägte Wirkverluste aufweisen. Real- und Imaginärteil von der komplexen Permeabilität haben eine vergleichbare Größenordnung und sind frequenzabhängig in dem ESD-Spektrum. Die nichtlinearen Eigenschaften beruhen auf der bevorzugten Orientierung der magnetischen Dipole in den makroskopischen Domänen. Initial ist die Ausrichtung dieser Weißschen Bezirke gleichverteilt und das Material wirkt nach außen nicht magnetisch. Hohe magnetische Feldstärken können zu einer Vergrößerung von einzelnen Domänen oder zu einer sprunghaften Drehung der magnetischen Dipole innerhalb eines Bezirks führen. Die Folge daraus ist eine Abnahme der komplexen Permeabilität.

In einer theoretischen Analyse wurde gezeigt, dass die weichmagnetischen, dissipativen Eigenschaften der Ferrite mit einem Parallel-Ersatzschaltbild in einem großen Frequenzbereich abgebildet werden können. Erst oberhalb der gyromagnetischen Grenzfrequenz kommt es zu einer Abweichung, die aber bei SMD-Ferriten durch die parasitäre Gehäusekapazität maskiert wird. Der Vorteil des hier gezeigten Simulationsmo-

dells ist, dass die komplexe Impedanz nur unter einer Verwendung von frequenzkonstanten Bauelementen nachgebildet wird. Das Simulationsmodell wurde mit den Impedanzmessungen verifiziert.

Die Nichtlinearität der einzelnen Bauelemente des Simulationsmodells bei einer Überlagerung mit einem DC-Strom ist unsymmetrisch ausgeprägt. Nur die Induktivität zeigt eine ausgeprägte Stromabhängigkeit.

Die Hochstrom- $\Phi/I$ -Kennlinie weist ab 2 A Sprünge auf. Die Hysterese und die remanente Induktion werden sichtbar. Das Verhalten ist jedoch reversibel, es wurde keine permanente Degradation festgestellt. ESD ist meist ein Einzelereignis. Diese Eigenschaft erlaubt es, die Hysterese in dem Simulationsmodell zu vernachlässigen. Die nichtlineare Induktivität wurde mit der gemessenen  $\Phi/I$ -Kennlinie parametrisiert. Die Simulationsergebnisse bilden das gemessene Hochstromverhalten gut ab. Eine leichte Abweichung entsteht aufgrund der Vernachlässigung der nichtlinearen dissipativen Eigenschaften.

Es wurde gezeigt, dass die Ausprägung von nichtlinearen Eigenschaften bei Betriebsbedingungen und bei ESD unterschiedlich ist. Wird eine Untersuchung bei Betriebsbedingungen angestrebt, sollten die Ergebnisse der Impedanzanalyse in verschiedenen Arbeitspunkten zu einer Parametrisierung herangezogen werden.

Aufbauend auf den vorgestellten Ergebnissen, kann die Hochstromcharakterisierung durch eine Erfassung der nichtlinearen Wirkverluste in einem Ferrit ergänzt werden. Hierzu sind weitere Datenverarbeitungsschritte und Algorithmen notwendig. Der konstante Widerstand im Simulationsmodell wird zu einer nichtlinearen  $U/I$ -Kennlinie (Stromabhängiger Leitwert).

---

## 4 Spannungsselektive Schutzelemente

In diesem Kapitel wird auf die Eigenschaften der spannungsselektiven Schutzelemente eingegangen. Während eine Nichtlinearität der frequenzselektiven Schutzelemente sich eher negativ auf das ESD-Verhalten auswirkt, ist eine entsprechend nichtlineare I/U-Kennlinie eine gewollte, für den Schutz essentielle Eigenschaft. Dabei erfasst die I/U-Kennlinie die Wirkung nur partiell. Insbesondere das Einschaltverhalten während einer ESD kann von dynamischen, meist ebenfalls nichtlinearen Prozessen geprägt sein.

Im Folgenden werden die Vielschicht-Varistoren, Silizium-Lawinendioden und Snapback-behaftete Schutzelemente untersucht. Die Ursachen des Einschaltverhaltens und der nichtlinearen Eigenschaften werden erläutert. Zum Teil wird auf die späteren Charakterisierungsergebnisse vorgegriffen, um gezielt die beobachteten Effekte zu erklären. Nachfolgend werden einige ausgewählte publizierte Modellierungsansätze analysiert und die notwendigen Ergänzungen zur Aufstellung eigener Modelle abgeleitet. Im letzten Schritt wird ein Bauelement der jeweiligen Gruppe unter Verwendung der Methoden aus Kapitel 2 charakterisiert. Die Ergebnisse werden zur Modellparametrierung herangezogen.

### 4.1 Vielschicht-Varistoren

Ein Varistor ist ein nichtlinearer spannungsabhängiger Widerstand. Der Name ist aus dem englischen Begriff "Variable Resistor" abgeleitet. Für eine häufig verwendete Klasse von Varistoren sind auch die Bezeichnungen Voltage Dependent Resistor (VDR) oder auch Metall-Oxid Varistor (MOV) geläufig. Die Spannungsabhängigkeit der MOV wird mit einer halbleitenden Siliziumkarbid- (SiC) oder Zinkoxid- (ZnO) Keramik realisiert, wobei ZnO aufgrund des kleineren differentiellen Widerstands mehr Verbreitung findet [94]. Die Varistoren kommen ursprünglich aus der Energietechnik und werden dort in Block-, Scheiben- und Rohrbauf orm hergestellt und eingesetzt. Vielschicht-Varistoren in einer SMD-Bauf orm (engl. Multi-Layer Varistor: MLV) werden seit einiger Zeit auch als Schutzelemente vor einer ESD und einer transienten Überspannung anderen Ursprungs angeboten.

Das quasistatische nichtlineare Verhalten eines MLV ist identisch zu anderen Varistoren. Die bekannte Varistorgleichung [79] kann ebenfalls angewandt werden.

$$I_{\text{MLV}} = 1A \cdot \left( \frac{U_{\text{MLV}}}{U_{1A}} \right)^n \quad 4.1$$

Der Übergang aus einem sperrenden in einen leitenden Zustand ist von dynamischen Prozessen begleitet, die nicht nur auf die spannungsabhängige Kapazität zurückzuführen sind. Ausgeprägte Einschalt effekte in Form einer Spannungsüberhöhung werden in den ersten Nanosekunden beobachtet [10]. Einige vergleichbaren Effekte unter einer Belastung mit rechteckigen Pulsen wurden bereits bei den Varistoren aus der

Energietechnik festgestellt [48], [49], [98], [99]. Die Autoren von [48], [98], [99], haben auch eine Theorie zu der physikalischen Herkunft des beobachteten Phänomens vorgestellt. Diese wird im Abschnitt Einschalteneffekte vorgestellt.

#### 4.1.1 Aufbau

Für ESD-Schutz sind insbesondere die Vielschicht-Varistoren in einer SMD-Ausführung interessant. Der Aufbau entspricht weitestgehend dem eines MLCC (Abschnitt 3.1.1), mit dem Unterschied, dass eine ZnO-Keramik anstelle des Dielektrikums zum Einsatz kommt [100]. Abbildung 4.1 veranschaulicht die Struktur.

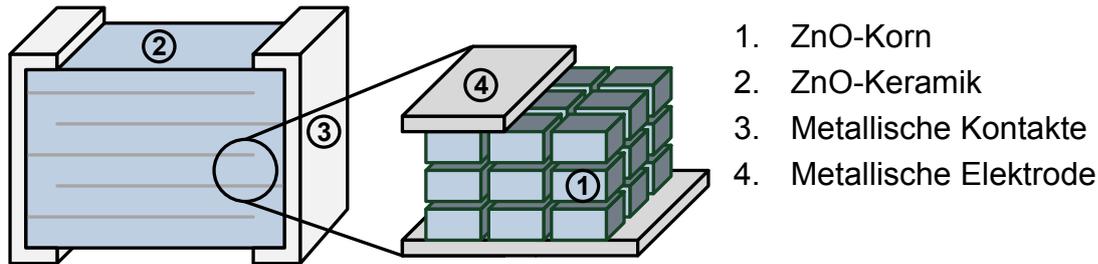


Abbildung 4.1: Aufbau eines Vielschicht-Varistors [100].

Zwischen zwei metallischen Elektroden befindet sich eine Schicht aus einer Varistor-Keramik. Diese ihrerseits besteht aus einer Vielzahl der Mikrovaristoren in einer Parallel- und Reihenanzordnung. Das elektrische Verhalten wird über die Anordnungen der Mikrovaristoren festgelegt. Die mittlere Anzahl in Reihe geschalteter Mikrovaristoren in einer Schicht bestimmt die Durchbruchspannung. Es sind ganze Vielfache der Höhe der Potentialbarriere möglich. Abbildung 4.2 (rechts) zeigt exemplarisch ein Histogramm zur Variation der Durchbruchspannung bestimmt an 200 ZnO-Mikrovaristoren [98]. Der statistische Mittelwert beträgt ca. 3,5 V. Diese Eigenschaft bietet eine Eingriffsmöglichkeit bei der Auslegung eines MLV. Die Flächen der Metallelektroden und die zusätzlichen Schichten erhöhen die Anzahl der parallelverschalteten Mikrovaristoren. Diese Konstruktionsweise wirkt sich positiv auf das Stoßstromabsorptionsvermögen, bzw. das Energieaufnahmevermögen des MLV aus. Im Gegenzug nimmt die Kapazität proportional zu der aufgespannten Fläche zu.

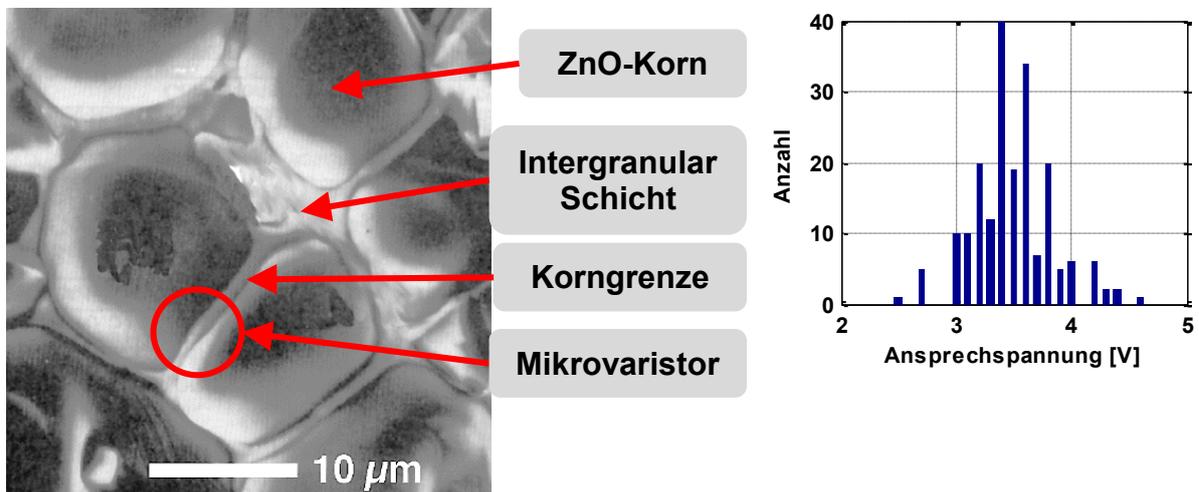
Der Einsatz als ESD-Schutzelement wird von den geringen Herstellungskosten, der flexibler Dimensionierung und dem hohen Energieaufnahmevermögen begünstigt. Vor allem MLCC-Hersteller können ihre Prozesse mit relativ wenig Aufwand auf die MLV anpassen [100]. Aufgrund seiner Struktur zeigt ein MLV nur eine geringe Temperaturabhängigkeit.

#### ZnO-Keramik

Während der Herstellung wird ZnO als die Hauptkomponente (ca. 90 %) mit zahlreichen weiteren Dotierelementen bzw. Additiven verfeinert. Das Sinterverhalten, die Mikrostruktur und die elektrischen Eigenschaften werden damit gezielt manipuliert. Ein

umfassender Überblick über die Varistorherstellung mit dem Sintervorgang und der anschließenden Abkühlphase wird in [95] und [96] gegeben.

Die innere Struktur der ZnO-Keramik ist in Abbildung 4.2 (links) gezeigt. Es besteht aus einzelnen ZnO-Körnern mit einem Durchmesser von ca. 1-100  $\mu\text{m}$  [78], [79]. Während der Herstellung wird in jedem Korn ein starkes Gefälle der Elektronenkonzentration zwischen dem Korninnere und dem Kornrand erreicht. Das Korninnere weist einen geringen spezifischen Widerstand in einem Bereich von 0,3-1  $\Omega\text{cm}$  auf [94]. Der im Mittel 0,2  $\mu\text{m}$  breite Kornrand ist aufgrund des Elektronenmangels elektrisch isolierend (spezifischer Widerstand 1-1000  $\text{G}\Omega\text{cm}$ ). Die Verringerung der Leitfähigkeit wird in dem Bereich der Kornränder durch eine Zugabe der Dotierstoffe, die als Elektronenfallen bzw. Akzeptoren wirken, verstärkt [78]. Zwei aneinandergrenzende Körner formen eine Korngrenze, auch als Mikrovaristor bezeichnet. Dazwischen befindet sich zwar eine Intergranular-Schicht, diese ist aber aufgrund der Stärke im Bereich einiger Nanometer gegenüber dem Kornrand zu vernachlässigen [97].



**Abbildung 4.2: Innere Struktur einer ZnO-Keramik [80] (links), Histogramm der gemessenen Ansprechspannung an 200 Mikrovaristoren [98].**

Es wurden verschiedene Ansätze verfolgt, um die Leitungsmechanismen in einem Varistor zu erklären. Eine Übersicht wird in [95] und [96] gegeben. Allen ist gemeinsam, dass die nichtlineare elektrische Leitfähigkeit ein Korngrenzenphänomen ist.

Die Leitungsmechanismen an einem Mikrovaristor werden mit dem Energiebandschema beschrieben. Abbildung 4.3 (oben) veranschaulicht die drei Bereiche eines Mikrovaristors zunächst unabhängig voneinander. Die Korngrenze (stark p-dotiert) besitzt ein deutlich niedrigeres Fermienergielevel  $W_{\text{FKG}}$  als die ZnO-Körner  $W_{\text{FK}}$  (stark n-dotiert). Im Bereich der Korngrenze werden nach der Kontaktierung die schwach gebundenen Elektronen aus den n-dotierten ZnO-Körnern durch die Akzeptor-Störstellen (Löcher) eingefangen. Es wird eine negative Flächenladung  $Q_{\text{I}}$  aufgebaut. Auf beiden Seiten der Korngrenze bildet sich eine Raumladungszone aus. Die negative Flächenladung der Korngrenze wird somit durch die ionisierten, positiv geladenen Donatoren



Paare. Unter der Einwirkung des elektrischen Feldes diffundieren die, im Valenzband erzeugten, positiv geladenen Minoritätsladungsträger (Löcher) zurück zu der Korngrenze. Dort werden diese zunächst eingefangen, anschließend folgt eine Rekombination mit den Elektronen. In dem Durchbruch- und Hochstrombereich ist somit an der Korngrenze neben der negativen Elektronenladung auch eine positive Löcherladung vorhanden. Die daraus resultierende Reduktion der Gesamtladung verringert die Barrierehöhe  $W_B$ . Der einsetzende Rückkopplungsmechanismus begünstigt eine schnelle Zunahme des Stromes.

Das Löcher-Rekombinationsmodell erklärt eine Vielfalt der experimentellen Beobachtungen: die charakteristische Streuung der Durchbruchspannung pro Korngrenze, die hohen Werte für den Nichtlinearitätskoeffizient  $n$  in Gl. 4.1, die an den Korngrenzen beobachtete Elektrolumineszenz und das dynamische Verhalten der ZnO-Varistoren unter einer Belastung mit steilen Pulsen [79], [94], [96].

### **Einschalteffekte**

Bei Belastung eines MLV mit schnellen Transienten wie einer ESD-Entladung tritt eine Spannungsüberhöhung während des Übergangs von dem nichtleitenden in den leitenden Zustand auf (vgl. (Abbildung 1.12)). Diese dauert einige Zehnen Nanosekunden und kann wesentlich höher als die quasistatische Klemmspannung des Schutzelementes sein. Die Ursache für dieses dynamische Verhalten beruht auf den Leitungsmechanismen in dem Durchbruchbereich entsprechend dem Löcher-Rekombinationsmodell. Die Korngrenzenladung, insbesondere der Anteil der Löcher, kann einer sehr schnellen Spannungsänderung nur mit einer Verzögerung folgen. Der Abbau von der Potentialbarriere  $W_B$  durch die Löcher nimmt einige Nanosekunden in Anspruch. Je größer die anliegende Spannung ist, desto größer ist auch der Einfluss der Löcher. Das gemessene Verhalten konnte qualitativ mit den Simulationsmodellen unter Verwendung des Löcher-Rekombinationsmodell reproduziert werden [94], [96]. Im Frequenzbereich erklärt das Modell auch die, in [98] beobachtete, Kapazitätsabnahme bzw. sogar den Vorzeichenwechsel und den Übergang zu einem induktiven Verhalten. Die Zusammensetzung von der Varistor-Keramik und der Herstellungsprozess haben einen entscheidenden Einfluss auf die Ausdehnung der Raumladungszone und die Ladungsverteilung in der Korngrenze. Damit wird die Spannungsüberhöhung maßgebend beeinflusst. Diese Eigenschaft erklärt die experimentellen Ergebnisse mit den MLVs verschiedener Hersteller.

### **Kapazität**

Die Gesamtkapazität eines MLV ist eine Zusammensetzung aus den mikroskopischen und makroskopischen Effekten:

- **Makroskopische Kapazität**, bedingt durch den Schichtaufbau entspricht die MLV-Struktur einem MLCC. Die Strukturkapazität (vgl. Gl. 3.1) der Anordnung

wird über die dielektrischen Eigenschaften der ZnO-Keramik erhöht. In [97] wurde die relative Permittivität experimentell ermittelt. Die Kapazitätsmessungen an einer Parallelplatten-Anordnung entsprechend Abbildung 4.4 mit einer ZnO-Keramik als das Dielektrikum haben die Werte für  $\epsilon_r$  zwischen 1000 und 1600 ergeben. Diese Werte sind sehr hoch in einem Vergleich zu der relativen Permittivität des reinen ZnO ( $\epsilon_r$  8 bis 10) und der Additiven ( $\epsilon_r$  16 bis 25).

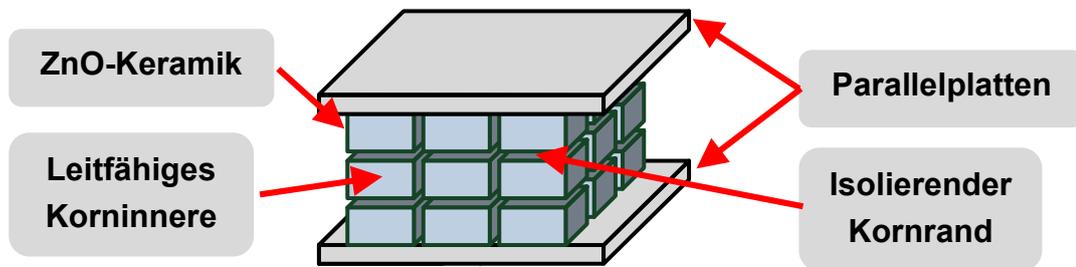


Abbildung 4.4: Makroskopische Kapazität.

Zum Teil kann diese Diskrepanz mithilfe der Mikrostruktur der Varistor-Keramik mit einem gut leitenden Korninneren und einem isolierenden Kornrand erklärt werden. Anschaulich beschrieben, werden die Parallelplatten der Messanordnung durch das leitfähige Korninnere näher zu einander gebracht. In den mikroskopischen Aufnahmen liegt das Verhältnis zwischen dem Korninneren und dem Kornrand bei ca. 1000. Diese reduzierte Dicke der Messanordnung resultiert unmittelbar in einer Zunahme der Kapazität, bzw. der berechneten relativen Permittivität [97]. Zum anderen wird die Raumladungspolarisation zur relativen Permittivität beitragen, allerdings nur bei tiefen Frequenzen (vgl. Abschnitt 3.2.2). Im Frequenzbereich bis 1 GHz werden die Effekte der Orientierungspolarisation auch in der ZnO-Keramik stärker ausgeprägt sein.

- **Mikroskopische Kapazität**, in den Raumladungszonen einer ZnO-Korngrenze entsprechend Abbildung 4.3 bildet sich je eine Sperrschichtkapazität. Diese sind in Reihe verschaltet, wobei die eine in Sperrrichtung und die andere in Durchlassrichtung betrieben ist [98]. Die Sperrschichtkapazitäten tragen zu der Gesamtkapazität eines MLV bei.

In [79] und [98] wurden Kapazitätsmessungen an ZnO-Varistoren aus der Energietechnik in einzelnen Frequenz- und Vorspannungsbetriebspunkten vorgestellt. Für hohe Frequenzen findet eine leichte Kapazitätsabnahme mit wachsender DC-Vorspannung statt. Bei tiefen Frequenzen zeigt die Messung zuerst eine leichte Zunahme der Kapazität. Im Bereich der Durchbruchspannung sind ein rapider Abfall und ein Vorzeichenwechsel zu verzeichnen. Die negativen Kapazitätswerte kommen aufgrund der positiven Löcherladung, entsprechend dem Löcher-Rekombinationsmodell, zustande.

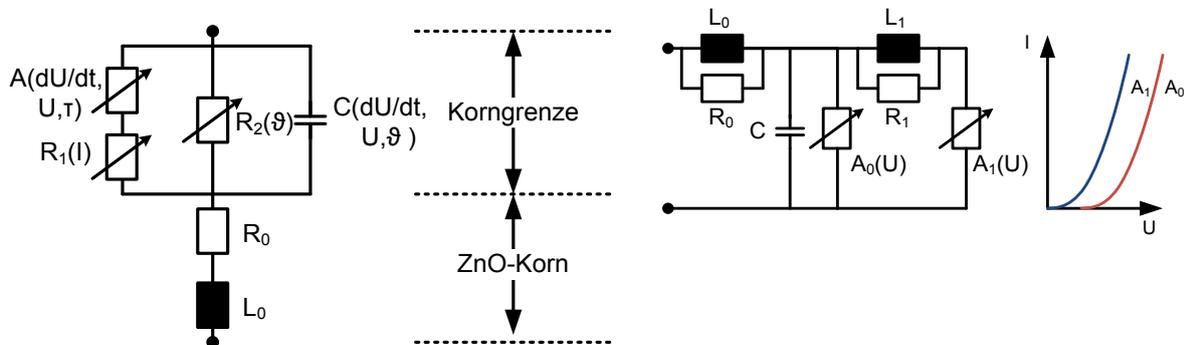
Die gesamte nichtlineare Kapazität eines MLV ergibt sich aus einer Überlagerung der beschriebenen Effekte, die ihrerseits in einer starken Relation zu der Zusammensetzung der Varistor-Keramik und dem Herstellungsprozess stehen.

## Fehlermechanismen

Eine große Herausforderung bei der Entwicklung von Varistoren ist die Verminderung der Langzeitdegradation. Diese kann verschiedene Erscheinungsbilder annehmen. Wobei typischerweise der Anstieg des Leckstromes gemeint ist. Dieser kann an einem Varistor nach der Belastung mit einigen Pulsen, einer DC- oder AC-Spannung auftreten [12], [96], [98]. Der Effekt wird sowohl der Korngrenze als auch der Intergranularschicht (Additive) zugeschrieben. Eine konsistente Beschreibung wird durch die starke Abhängigkeit von der Zusammensetzung und dem Herstellprozess erschwert [94], [96]. Es wird zwischen stabilen und instabilen Keramiken unterschieden. Die instabile Degradation wird von einem Anstieg des Leckstromes bei einer gleichbleibenden Spannung begleitet. Dies kann bereits bei normalen Betriebsbedingungen zu einer Erhitzung des Varistors und einer thermischen Zerstörung führen. Stabile Keramiken zeigen ein umgekehrtes Verhalten, die I/U-Kennlinie verschiebt sich zu den größeren Spannungen.

### 4.1.2 Modellierung

ZnO wurde zuerst für die Überspannungsableiter in HV-Anlagen verwendet. Entsprechend beziehen sich die ersten Veröffentlichungen zur Modellierung auf die spezifischen Anforderungen seitens dieses Einsatzgebiets. Die Autoren in [48] leiten ein Modell aus den physikalischen Eigenschaften eines Mikrovaristors ab. Abbildung 4.5 (links) veranschaulicht die vorgestellte Aufteilung in das lineare Korninnere und die nichtlineare Korngrenze.



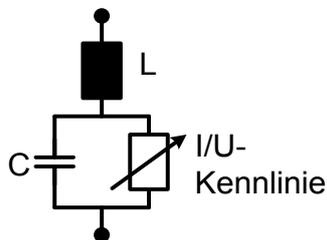
**Abbildung 4.5: Simulationsmodelle der ZnO-Überspannungsableiter: physikalischer Ansatz (links) [48], verhaltensbasierter Ansatz (rechts) [49].**

Das nichtlineare Einschaltelement  $A(U, dU/dt, \tau)$  ist eine Funktion der Spannung  $U$ , der Spannungssteilheit  $dU/dt$  und der Zeitkonstanten  $\tau$  zum Erreichen des Gleichgewichts aus Löchern und Elektronen in der Korngrenze. Die Kapazität einer Korngrenze  $C(U, dU/dt, \vartheta)$  ist von der Spannung  $U$ , der Spannungssteilheit  $dU/dt$  und der Temperatur  $\vartheta$  abhängig. Die Spannungssteilheit ist als das frequenzabhängige Verhalten zu interpretieren. Der nichtlineare Widerstand  $R_1(I)$  bildet zusammen mit dem leitfähigen

Korninneren  $R_0$  die I/U-Kennlinie in den Durchbruch- und Hochstrombereichen. Die Temperatur  $\vartheta$  hat eine Auswirkung auf den Leckstrom  $R(\vartheta)$ .

Der Übergang von einem Mikrovaristor auf ein Gefüge aus einer Reihen- und Parallelschaltung erfolgt durch eine Anpassung der einzelnen Werte. Eine gute Übereinstimmung zwischen der Messung und der Simulation konnte gezeigt werden.

Eine vereinfachte Verhaltensbeschreibung mit dem Schwerpunkt auf das Einschalt- und Hochstromverhalten wurde in [49] vorgestellt. Abbildung 4.5 (rechts) zeigt das Modell. Eine Spannungsüberhöhung wird erreicht, indem zwei parallelverschaltete I/U-Kennlinien  $A_0(U)$  und  $A_1(U)$  über eine lineare Induktivität  $L_1$  entkoppelt werden. Während bei schnellen Transienten die I/U-Kennlinie  $A_0(U)$  das Verhalten bestimmt, entspricht die Kennlinie  $A_1(U)$  dem quasistatischen Zustand. Die Widerstände  $R_0$  und  $R_1$  erhöhen die numerische Stabilität. Der Wert  $L_0$  ist die Anschlussinduktivität. Dieser Ansatz entfernt sich aber deutlich von der physikalischen Struktur eines ZnO-Varistors. Ein verallgemeinertes, verhaltensbasiertes Konzept für spannungsselektive Schutzelemente in SMD-Gehäuse wurde in [27] vorgestellt. Die Autoren setzen das Modell aus einem linearen frequenzabhängigen Anteil und einer nichtlinearen I/U-Kennlinie zusammen. Die Parametrierung erfolgt mit Messdaten. Die frequenzabhängige Impedanz wird mit einer LC-Reihenschaltung aus konzentrierten Bauelementen realisiert und repräsentiert alle parasitären Einflüsse. Die I/U-Kennlinie ist in Form einer Tabelle hinterlegt. Das Einschaltverhalten wird vernachlässigt. Das LC-Glied ist bei kleinen Spannungen ungedämpft und kann unerwünschte Schwingungen begünstigen.



**Abbildung 4.6: Allgemeines, verhaltensbasiertes Simulationsmodell für ein ESD-Schutzelement [27].**

Eine Verfeinerung der Methode in [27] mit einem stärkeren Bezug zu dem physikalischen Aufbau und einer Nachbildung der Spannungsüberhöhung wurde in [51], [52] und [118] vorgestellt. Diese Veröffentlichungen sind im Zusammenhang mit der vorliegenden Arbeit entstanden. Das entwickelte Modell ist in Abbildung 4.7 gezeigt.

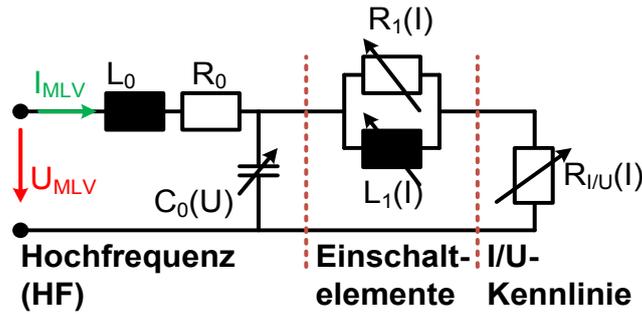


Abbildung 4.7: Simulationsmodell eines Vielschicht-Varistors.

Die Impedanz eines MLV wird über die Gehäuseeigenschaften und die ZnO-Keramik bestimmt. Die im inneren leitfähigen ZnO-Körner und die metallischen Kontakte tragen zu den ohmschen Verlusten und der Induktivität bei. Beide Größen sind in dem Vor-durchbruchbereich linear und werden mit  $R_0$  und  $L_0$  zusammengefasst. Die Kapazität  $C_0(U)$  ist eine Überlagerung von mikro- und makroskopischen Effekten, zusätzlich liefert das Gehäuse einen Beitrag. Ein Polynom zweiten Grades kann die Spannungsabhängigkeit mit guter Genauigkeit nachbilden.

$$C_0(U) = C_0 + C_1 \cdot U + C_2 \cdot U^2 \quad 4.2$$

In dem Durchbruchbereich wird bei einigen Frequenzen ein induktives Verhalten beobachtet. In Anlehnung an den Ansatz in [49] wird eine RL-Parallelschaltung verwendet. Die Ansprechspannung einzelner Mikrovaristoren unterliegt nach Abbildung 4.2 (rechts) einer Streuung. Vor allem im Durchbruchbereich sollte die Anzahl der aktiven Mikrovaristoren proportional zu dem Stromfluss sein. Aufgrund der Parallelschaltung der einzelnen Strompfade in einem Varistor (vgl. Abbildung 4.1) sollten die Werte der Einschalt-elemente umgekehrt proportional zu dem gesamten Stromfluss sein. Im Hochstrombereich sind alle Mikrovaristoren aktiv und die Werte von  $R_1$  und  $L_1$  sollten in einem Minimum konvergieren. Es werden die folgenden Ausdrücke für die Einschalt-elemente verwendet:

$$R_1(I) = \frac{1}{c_{R1} \cdot I + 1/R_{1,Max}} + R_{1,Min} \quad 4.3$$

$$L_1(I) = \frac{1}{c_{L1} \cdot I + 1/L_{1,Max}} + L_{1,Min}$$

Wobei  $c_{R1}$ ,  $c_{L2}$  die Proportionalitätsfaktoren sind. Die Konstanten  $R_{1,Max}$ ,  $L_{1,Max}$ ,  $R_{1,Min}$  und  $L_{1,Min}$  sind die maximalen bzw. minimalen Werte der beiden Funktionen.

Die quasistatische I/U-Kennlinie im Durchbruchbereich wird von den Korngrenzen bestimmt. Der spannungsabhängige Stromfluss wird über die Varistorgleichung [79] beschrieben.

$$I_{MLV} = 1A \cdot \left( \frac{U_{MLV}}{U_{1A}} \right)^n \quad 4.4$$

Dabei ist  $n$  der Nichtlinearitätskoeffizient und  $U_{1A}$  eine Spannung, die bei einem Stromfluss von 1 A am Varistor anliegt. Eine punktsymmetrische I/U-Kennlinie wird mit einem ganzzahligen, ungeraden Exponenten erreicht. Im Hochstrombereich nimmt der Spannungsabfall an dem Korninneren  $R_0$  zu. Die Reihenschaltung gibt die gesamte statische Kennlinie an:

$$U_{MLV}(I_{MLV}) = U_{1A} \cdot (I_{MLV}/1A)^{\frac{1}{n}} + R_0 \cdot I_{MLV} \quad 4.5$$

Es ist zu erkennen, dass der Widerstand  $R_0$  besonders beim Hochstromverhalten einen Einfluss hat.

### 4.1.3 Charakterisierung und Parametrierung

Die entwickelten Methoden werden auf einen Epcos MLV (CT0603K14G [45]) angewandt. Abbildung 4.8 zeigt die Impedanz in verschiedenen Arbeitspunkten.

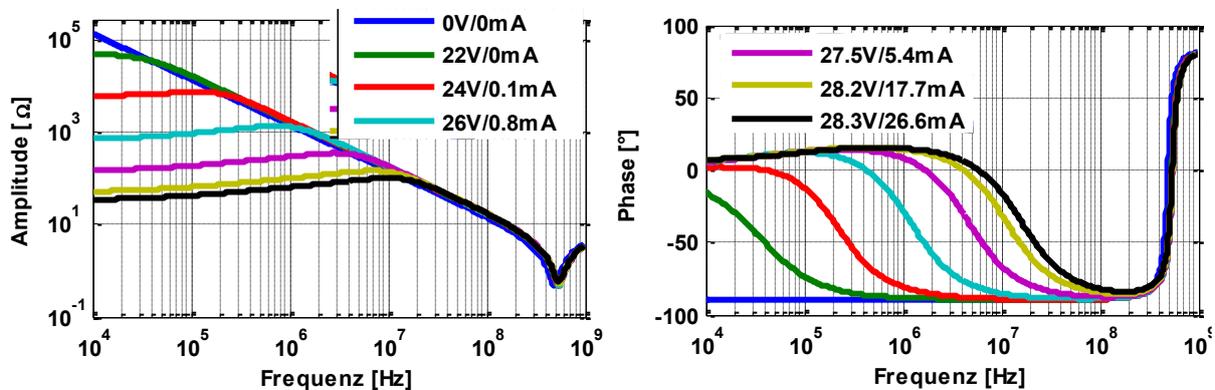


Abbildung 4.8: MLV Epcos CT0603K14G, Betrag und Phase der frequenzabhängigen Impedanz in verschiedenen Arbeitspunkten.

Bei kleinen DC-Vorspannungen wird der MLV in dem Vordurchbruchbereich betrieben, die Impedanz entspricht einem MLCC und weist den charakteristischen Resonanzpunkt auf. Ab 22 V DC-Vorspannung beginnen die Korngrenzen zu leiten und der MLV geht in den Durchbruchbereich über. Der Stromfluss nimmt zu, und eine kontinuierliche Abnahme der Impedanzamplitude bei den tiefen Frequenzen ist zu beobachten. Dieses Verhalten entspricht der nichtlinearen I/U-Kennlinie. Ab ca. 25 V DC-Vorspannung ist ein weiterer Effekt zu beobachten, eine leichte Überhöhung der Amplitude in dem Bereich zwischen 10 kHz und der kapazitiven Grenzfrequenz tritt auf. Der positive Phasenwinkel in diesem Bereich deutet ein induktives Verhalten an. Das Maximum befindet sich bei einigen MHz. Diese Impedanzverläufe bilden ein Schlüsselement für das Simulationsmodell nach Abbildung 4.7.

Das Ergebnis veranschaulicht die Herkunft der negativen Kapazität, die in [98] beobachtet wurde. Dabei haben die Messungen nur an einigen wenigen, diskreten Frequenzen bis in den Megahertzbereich stattgefunden. Wie in Abbildung 4.8 dargestellt,

findet in diesem Frequenzbereich bei DC-Vorspannung ein Phasenwechsel bzw. Vorzeichenwechsel statt. Unter der Annahme eines kapazitiven Verhaltens werden negative Werte berechnet.

Abbildung 4.9 vergleicht exemplarisch die gemessene und die approximierte Impedanz für zwei Arbeitspunkte. Die 0 V Messung kann mit einer hohen Genauigkeit von dem Modell approximiert werden. Bei einer 31 V DC-Vorspannung liegt das Maximum der Impedanzüberhöhung bei 10 MHz, dieser Wert ergibt sich als die Resonanzstelle zwischen der Kapazität  $C_0$  und dem induktiven Anteil  $L_1$  von dem Einschaltelement. Das RL-Einschaltelement ist eine Vereinfachung. Dementsprechend bleibt zwischen der Messung und der Approximation eine Abweichung bestehen.

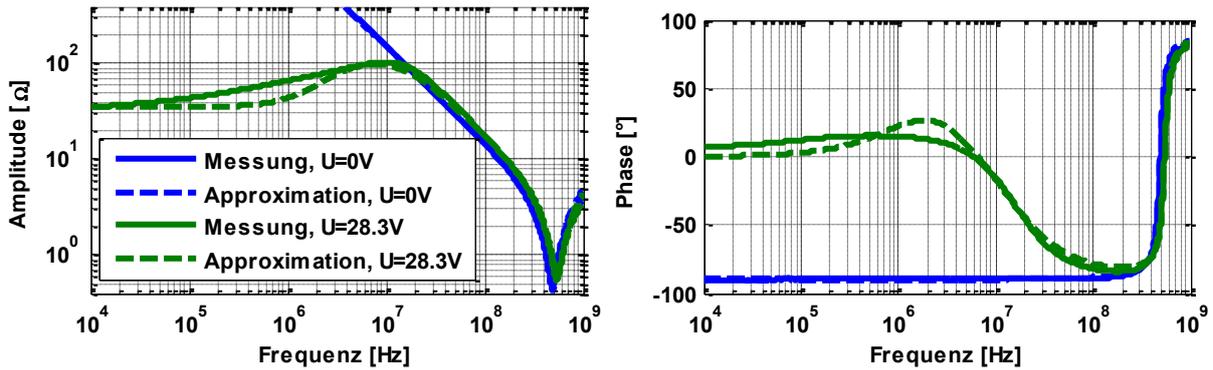


Abbildung 4.9: MLV Epcos CT0603K14G, gemessene und approximierte Impedanz.

Die Modellparameter in Abhängigkeit der MLV-Spannung sind in Abbildung 4.10 gezeigt.

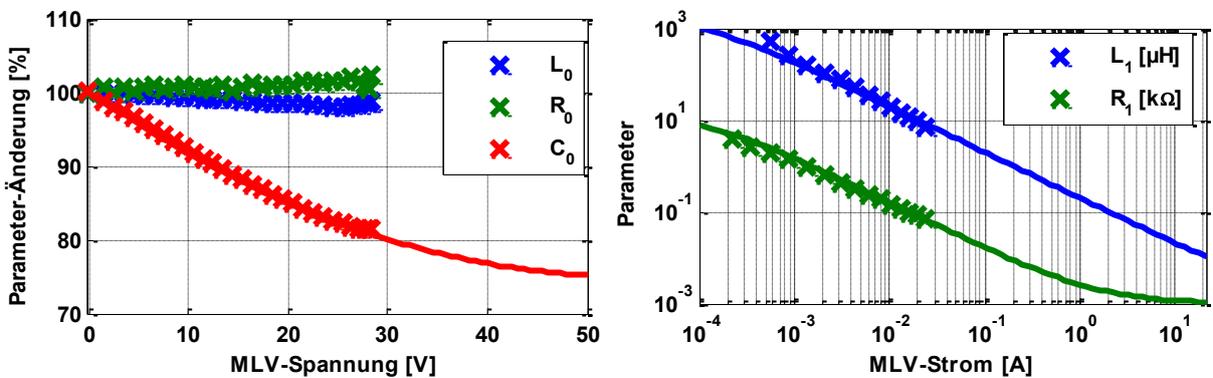


Abbildung 4.10: MLV Epcos CT0603K14G, Modellparameter.  
 Normierung auf:  $C_0 = 104$  pF;  $L_0 = 1$  nH;  $R_0 = 440$  m $\Omega$  (links).  
 Einschaltelemente als Funktion des DC-Stromes (rechts).

Das lineare Verhalten von  $L_0$  und  $R_0$  ist konform zu den physikalischen Vorgängen. Wie erwartet, ist die Kapazität  $C_0$  spannungsabhängig. Der Nominalwert von 104 pF fällt bei der 27 V Durchbruchspannung auf ca. 80 % ab. Der weitere Verlauf ist nicht eindeutig. Approximation mit einem Polynom zweiten Grades zeigt gute Ergebnisse. Die drastische Änderung in dem Verlauf der Einschaltelemente  $L_1$  und  $R_1$  ist ein eindeutiges Indiz auf die stromabhängige Anzahl von aktiven Mikrovaristoren. Bis 0,5 mA

(~25 V DC-Vorspannung) ist die Impedanzüberhöhung nicht sichtbar und die Parameterwerte können nicht bestimmt werden. Bei ESD sind Ströme bis 30 A zu erwarten, alle Mikrovaristoren sind dann aktiv und die Werte konstant. Die Approximation mit Gl. 4.3 zeigt eine gute Übereinstimmung mit den Messergebnissen.

Das Ergebnis der TLP-Charakterisierung ist in Abbildung 4.11 dargestellt. Die I/U-Kennlinie kann mit einer hohen Genauigkeit approximiert werden. Der Wert von dem Widerstand  $R_0$  weicht mit 400 m $\Omega$  nur um 9 % von den Ergebnissen der Impedanzmessung ab.

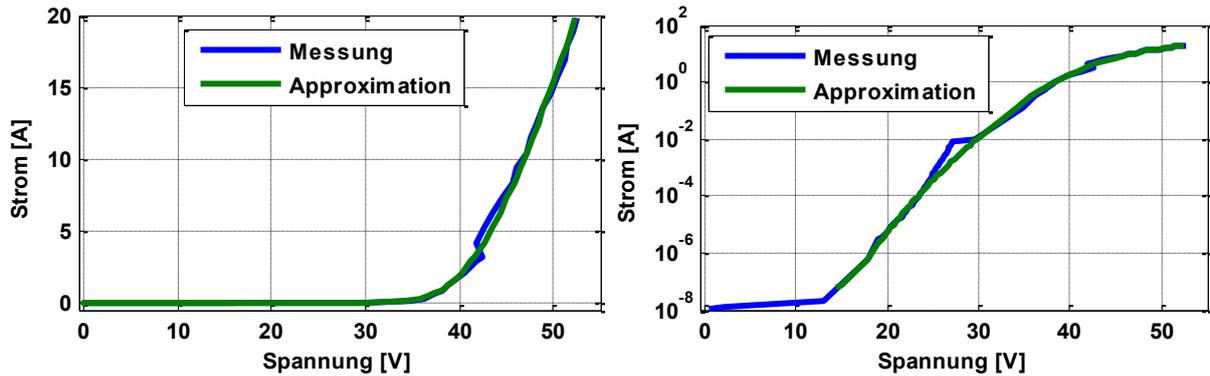


Abbildung 4.11: MLV Epcos CT0603K14G, I/U-Kennlinie lineare Strom-Achse (links), logarithmische Strom-Achse (rechts).

Entsprechend dem Zusammenhang in Abbildung 1.13 ist die vorliegende Kombination aus der 27 V Durchbruchspannung und der 104 pF Nominalkapazität für eine 1 kV IEC-ESD grenzwertig. Die erste Stromspitze einer 1 kV ESD wird das Schutzelement nicht zum Durchbruch bringen, somit wird das Verhalten bei ESD beeinflusst.

Eine leichte Degradation in Form einer positiven Verschiebung der Durchbruchspannung um 0,5 V wurde nach eintausend TLP-Entladungen festgestellt. Dies entspricht einer Änderung von weniger als 2 %. Damit gehört der MLV zu der Varistor-Gruppe mit stabilen Keramiken [94]. Eine signifikante Veränderung der Impedanz in dem Vordurchbruch wurde nicht festgestellt. Insbesondere die Kapazität ist gleichgeblieben.

Abbildung 4.12 vergleicht die gemessenen Ströme und Spannungen bei verschiedenen Anstiegszeiten für eine 100 V TLP-Entladung.

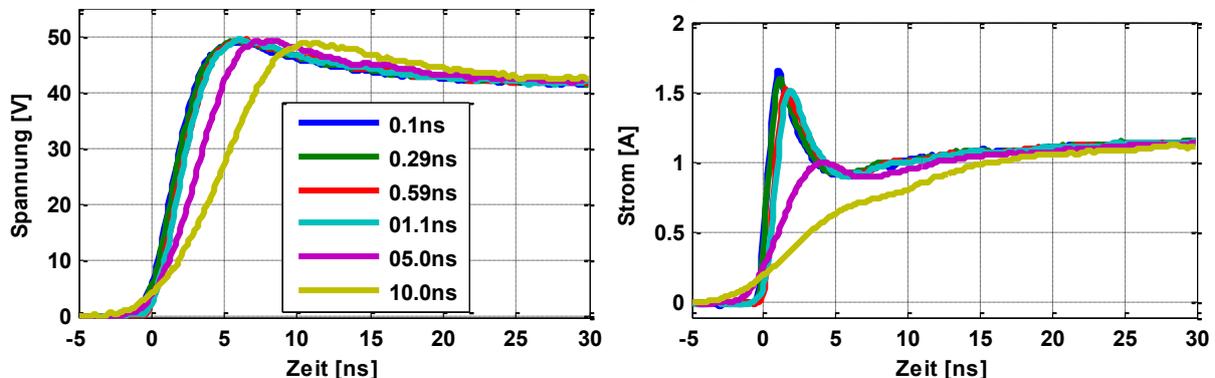


Abbildung 4.12: MLV Epcos CT0603K14G, Einfluss der Anstiegszeit einer 100 V TLP-Entladung.

Bei den geringen Anstiegszeiten äußert sich die relativ große Kapazität des MLV in Form einer Stromspitze. Die Spannungsüberhöhung tritt unabhängig von der Anstiegszeit auf. Eine Simulation der Impedanz in diesem Arbeitspunkt zeigt ein Maximum der Impedanzüberhöhung bei ca. 40 MHz. Gemäß Tabelle 2.2 liegt für eine 10 ns Anstiegszeit die Grenzfrequenz bei ca. 32 MHz, somit kann eine Anregung des relevanten Bereichs weiterhin stattfinden.

Abbildung 4.13 stellt die Simulationsergebnisse einer 1000 V TLP-Entladung einer Messung gegenüber. Zusätzlich zu dem vorgestellten Modell wurde ein Referenzmodell entsprechend Abbildung 4.6 aufgeführt, das die Einschalt Effekte nicht berücksichtigt. Eine kapazitive Stromspitze ist bei dieser TLP-Ladespannung nicht mehr sichtbar. Das Referenzmodell ist nicht in der Lage das Einschaltverhalten von einem MLV korrekt wiederzugeben. Das vorgestellte Modell bildet die Spannungsüberhöhung hinreichend genau nach. Die Abklingzeit beträgt ca. 20 ns.

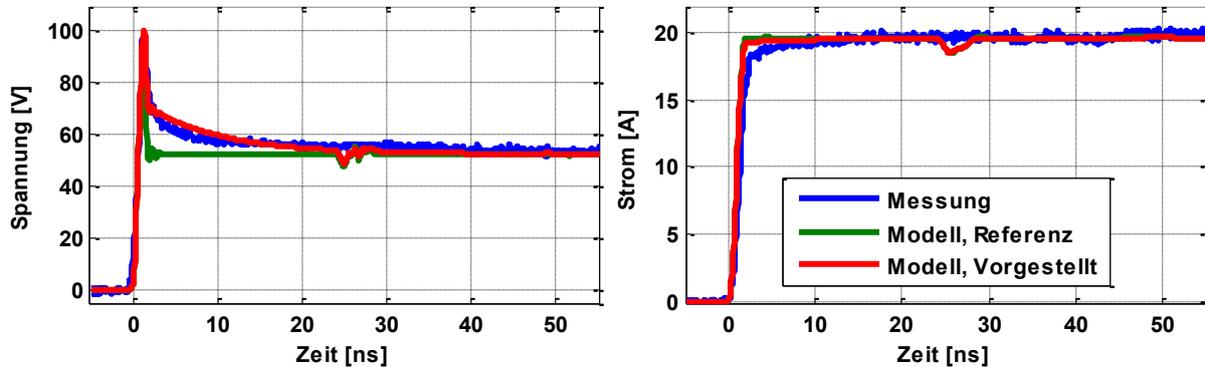


Abbildung 4.13: MLV Epcos CT0603K14G, Simulation und Messung bei einer 1000 V / 1,1 ns TLP-Entladung.

#### 4.1.4 Zusammenfassung und Diskussion

Ein Vielschicht-Varistor kann zum Schutz vor einer ESD und einer transienten Überspannung anderen Ursprungs eingesetzt werden. Der physikalische Aufbau entspricht einem Vielschicht-Keramikkondensator mit einer ZnO-Keramik als das Dielektrikum. Je zwei ZnO-Körner bilden einen Mikrovaristor. Die nichtlineare elektrische Leitfähigkeit und die Einschalt Effekte sind ein Korngrenzenphänomen. Die Ursache der beobachteten Spannungsüberhöhungen bei schnellen Transienten wurde basierend auf dem aktuellen Stand der Forschung erläutert.

Die nichtlineare Kapazität, das Einschaltverhalten und die I/U-Kennlinie wurden charakterisiert. Die abgeleitete Gleichung zur Nachbildung von der I/U-Kennlinie weist nur drei Unbekannte auf. Diese Werte können anhand einer gemessenen Kennlinie einfach bestimmt werden.

Aufbauend auf den Ansätzen aus einigen Veröffentlichungen wurde ein Simulationsmodell abgeleitet, welches zusätzlich zu der nichtlinearen I/U-Kennlinie die Einschalt Effekte nachbildet. Bei Bedarf ist die Nichtlinearität von den Einschalt Elementen ver-

nachlässigbar, stattdessen können die Parameter anhand einer 1000 V TLP-Entladung bestimmt werden. Diese Maßnahme geht auf Kosten von der Modellgenauigkeit bei kleineren Amplituden. Die Parametrierung und die Implementierung werden aber wesentlich vereinfacht.

In Bezug auf die Relation zwischen der Kapazität und der Durchbruchspannung entsprechend Abbildung 1.13 liegt bei dem untersuchten MLV ein Grenzfall vor. Wobei eine höhere Ladespannung die Charakteristik in den sicheren Bereich verschieben wird. Entsprechend ist die Nichtlinearität von diesem Parameter bei einer ESD nicht zu sehen. Für das Verhalten bei normalen Betriebsbedingungen hat die Kapazität eine große Relevanz.

Aufbauend auf den hier vorgestellten Ergebnissen, ist es denkbar, die Einschaltetelemente mit einer rekursiven Methode anhand von den einzelnen TLP-Verläufen zu bestimmen. Diese Vorgehensweise kann es ermöglichen die nichtlinearen Parameter direkt in dem Hochstrombereich zu messen, anstatt die Ergebnisse von einer Impedanzmessung zu extrapolieren.

## 4.2 Silizium-Lawinendioden/TVS-Dioden

Diese Schutzelemente nutzen den Lawineneffekt zur Begrenzung einer transienten Überspannung. Speziell auf den ESD-Schutz abgestimmte Dioden werden unter anderem als TVS-Dioden (Transient-Voltage-Suppressor), Transient Absorption Zener Diode (TAZ-Diode) und Suppressor-Dioden vermarktet. Diese Schutzelemente können sehr steile I/U-Kennlinien aufweisen [9].

### 4.2.1 Aufbau

Eine Silizium-Lawinendiode besteht wie eine Halbleiterdiode aus einem n-dotierten und einem p-dotierten Gebiet (vgl. Abbildung 4.14). Zum ESD-Schutz wird diese in Sperrichtung betrieben. Beim Überschreiten der Durchbruchspannung kommt es zu einem Lawinendurchbruch, und ein steiler Stromanstieg findet statt. Dieser Stromanstieg führt bei einer normalen Halbleiterdiode meist zu einer Zerstörung durch einen dielektrischen Durchbruch. In dieser Eigenschaft unterscheidet sich eine Silizium-Lawinendiode, deren pn-Übergang hohen Sperrströmen standhält. Die Zerstörmechanismen thermischer Natur sind mit der Verlustleistung verknüpft [28]. Meist sind diese Schutzelemente auf mindestens 15 kV IEC-ESD in Kontaktentladungsmodus ausgelegt. Die Fläche des pn-Übergangs, die Dotierung und die Substratleitfähigkeit bestimmen maßgeblich die elektrischen Eigenschaften [102]. Eine hohe Substratleitfähigkeit verkleinert den Bahnwiderstand, der sich bei hohen Strömen besonders bemerkbar macht. Ein größerer Querschnitt des pn-Übergangs steigert das Energieabsorptionsvermögen auf Kosten der größeren Sperrschichtkapazität. Die Breite der Raumla-

ditionszone steuert die Durchbruchspannung. Der Lawinendurchbruch ist ein unidirektionaler Effekt, eine bidirektionale Schutzcharakteristik wird mit einer Anti-Reihenschaltung realisiert.

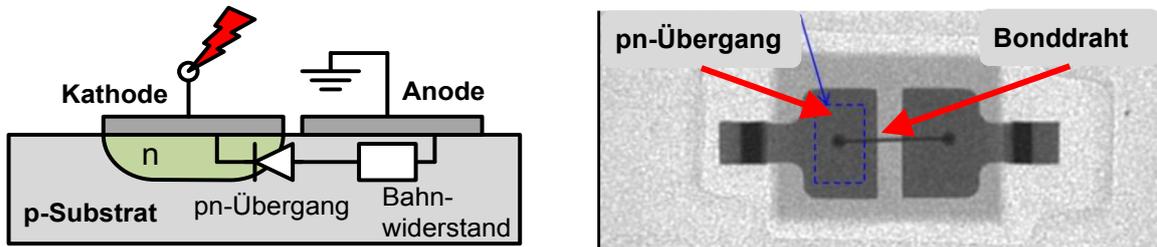


Abbildung 4.14: Unidirektionale TVS-Diode: Schnittbild (links), Röntgenbild in einem SOD-323 Gehäuse [17] (rechts).

Abbildung 4.14 (rechts) zeigt das Röntgenbild einer TVS-Diode [17]. Es ist zu erkennen, dass der eigentliche pn-Übergang nur einen Bruchteil des gesamten Gehäuses einnimmt. Die Energie einer ESD wird in diesem Bereich in Wärme umgesetzt. Die Anode und die Kathode sind im Gehäuse mit einem Bonddraht verbunden.

### Kapazität

Die Gesamtkapazität einer TVS-Diode ist die Summe (Parallelanordnung) der Gehäusikapazität, die aufbaubedingt relativ klein ist, und der Kapazität am pn-Übergang. Die Letztere hat einen nichtlinearen Sperrschicht- und Diffusionsanteil [102]. Die Diffusionskapazität tritt nur bei einem Stromfluss in die Durchlassrichtung in Erscheinung und ist somit bei einer unidirektionalen TVS-Diode zu vernachlässigen. Somit bestimmt die Sperrschichtkapazität das Gesamtverhalten. Die Sperrschicht eines pn-Übergangs kann mit einem Parallelplatten-Kondensator verglichen werden (Abschnitt 3.1). Mit einer ansteigenden Spannung vergrößert sich die Sperrschichtweite, die Fläche des pn-Übergangs bleibt dagegen gleich. Somit nimmt die Kapazität ab. Unter Berücksichtigung, dass der Sperrbetrieb an einer TVS-Diode der positiven Polung entspricht, gilt die folgende Näherung für die Spannungsabhängigkeit einer Sperrschichtkapazität [102]:

$$C_S(U) = \frac{C_{S0}}{\left(1 + \frac{U}{U_{\text{Diff}}}\right)^m} \quad 4.6$$

$C_{S0}$  ist die Null-Kapazität, diese bestimmt sich aus den Technologieparametern und der Fläche des pn-Übergangs.  $U_{\text{Diff}}$  ist die Diffusionsspannung (ca. 0,5-1 V) und  $m$  ist der Kapazitätskoeffizient (ca. 0,3-0,5). Diese Gleichung ist nur für positive Spannungen gültig. Bei einer negativen Spannung im Bereich der Diffusionsspannung liegt eine Polstelle vor. Diese kann mit einer Fallunterscheidung im Simulationsmodell abgefangen werden.

## Einschalteffekte

Die Einschalteffekte an den unidirektionalen TVS-Dioden werden in erster Linie von den parasitären Eigenschaften des Gehäuses bestimmt [17]. Insbesondere der Bonddraht wie in Abbildung 4.14 gezeigt bildet eine Induktivität.

Der Übergang aus dem nichtleitenden in den vollständig leitenden Zustand einer Diode in Durchlassrichtung benötigt eine bestimmte Zeit, auch Transitzeit genannt [36], [102]. Während dieser Phase kann eine transiente Spannungsüberhöhung auftreten. An einer Leistungsdiode ist dieser Effekt unter dem Namen "Forward Recovery" bekannt [50]. Ein ähnliches Verhalten wurde auch an den TVS-Dioden beobachtet, wobei aufgrund der Einschränkung auf den Durchlassbetrieb nur die bidirektionalen TVS-Dioden betroffen sind [5], [13], [14]. Die Spannungsüberhöhung kann mehr als 200 % des quasistatischen Zustandes erreichen, die Abklingzeit liegt bei ca. 80 ns [14]. "Forward Recovery" hat ihren Ursprung in einer unterschiedlichen Beweglichkeit der Majoritäts- und Minoritätsladungsträger. Bei hohen Strömen entsteht ein Überschuss an den Majoritätsladungsträgern. Die Neutralisierung mit den Minoritätsladungsträgern hat eine zeitliche Ausdehnung in der Größenordnung der Transitzeit. Dieser Ausgleichsvorgang äußert sich in einer dynamischen Leitfähigkeitsmodulation des Bahnwiderstands. Dieser klingt von einem anfänglich hohen auf den kleineren, quasistatischen Wert ab.

Besonders die kurze Anstiegszeit und die hohe Amplitude der ersten Stromspitze einer ESD können "Forward Recovery" Effekte an den bidirektionalen TVS-Dioden auslösen [14]. In dieser Arbeit wird nur eine unidirektionale TVS-Diode ausgewertet, aus diesem Grund wird auf die Modellierung verzichtet. Ein möglicher Ansatz ist in [50] gezeigt. Da die Ursache ähnlich wie bei einem Vielschicht-Varistor in einer unterschiedlichen Beweglichkeit der Ladungsträger liegt, wird vermutet, dass der Modellierungsansatz entsprechend Abschnitt 4.1.2 übertragbar ist.

### 4.2.2 Modellierung

Eine universelle Modellierungsmethode des quasistatischen Verhaltens einer TVS-Diode wurde in [24] vorgestellt. Die Durchbruchspannung wird mit einer Reihenschaltung mehrerer Siliziumdioden in Durchlassrichtung (je 0,7 V) eingestellt. Der Bahnwiderstand wird explizit berücksichtigt. Beide Bauelemente sind in vielen Netzwerksimulatoren verfügbar.

In [101] wurde ebenfalls eine Methode zur Modellierung von TVS-Dioden in SPICE vorgestellt. Es wurde das Verhalten in Durchlassrichtung und in Sperrrichtung berücksichtigt. Zunächst wurde nur die Klemmspannung bei Surge-Pulsen nach IEC/EN 61000-4-5 [47] simuliert. Wie in Abbildung 1.11 gezeigt, unterscheiden sich die charakteristischen Eigenschaften dieser Pulse von denen einer ESD. Die Autoren in [17] greifen dieses Simulationsmodell zur Untersuchung von ESD auf.

Der universelle Ansatz zur Modellierung der spannungsselektiven Schutzelemente in [27] (vgl. Abbildung 4.6) ist auf eine TVS-Diode ebenfalls anwendbar. Entsprechend Abschnitt 4.1.2 wird es um den Bahnwiderstand  $R_0$  erweitert. Abbildung 4.15 zeigt das entstandene Modell.

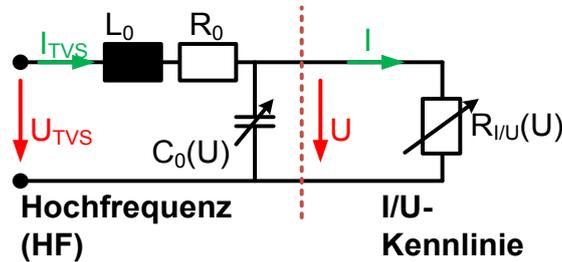


Abbildung 4.15: Simulationsmodell einer TVS-Diode.

Hierbei ist  $R_{I/U}$  die I/U-Kennlinie des pn-Übergangs in Sperrrichtung,  $C_0$  ist die Sperrschichtkapazität,  $R_0$  fasst den Bahnwiderstand und die Verluste in den Gehäusekontakten zusammen,  $L_0$  ist die Induktivität des Bonddrahtes und der Gehäusekontakte. Die I/U-Kennlinie kann mit der folgenden Gleichung modelliert werden, wobei die Sperrrichtung einer positiven Polung entspricht [102]:

$$I = I_{DB} \cdot \exp\left(\frac{U - U_{DB}}{nU_T}\right) \quad 4.7$$

$U_{DB}$  und  $I_{DB}$  sind die Spannung und der Strom im Durchbruch (vgl. Abbildung 1.10),  $n$  ist der Emissionskoeffizient. Die Temperaturspannung  $U_T$  ist proportional zur Temperatur des pn-Übergangs. Diese Größe wird als konstant angenommen und beträgt bei Raumtemperatur ca. 26 mV [102]. Das Einsetzen des Parameters  $I_{DB}$  in den Exponenten zeigt die Mehrdeutigkeit dieses Ausdrucks:

$$I = 1A \cdot \exp\left(\frac{U - \overbrace{(U_{DB} - \log(I_{DB}/1A) \cdot n \cdot U_T)}^{=U_{1A}}}{n \cdot U_T}\right) \quad 4.8$$

Eine und dieselbe I/U-Kennlinien kann mit den unterschiedlichen Wertepaaren ( $U_{DB}$ ,  $I_{DB}$ ) realisiert werden. Wird der Ausdruck entsprechend Gl. 4.8 zu einem einzelnen Parameter  $U_{1A}$  zusammengefasst, entsteht eine eindeutige mathematische Beschreibung. Ein weiterer Vorteil dieser Beschreibungsform ist die einfache Ablesbarkeit des Parameters  $U_{1A}$  auf einer gemessenen I/U-Kennlinie. Dieser Wert entspricht der Klemmspannung bei 1 A (vgl. Abbildung 1.10). Der Emissionskoeffizient definiert die Steilheit der Kennlinie in dem Durchbruchbereich und sollte ca. 1-2 betragen [102]. In Abbildung 4.15 ist zu erkennen, dass in einem statischen Zustand der Strom  $I$  durch den pn-Übergang gleich dem gesamten Strom  $I_{TVS}$  ist. In diesem Fall, führt eine Reihenschaltung aus Gl. 4.8 und den ohmschen Verlusten  $R_0$  zu dem folgenden Ausdruck für die gesamte I/U-Kennlinie:

$$U_{TVS} = \log(I_{TVS}/1A) \cdot n \cdot U_T + U_{1A} + R_0 \cdot I_{TVS} \quad 4.9$$

Wie beschrieben, kann der pn-Übergang während einer Entladung sich erwärmen. Der Einfluss der Temperatur auf das Verhalten einer Diode wird in Gl. 4.7 und Gl. 4.9 mit der Temperaturspannung  $U_T$  berücksichtigt. Es ist zu erkennen, dass im Falle einer Erwärmung bei einem gleichbleibenden Stromfluss durch die Diode die Klemmspannung ansteigen wird. Die Autoren in [13] zeigen eine Möglichkeit diesen Effekt in Simulation zu berücksichtigen. Hierzu wird der Strom durch das Bauelement  $I_{TVS}$  mit einem thermischen Kondensator integriert. Es wird von einer adiabaten Erwärmung ausgegangen. Die Spannung an diesem Kondensator ist proportional zu dem Temperaturanstieg bei einer ESD. Die Verknüpfung der elektrischen und thermischen Domänen erfolgt mit gesteuerten Quellen. Der pn-Übergang einer TVS-Diode ist relativ groß, dadurch wird die Erwärmung verlangsamt und der thermische Einfluss auf das elektrische Verhalten ist zu vernachlässigen.

Die frequenzabhängige Impedanz einer TVS-Diode im Vordurchbruchbereich wird maßgeblich über die Sperrschichtkapazität  $C_0$ , den Widerstand  $R_0$  und die Induktivität  $L_0$  bestimmt. Die Spannungsabhängigkeit von  $C_0$  wird nach Gl. 4.6 modelliert.

### 4.2.3 Charakterisierung und Parametrierung

Das Untersuchungsobjekt ist eine unidirektionale TVS-Diode (NXP PESD5V0L1UL). Nach dem Datenblatt [103] liegt die Kapazität bei maximal 30 pF und die Durchbruchspannung in einem Bereich von 6,4-7,2 V. Die TVS-Diode weist eine hohe Eigensicherheit auf und soll einer 26 kV IEC-ESD im Kontaktentladungsmodus standhalten können.

Abbildung 4.16 stellt die gemessene Impedanz in verschiedenen Arbeitspunkten dar. Die höchste gewählte DC-Vorspannung des NWA beträgt 11 V, dabei liegt an der TVS-Diode eine Spannung von nur 7,2 V an.

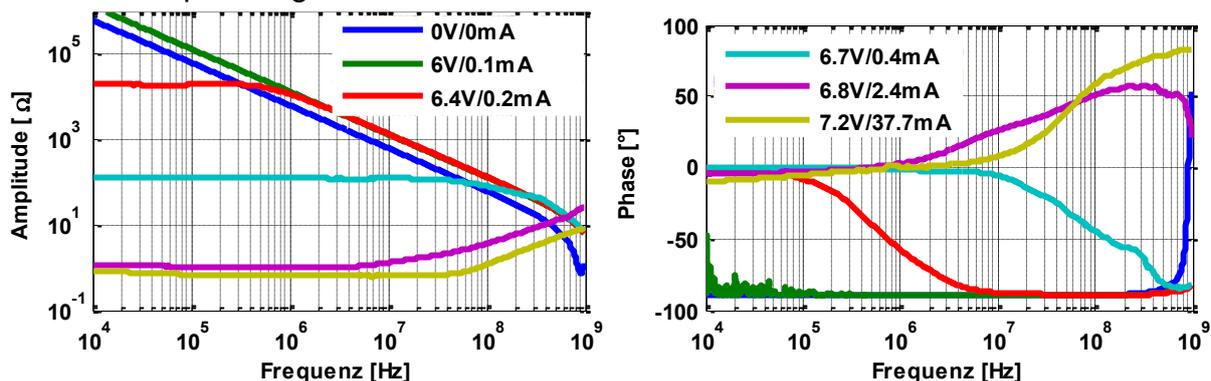


Abbildung 4.16: TVS-Diode NXP PESD5V0L1UL, Betrag und Phase der frequenzabhängigen Impedanz in verschiedenen Arbeitspunkten.

Bei einer DC-Spannung unterhalb von 6 V sperrt die TVS-Diode und das Verhalten ist vorwiegend kapazitiv. Ohne einer Überlagerung mit der DC-Vorspannung liegt der Resonanzpunkt bei 900 MHz und 620 m $\Omega$ . Mit der steigenden DC-Vorspannung bleibt das kapazitive Verhalten erstmal erhalten. Die Sperrschichtkapazität nimmt jedoch ab

und bewirkt eine Verschiebung der Resonanzfrequenz in einen Bereich oberhalb von 1 GHz. Das Ablesen der Induktivität und des Bahnwiderstands ist nicht mehr möglich. Der Durchbruch ereignet sich in einem Bereich von 6-7 V. Wie erwartet, tritt eine Impedanzüberhöhung nicht auf. Dieses Verhalten deutet darauf hin, dass die Einschalt-effekte unter einer Belastung mit schnellen Transienten nicht auftreten werden.

Bei einer DC-Spannung im Bereich von 7,2 V ist das Verhalten bis 100 MHz rein ohmsch. Der differentielle Widerstand beträgt 650 m $\Omega$ . Dieser Wert stimmt gut mit den 620 m $\Omega$  im Resonanzpunkt der 0 V Messung überein. Ab 100 MHz ist die Induktivität des Bonddrahtes und der Gehäusekontakte sichtbar. Trotz des optischen Eindrucks, beträgt die Induktivitätsänderung bei 7,2 V weniger als 10 % gegenüber dem Initialwert 1,25 nH bei der 0 V DC-Spannung. Diese Streuung ist auf das Messrauschen und die Begrenzung des Messbereichs auf 1 GHz zurückzuführen. Die Annahme der konstanten Modellparameter  $L_0$  und  $R_0$  wird mit diesem Ergebnis bestätigt.

Das Modell nach Abbildung 4.15 gibt die Impedanz in allen Arbeitspunkten präzise wieder. Abbildung 4.17 veranschaulicht exemplarisch die Approximation in den Arbeitspunkten 0 V und 6,7 V.

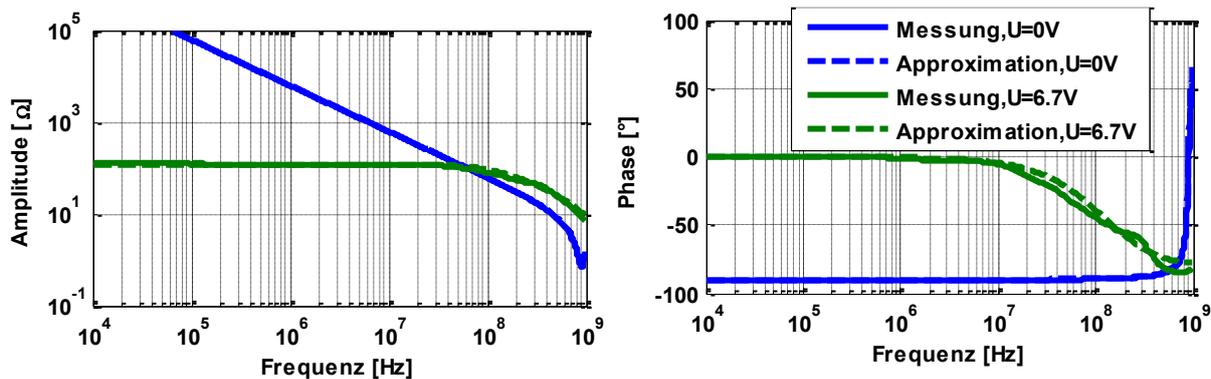


Abbildung 4.17: TVS-Diode NXP PESD5V0L1UL, gemessene und approximierte Impedanz.

Abbildung 4.18 stellt die Spannungsabhängigkeit der Sperrschichtkapazität und die Approximation mit Gl. 4.6 dar.

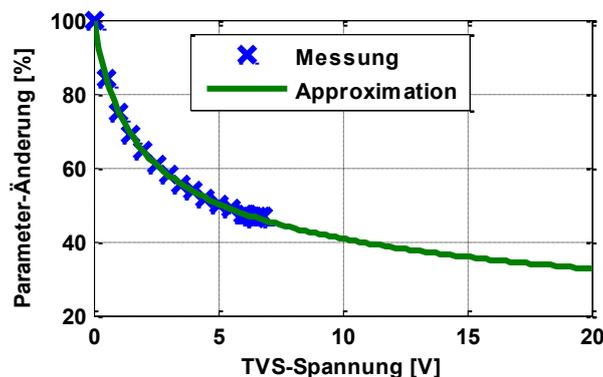


Abbildung 4.18: TVS-Diode NXP PESD5V0L1UL, spannungsabhängige Kapazität.

Normierung auf:  $C_0 = 25,2$  pF.

Der gemessene Nominalwert von 25,2 pF stimmt gut mit der Angabe im Datenblatt [103] überein. Die Kennlinie wird bis 20 V extrapoliert. Bereits bei 5 V liegen nur noch

50 % des Nominalwertes an. Wenn die Kapazität eine geringfügige Tiefpasswirkung auf ein Nutzsignal ausüben soll, kann es kritisch werden. Unter Berücksichtigung des Zusammenhangs der Durchbruchspannung und der Kapazität in Abbildung 1.13, ist der Einfluss der Kapazität auf das Einschaltverhalten bei der vorliegenden TVS-Diode nicht zu erwarten. Theoretisch können bei der vorliegenden Durchbruchspannung (ca. 6,8 V) Werte bis ca. 500 pF für ESD-Analysen vernachlässigt werden.

Abbildung 4.19 zeigt die I/U-Kennlinie als das Ergebnis der TLP-Charakterisierung. Wie erwartet ist der Durchbruchbereich sehr schmal. Nach der Überschreitung der Durchbruchspannung (ca. 6,8 V) findet ein abrupter Übergang in den Hochstrombereich statt. Das Modell bildet das Verhalten gut nach. Nur bei einem Strom unterhalb von ca. 100  $\mu\text{A}$  treten einige Ungenauigkeiten auf. Diese Unschärfe hat jedoch keinen Einfluss auf das ESD-Verhalten. Der approximierte differentielle Widerstand beträgt ca. 556 m $\Omega$ , Dieser Wert weicht nur um 10 % von den Ergebnissen der Impedanzanalyse ab. Das Simulationsmodell wird mit dem Ergebnis der I/U-Kennlinie parametrisiert.

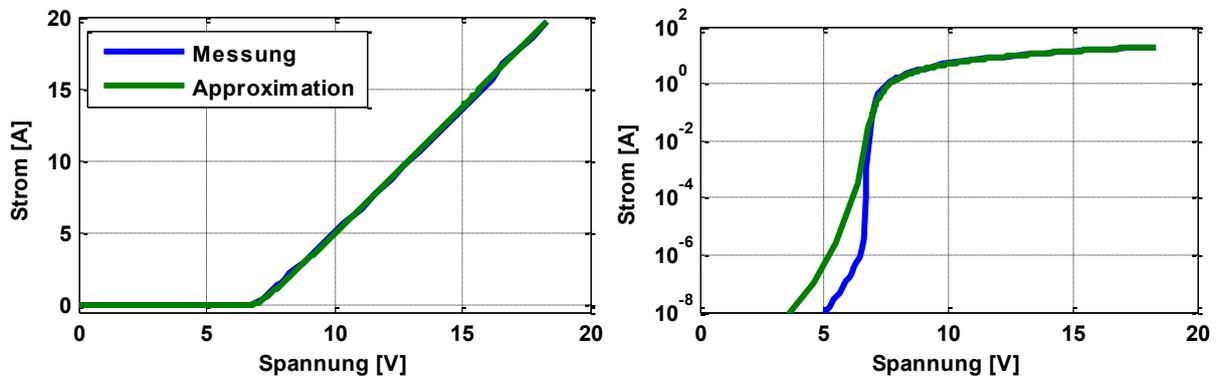


Abbildung 4.19: TVS-Diode NXP PESD5V0L1UL, I/U-Kennlinie lineare Strom-Achse (links), logarithmische Strom-Achse (rechts).

Eine Beschädigung der TVS-Diode wurde im Charakterisierungsbereich nicht beobachtet. Dieses Messergebnis steht im Einklang mit der im Datenblatt angegebenen hohen Eigensicherheit von 26 kV IEC-ESD. Die Degradationsuntersuchung mit eintausend 1000 V TLP-Entladungen hat keine Veränderung der Eigenschaften hervorgerufen.

In den TLP-Messungen wurden keine Einschalteffekte an der TVS-Diode beobachtet. Auch eine Variation von der Anstiegszeit führt nur zu einem induktiven Spannungspk bei den steileren Flanken (vgl. Abbildung 4.20). Wie erwartet, tritt der kapazitive Strompeak auch bei kleinen Anstiegszeiten nicht auf. Diese Eigenschaft ist durch die niedrige Durchbruchspannung in der Kombination mit einer kleinen Kapazität zu erklären.

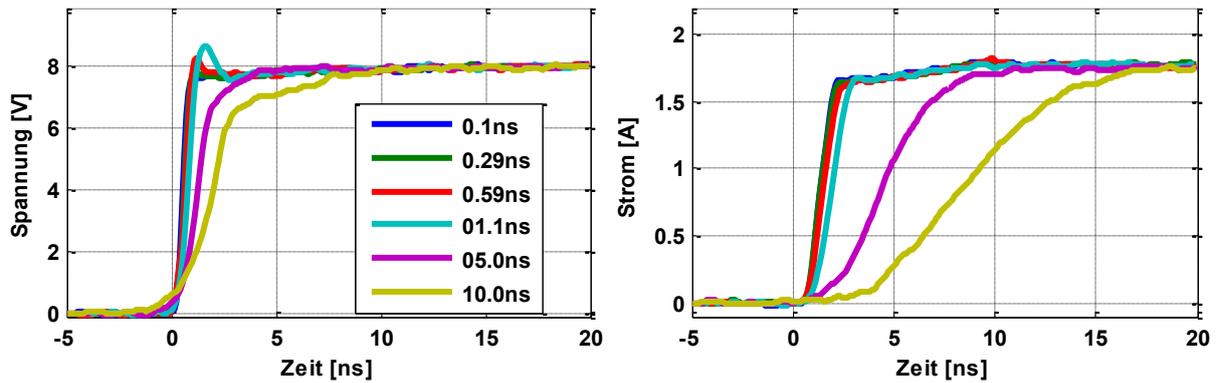


Abbildung 4.20: TVS-Diode NXP PESD5V0L1UL, Einfluss der Anstiegszeit einer 100 V TLP-Entladung.

Abbildung 4.21 ist eine Gegenüberstellung der Simulations- und Messergebnisse bei einer 1000 V TLP-Entladung. Es sind keine Einschalteneffekte zu sehen. Auch bei höheren TLP-Ladespannungen tritt an der TVS-Diode nur ein induktiver Spannungsspeak auf.

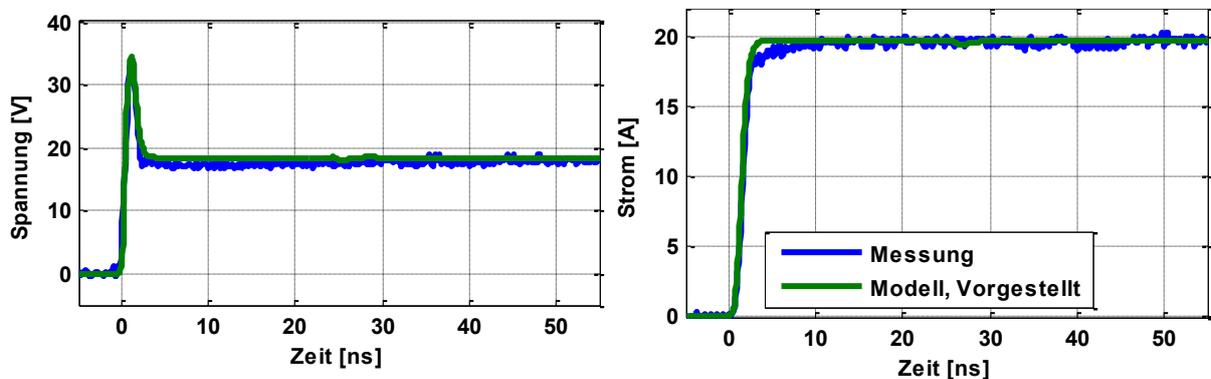


Abbildung 4.21: TVS-Diode NXP PESD5V0L1UL, Simulation und Messung bei einer 1000 V / 1,1 ns TLP-Entladung.

Unter Belastung mit einer 1000 V TLP-Entladung absorbiert das Schutzelement ca. 70  $\mu\text{J}$  Energie. Dabei kommt es zu einer Erwärmung des pn-Übergangs und die Klemmspannung nimmt von ca. 18 V bei 20 ns auf ca. 19 V bei 200 ns zu. Die Temperatur des pn-Übergangs wird in Gl. 4.9 mit der Temperaturspannung berücksichtigt. Das Einsetzen der beiden Werte liefert einen Anstieg der Temperaturspannung von ursprünglichen 26 mV auf 112 mV. Bei einer 19 kV ESD werden in der TVS-Diode ebenfalls ca. 70  $\mu\text{J}$  umgesetzt, somit wird die Zerstörgrenze von 26 kV entsprechend Datenblattangabe [103] nicht überschritten.

#### 4.2.4 Zusammenfassung und Diskussion

Die TVS-Diode ist eine speziell auf die ESD-Anforderungen abgestimmte Lawinendiode. Die gewünschte Charakteristik wird durch eine Anpassung des pn-Übergangs, der Dotierung und der Substratleitfähigkeit erreicht.

Die Charakterisierung hat keine unerwarteten Effekte aufgezeigt. Die entwickelten Methoden konnten ohne weitere Anpassungen angewandt werden. Die Korrelation der

Impedanzanalyse und der TLP-Messung wurde mit dem Bahnwiderstand und der Durchbruchspannung validiert. Diese Parameter sind entscheidend für das ESD-Verhalten.

Zur Modellierung der I/U-Kennlinie wurde eine Gleichung vorgestellt. Diese entfernt sich geringfügig von dem physikalischen Modell eines pn-Übergangs. Der Vorteil einer guten Interpretierbarkeit kommt aber dazu. Die Parameter der I/U-Kennlinie sind aus den Messergebnissen einfach abzulesen und in einigen wenigen Schritten nachjustiert. Die Sperrschichtkapazität ist nichtlinear, folgt aber dem, aus der Literatur bekannten, Verlauf. Aufgrund von einer geringen Durchbruchspannung ist der Einfluss auf das ESD-Verhalten vernachlässigbar gering.

Die Anwendung der Charakterisierungsmethode auf eine bidirektionale TVS-Diode steht noch aus. Die Impedanzanalyse in dem Durchbruchbereich kann wichtige Hinweise zu dem Forward Recovery Effekt geben. In Bezug auf die I/U-Kennlinie werden keine signifikanten Abweichungen von dem Verhalten einer unidirektionalen TVS-Diode erwartet.

### 4.3 Snapback-behaftete Schutzelemente

Snapback-behaftete Schutzelemente kommen ursprünglich aus dem on-Chip Bereich. Aufgrund des rasanten Fortschritts von Integrations- und Produktionstechnik, können auch komplexe Strukturen preiswert hergestellt und auf den Markt gebracht werden. Diese Entwicklung begünstigt den zunehmenden Einsatz dieser Schutzelemente auch im off-Chip Segment. Des Öfteren werden solche Bauelemente aus Marketinggründen weiterhin als ESD-Schutzdioden vermarktet [43], [44].

#### 4.3.1 Aufbau

In Literatur (z.B. [5], [42], [104], [105]) werden meist zwei Schaltungen bzw. physikalische Strukturen zum Erreichen einer Snapback-behafteten I/U-Kennlinie aufgeführt:

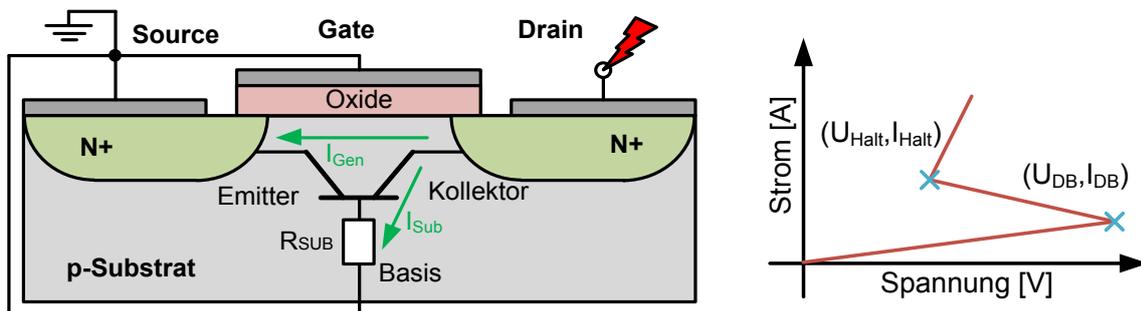
- **Grounded Gate NMOS-Feldeffekttransistor,**
- **Thyristor.**

Beide Halbleiterstrukturen werden im Folgenden detailliert betrachtet. Sicherlich existieren zahlreiche, weitere Abwandlungen, aber auch grundverschiedene Ansätze, um gezielt das ESD-Verhalten anzupassen und zu verbessern. Diese sind jedoch eng an das Know-How der Schutzelemente-Hersteller geknüpft und blieben dieser Arbeit verborgen.

#### **Grounded Gate NMOS-Feldeffekttransistor**

Bei einem Metall-Oxid-Halbleiter-Feldeffekttransistor in der Grounded-Gate-Konfiguration wird ein Snapback beobachtet. Diese Halbleiterstruktur ergibt sich systemimmanent bei einer Implementierung in der CMOS-Technologie. Dabei werden die Gate-

und Source-Anschlüsse von einem meist n-Typ Transistor an das Groundpotential gelegt, daher auch die Abkürzung GGNMOS. Der Drain ist mit dem IC-Pin verbunden. Unter normalen Betriebsbedingungen (Gate Spannung 0 V) ist der NMOS-Feldeffekttransistor aus und nur ein geringer Leckstrom kann fließen. Aufgrund der Einfachheit und der geringen Durchbruchspannung nimmt der GGNMOS eine wichtige Position bei dem on-Chip ESD-Schutz an [42]. Die Ursache eines Rücksprungs in der Kennlinie ist auf die Ausbildung eines parasitären, lateralen npn-Bipolartransistors (BJT) zurückzuführen, der sich physikalisch zwischen dem p-Substrat (Basis), dem Drain-Kontakt (Kollektor) und dem Source-Kontakt (Emitter) positioniert. Abbildung 4.22 veranschaulicht einen Technologiequerschnitt mit einem explizit eingezeichneten Bipolartransistor.



**Abbildung 4.22: Technologiequerschnitt eines GGNMOS-Feldeffekttransistors mit einem parasitären Bipolartransistor (links), Snapback-behaftete I/U-Kennlinie (rechts).**

Wird ein GGNMOS an dem Drain-Kontakt mit einer ESD belastet, kommt es zunächst zu einem Lawinendurchbruch ( $I_{Sub}$ ) an dem pn-Übergang zwischen Drain und Substrat bzw. der Kollektor-Basis-Strecke des parasitären BJT. Der Drain-Strom erzeugt einen Spannungsabfall an dem Bahnwiderstand  $R_{Sub}$ . Diese positive Basis-Emitter Spannung schaltet den BJT ein. Die Drain-Spannung zu diesem Zeitpunkt entspricht dem Durchbruchpunkt  $U_{DB}$  in der I/U-Kennlinie. Aufgrund von einem nun niederohmigen Pfad zwischen dem Kollektor und dem Emitter kommt es zu einem signifikanten Stromanstieg ( $I_{Gen}$ ). Die Drain-Spannung muss nicht mehr aufrechterhalten werden und fällt auf die Haltespannung  $U_{Halt}$  zurück. Dieser Einbruch entspricht dem Snapback in der I/U-Kennlinie. Bei einer weiteren Erhöhung der Drain-Spannung steigt der Strom linear an. Die Steilheit der Kennlinie in diesem Hochstrombereich wird durch den Bahnwiderstand des BJT bestimmt.

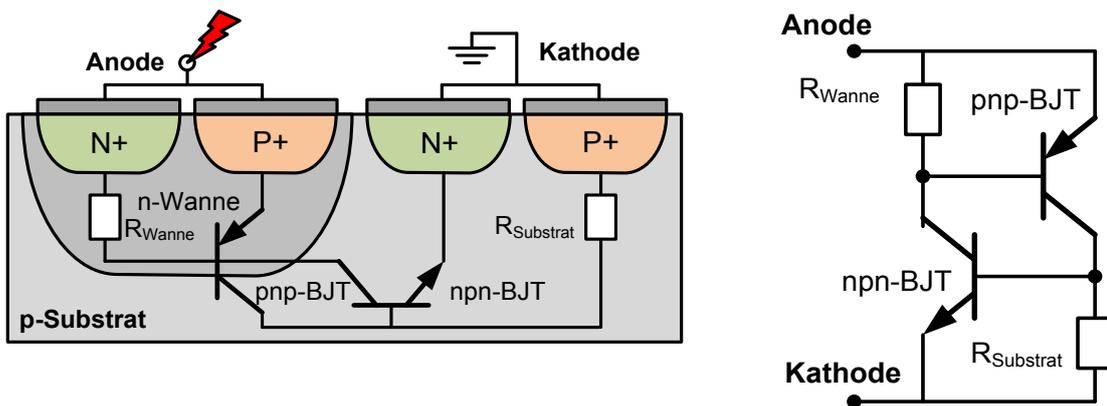
Die ESD-Zerstörfestigkeit eines IC-Pins kann durch eine parallele Verschaltung mehrerer GGNMOS-Feldeffekttransistoren erhöht werden. In Literatur [42] ist diese Methode unter dem Namen "Mehrfinger-Schutzelement" bekannt. Diesem Ansatz liegt die Tatsache zu Grunde, dass zum Erreichen einer hohen ESD-Zerstörfestigkeit ein einzelner GGNMOS mehr Chipfläche benötigt als eine Summe mehrerer kleineren Transistoren [42]. Diese Eigenschaft ist wichtig im Sinne des, in Halbleiterschaltungen vorgeordneten, Downscaling [104]. Das simultane Einschalten aller parallelen Struk-

turen ist eine große Herausforderung bei der Herstellung von den "Mehrfinger-Schutzelementen". Unter einer Nichteinhaltung dieser Bedingung erfolgt eine ungleichmäßige thermische Belastung. In einem Extremfall konzentriert sich der ESD-Strom auf nur einen "Finger" und ein thermischer Durchbruch wird wahrscheinlicher. Um dies zu vermeiden, werden einige zusätzliche, schaltungstechnische Maßnahmen benötigt. Weitere Informationen über solche erweiterte Schutzkonzepte sind unter [5] und [106] zu finden.

## Thyristor

Thyristoren (engl. Silicon Controlled Rectifier: SCR) sind sehr effiziente Schutzelemente in Bezug auf die ESD-Leistungsfähigkeit pro Chipfläche [42]. Die I/U-Kennlinie ist vergleichbar zu einem GGNMOS-Feldeffekttransistor. Charakteristisch sind ein tiefer Snapback mit einer Haltespannung von ca. 1-2 V und ein geringer differentieller Widerstand. Diese Eigenschaften reduzieren die Verlustleistung und damit die thermische Belastung von einem Schutzelement an sich. Eine ESD oder eine andere transiente Überspannung löst ein Snapback beim Erreichen der Durchbruchspannung aus. Das Schutzelement klemmt bei der Haltespannung und trägt den Störstrom bis zur thermischen Zerstörung [42].

Die Durchbruchspannung von einem Thyristor liegt im Bereich 5-25 V und ist in einem direkten Vergleich zu den Werten 5-10 V eines GGNMOS meist etwas höher [42]. Mit einer geeigneten Modifikation kann die Durchbruchspannung signifikant verringert werden, wie z.B. bei "Low Voltage Triggered SCR" (LVTSCR) [104]. Abbildung 4.23 zeigt eine typische Thyristorstruktur. Die Basis bilden zwei parasitäre Bipolartransistoren.



**Abbildung 4.23: Technologiequerschnitt Thyristor mit zwei parasitären Bipolartransistoren (links), äquivalentes Ersatzschaltbild (rechts).**

Eine ESD an der Anode führt zu einem Lawinendurchbruch zwischen der n-Wanne und dem p-Substrat. Dieser schaltet den parasitären npn-BJT ein. Der Stromfluss erzeugt einen Spannungsabfall über dem Widerstand  $R_{Wanne}$  und der pnp-BJT wird ebenfalls eingeschaltet. Der Strom durch diesen Transistor (pnp-BJT) erzeugt seinerseits einen Spannungsabfall an dem Widerstand  $R_{Substrat}$  und hilft den eingeschalteten

Zustand des npn-BJT beizubehalten. In diesem Zustand wird die Vorspannung an dem npn-BJT nicht mehr benötigt, und die gesamte Spannung an dem Thyristor bricht auf den Haltewert  $U_{\text{Halt}}$  ein. Der Thyristor wird leitend und verhält sich annähernd wie eine Diode in Vorwärtsrichtung bis zu seinem thermischen Ausfall [42].

### **Kapazität**

In den Technologiequerschnitten eines Snapback-behafteten Schutzelementes sind ein oder mehrere Bipolartransistoren gezeigt (vgl. Abbildung 4.22 und Abbildung 4.23). Bei einem Bipolartransistor wird das dynamische Verhalten über die Kapazitäten der einzelnen pn-Übergänge bestimmt. Es sind die nichtlinearen Sperrschichtkapazitäten der Emitter-, Kollektor- und, bei integrierten Transistoren, der Substratdioden. Dazu kommen die Diffusionsladungen der jeweiligen Basiszonen, die ebenfalls mit einer nichtlinearen Diffusionskapazität beschrieben werden [102]. Viele der Kapazitäten eines GGNMOS und eines Thyristors sind in Reihe verschaltet, was zu einer kleineren Gesamtkapazität im Vergleich zu einer einzelnen TVS-Diode führen würde. Mit entsprechenden Veränderungen des Grundaufbaus kann eine hohe Stromtragfähigkeit, trotz einer geringen Gesamtkapazität erreicht werden [107], [108]. Eine mögliche mathematische Beschreibung des dynamischen Verhaltens eines einzelnen Bipolartransistors ist in [102] angegeben.

Der exakte physikalische Aufbau eines Snapback-behafteten Schutzelementes wird im Datenblatt nicht angegeben, daher kann ein Modell der nichtlinearen Kapazität nicht abgeleitet werden.

### **Einschalteffekte**

Das dynamische Verhalten der parasitären, lateralen Bipolartransistoren ist ausschlaggebend für die Einschalteffekte an den Snapback-behafteten Schutzelementen. In [106] werden einige ESD-relevante Zeitkonstanten für einen Halbleiter diskutiert. Die Basis-Transitzeit in einem parasitären Bipolartransistor entspricht der Driftzeit für die Ladungsträger von dem Drain zu dem Source in einem MOSFET. Diese Zeitkonstante wird durch die Technologiekonstanten wie z.B. die MOSFET-Kanallänge bestimmt. In [104] werden Werte im Bereich 0,1-1,3 ns angegeben. In [37] wird ein Richtwert von weniger als 250 ps genannt. Bei einem Thyristor tragen die Transitzeiten beider Bipolartransistoren zum Gesamtverhalten bei, somit sollte in etwa die doppelte Zeit charakteristisch sein. Die aufgeführten Zeitkonstanten liegen im Bereich der Anstiegszeit einer IEC-ESD.

Die Bipolartransistoren bilden eine Anti-Reihenschaltung zweier Dioden. Daraus folgt, dass der Forward Recovery Effekt auch auftreten kann (vgl. Abschnitt 4.2.1).

## Fehlermechanismen

Die beiden Ausfallmechanismen mit der größten Bedeutung für die Snapback-behaftete Schutzelemente in einer CMOS-Technologie sind [1], [5], [12]:

- **Der Gate-Oxid-Durchbruch**, ein Hochspannungspuls kann zu einem Durchbruch des Dielektrikums führen. Mit einigen technologischen Maßnahmen wird dieser kritische Wert bei den Schutzelementen oberhalb der Durchbruchspannung  $U_{DB}$  realisiert. Das Schutzelement erfährt einen Snapback bevor es zu einem Fehler kommen kann. Daraus folgt, dass diese Fehlerart nicht typisch für die off-Chip Schutzelemente sein sollte.
- **Der thermische Durchbruch** ist der vorrangige Fehlermechanismus in einer Bipolar-Technologie. Die Schutzeigenschaften eines GGNMOS und eines Thyristor sind auf das aktive Einschalten von den parasitären, lateralen Bipolartransistoren zurückzuführen. Der ESD-Strom verursacht eine lokale Überhitzung in der Raumladungszone. Es entstehen Filamente aus einem geschmolzenen Silizium, die die pn-Übergänge kurzschließen [109]. Das Phänomen äußert sich in einem zweiten Rücksprung in der I/U-Kennlinie, daher auch die englische Bezeichnung als second breakdown. Des Öfteren wird dieser kritische Punkt als  $I_{T2}/U_{T2}$  referenziert [5], [24], [25], [54]. Diese Angabe ist nicht eindeutig, aufgrund der thermischen Fehlermechanismen besteht ein unmittelbare Bezug zu der Energie der Entladung und somit zu der Pulsform (vgl. Tabelle 2.3). Weitere Informationen zu den thermischen Ausfallmechanismen und deren Modellierungsmöglichkeiten sind in [34] zusammengefasst.

Die off-Chip Schutzelemente werden im Hinblick auf die System-ESD-Pulse ausgelegt. Nicht selten ist eine Eigenfestigkeit von 30 kV für eine IEC-Kontaktentladung im Datenblatt aufgeführt.

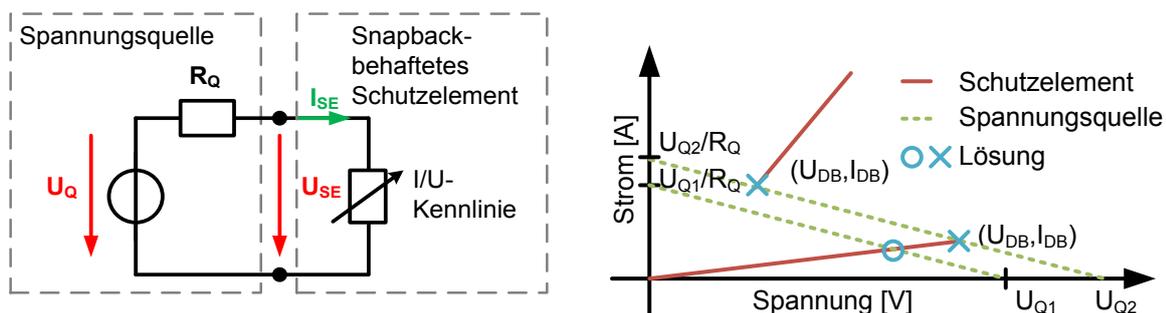
### 4.3.2 Modellierung

In dem vorangegangenen Abschnitt wurde gezeigt, dass der Snapback-Effekt auf das aktive Einschalten eines Transistors zurückzuführen ist. Entsprechend beruht ein Großteil der Modellierungsansätze auf der physikalischen Struktur. Z.B. wird in [110] ein umfangreiches Thyristor-Modell vorgestellt. Die Einsatzmöglichkeiten sind vielseitig und decken die ESD-, die DC- und die EMV-Simulation ab. Die Makromodelle [111], [112], [113] bilden die physikalischen Vorgänge bei einem Snapback in einer GGNMOS-Struktur mithilfe eines Ersatzschaltbildes nach. Die Hauptkomponente ist der parasitäre Bipolartransistor. Der Durchbruch wird mit einer Diode und einer gesteuerten Stromquelle modelliert. Die I/U-Kennlinien dieser Elemente werden mit Transistor-Gleichungen beschrieben. Eine gute Übereinstimmung zwischen einer Messung und einer Simulation wird erreicht.

Des Öffneren setzt eine erfolgreiche Modellierung, wie in den beschriebenen Beispielen, das detaillierte Wissen über den Aufbau und die verwendete Technologie voraus. Beide Parameter sind nur dem Halbleiterhersteller bekannt und werden in den seltensten Fällen der Öffentlichkeit zugänglich gemacht. Aus diesem Grund sind verhaltensbasierte Ansätze attraktiv.

In [114] erweitern die Autoren ihren allgemeinen, verhaltensbasierten Ansatz für spannungsselektive Schutzelemente [27] mit einem Snapback. Im Wesentlichen werden zwei I/U-Kennlinien, vor und nach dem Snapback, berücksichtigt. Ein idealer spannungsgesteuerter Schalter in der Kombination mit einem Verzögerungsglied initiiert das Hochstromverhalten. Das Verzögerungsglied berücksichtigt die endliche Aktivierungszeit des Snapbacks, typische Werte werden nicht aufgeführt. Obwohl es in diesem Fall nicht explizit so genannt wird, beruht dieser Ansatz auf einem Zustandsautomaten. Eine Applikation des Zustandsautomaten auf die Snapback-behafteten Schutzelemente wird in [115] detailliert dargestellt. Die einzelnen Bereiche der I/U-Kennlinie und die erlaubten Transitionen werden mithilfe eines Zustandsübergangsdiagramms visualisiert und in VHDL-AMS implementiert. Auch hier initiiert die Schutzelement-Spannung die Zustandsübergänge. In beiden Veröffentlichungen erfolgt die Parametrierung der Modelle mit den TLP- und den Kennlinienschreiber-Messergebnissen. Während die Einschaltspannung offensichtlich dem Durchbruchpunkt entspricht, wird die Ausschaltspannung nicht näher erläutert. Beide Ansätze stellen eine große Herausforderung an ein Netzwerksimulationsprogramm. Die Konvergenz der numerischen Lösung muss trotz der starken Diskontinuität in einem Snapback sichergestellt werden.

In einem Gedankenexperiment wird die Konvergenz während des Snapbacks am Beispiel eines unverzweigten Netzwerks gemäß Abbildung 4.24 (links) untersucht. Dieses besteht aus einer realen Spannungsquelle  $U_Q$  mit dem Innenwiderstand  $R_Q$  und einem Snapback-behafteten Schutzelement.



**Abbildung 4.24: Unverzweigtes Netzwerk aus einem Snapback-behafteten Schutzelement und einer Spannungsquelle (links), graphische Lösung unter Verwendung der Arbeitsgeraden (rechts).**

Ein Maschenumlauf führt zu dem folgenden Zusammenhang:

$$U_Q = R_Q \cdot I_{SE} + U_{SE}(I_{SE}) \tag{4.10}$$

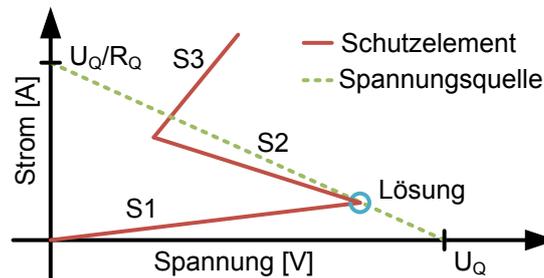
Der Quellenwiderstand begrenzt den maximalen Strom bei einer gegebenen Quellenspannung. Auf der Arbeitsgeraden als eine Verbindungslinie beider Punkte in einem I/U-Diagramm liegt die Menge aller möglichen Lösungen. Je höher der Quellenwiderstand ist, desto geringer ist die Steigung. In einem Extremfall stellt sich ein waagerechter Verlauf ein. Das andere Extremum ist eine senkrechte Arbeitsgerade bei einer idealen Spannungsquelle mit einem Quellenwiderstand gegen Null. Bei einer realen Spannungsquelle entspricht eine Variation der Quellenspannung einer parallelen Verschiebung der Arbeitsgeraden. Der Schnittpunkt dieser Arbeitsgeraden mit der I/U-Kennlinie des Schutzelementes entspricht der graphischen Lösung von Gl. 4.10. Abbildung 4.24 (rechts) veranschaulicht das Prinzip.

Nun wird in Abbildung 4.24 die Quellenspannung  $U_{Q2}$  betrachtet, bei der ein Durchbruch ( $U_{DB}, I_{DB}$ ) erfolgt. Gemäß der Definition in Abbildung 1.10 springt die I/U-Kennlinie in den Haltepunkt. Es ist ersichtlich, dass der Haltepunkt nicht eindeutig ist und mit dem Quellenwiderstand variiert. Konsequenterweise erfasst eine I/U-Kennlinie gemessen in einem  $50 \Omega$  TLP-System nicht den Haltepunkt für eine IEC-ESD mit dem  $330 \Omega$  Entladewiderstand. Die Parametrierung eines Zustandsautomaten mit den TLP-Daten kann zu Lösungsinstabilitäten bei einer Simulation auf Systemebene führen. Die Konvergenz kann mit größeren Lösungstoleranzen erkaufte werden. Eine eindeutige, von den Gegebenheiten der Quelle unabhängige Lösung existiert erst, wenn der Halte- und der Durchbruchpunkt den gleichen Stromwert aufweisen. Eine I/U-Kennlinie mit dieser Eigenschaft entspricht einer surjektiven Abbildung  $U(I)$  mit einer Sprungstelle bei  $I_{DB}$  bzw.  $I_{Halt}$ . Im Gegensatz zu den zwei Spannungswerten als die Steuergrößen für die Zustandsübergänge gemäß [114] und [115] kann ein robuster Zustandswechsel mit nur einem Stromwert realisiert werden. Der Einsatz eines stromgesteuerten Schalters für die Modellierung des Snapbacks wurde in [116] vorgestellt.

Die Autoren in [117] stellen eine weitere universelle Methode zur Modellierung der nichtlinearen I/U-Kennlinien in SPICE vor. Die gesamte Kennlinie wird in einzelne, abschnittsweise-definierte, lineare Stufen unterteilt. Obwohl dieser Fall unphysikalisch ist, darf der differentielle Widerstand auch einen negativen Wert annehmen. Es wird zwischen einer stromgesteuerten und einer spannungsgesteuerten I/U-Charakteristik unterschieden. Zu einer einfacheren Handhabung werden für die Modellierung der einzelnen Stufen sechs elementare Verhaltensblöcke definiert und seriell (stromgesteuert) oder parallel (spannungsgesteuert) verschaltet. Die Parametrierung erfolgt rekursiv aus dem Nullpunkt zu den höheren Werten. Dieser Ansatz wird zur Modellierung der Snapback-behafteten Schutzelemente in [54] aufgegriffen. Der mit dem Snapback assoziierte Sprung in der I/U-Kennlinie wird somit zu einem definierten Bereich.

Auch hier zeigt eine graphische Untersuchung, dass die Lösung von dem Quellenwiderstand abhängig ist. Kritisch ist der Fall, wenn die Arbeitsgerade steiler verläuft als der Snapback-Bereich. Abbildung 4.25 skizziert diesen Zustand. Bei einem weiteren

Anstieg der Quellenspannung  $U_Q$  wird die Simulationslösung springen, anstatt der I/U-Kennlinie zu folgen.



**Abbildung 4.25: Stufenmodell für ein Snapback-behaftetes Schutzelement mit den abschnittsweise-definierten, linearen Stufen S1-S3 nach [117] und eine graphische Lösung mit der Arbeitsgeraden.**

Eine weitere Modellierungsmöglichkeit besteht darin, die gemessene I/U-Kennlinie mit einer einzelnen, kontinuierlichen Funktion zu approximieren. Dies kann z.B. unter Verwendung der exponentiellen Funktionen erreicht werden. Neben der komplexeren Parameterbestimmung sind die Nachteile identisch zu der vorher diskutierten Modellierung.

Begleitend zu der vorliegenden Arbeit wurden in [116] die beschriebenen, verhaltensbasierten Ansätze der Makromodellierung gegenübergestellt. Die Modelle wurden in einem Netzwerksimulationsprogramm implementiert und mit Messdaten realer Schutzelemente parametrisiert. Die Beurteilung erfolgte anhand folgender Kriterien: die Simulationsstabilität und das korrekte Ein- und Ausschaltverhalten. Als Ergebnis wurde festgehalten, dass das Modell mit einem stromgesteuerten Schalter nur wenige, einfach zu bestimmende Parameter benötigt und die geringsten Konvergenzprobleme aufweist. Falls notwendig ermöglicht ein Hysterese-behafteter Schalter zudem eine Unterscheidung zwischen dem Ein- und Ausschaltverhalten.

Das Modell eines Snapback-behafteten Schutzelementes ist in Abbildung 4.26 dargestellt. Die Nachbildung von der frequenzabhängigen Impedanz und den Einschaltteilen entspricht weitestgehend einer Silizium-Lawinendiode (vgl. Abschnitt 4.2.2). Der einzige Unterschied ist, dass der Bahnwiderstand  $R_0$  sich nicht in dem ESD-Stromzweig befindet. Diese Anpassung entspricht einer Trennung des Betriebs- und ESD-Verhaltens entsprechend der physikalischen Struktur. Der quasistatische Hochstrombereich wird mit einem stromgesteuerten Schalter initiiert. Die relevanten Kenngrößen einer I/U-Kennlinie sind eingezeichnet.

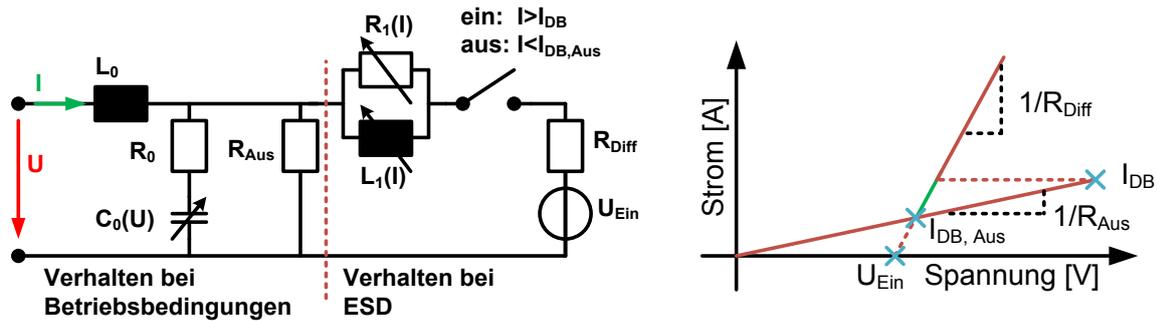


Abbildung 4.26: Simulationsmodell eines Snapback-behafteten Schutzelementes (links), I/U-Kennlinie mit eingezeichneten Kenngrößen (rechts).

Der Widerstand  $R_{Aus}$  gibt die I/U-Kennlinie bei Betriebsbedingungen an. Die ideale Spannungsquelle  $U_{Ein}$  und der Widerstand  $R_{Diff}$  beschreiben das Hochstromverhalten bei ESD. Mit diesen linearen Elementen werden beide Abschnitte der I/U-Kennlinie mit Geraden approximiert. Die Annahme eines linearen Verhaltens nach dem Snapback beruht auf dem näherungsweise linearen Kollektor-Emitter-Widerstand des BJT [102]. Für die beiden Bereiche können nach Bedarf auch komplexere Funktionen eingesetzt werden. Nach einer Überschreitung von dem Durchbruchstrom  $I_{DB}$  leitet der Schalter das Hochstromverhalten ein. Die Messergebnisse an mehreren Snapback-behafteten Schutzelementen weisen beim Ausschalten keinen erneuten Spannungsanstieg auf. Um einen stetigen Übergang in den ausgeschalteten Zustand zu gewährleisten, entspricht der Ausschaltstrom  $I_{DB,Aus}$  dem Schnittpunkt beider Kennlinien. Das Einschalt-element ist eine Parallelschaltung von einer Induktivität und einem Widerstand. Dieses erzeugt beim Übergang in den Hochstrombereich eine Zeitverzögerung ähnlich dem Verzögerungsglied in [27].

### 4.3.3 Charakterisierung und Parametrierung

Die entwickelten Methoden werden auf eine NXP ESD-Schutzdiode (PESD5V0S1BB [43]) angewandt. Obwohl das Schutzelement als eine TVS-Diode vermarktet wird, wurde ein leichter Snapback in der Kennlinie festgestellt. Auch im Katalog des Herstellers [39] werden die Vorteile der Snapback-behafteten Schutzelemente vorgestellt, ohne explizit die Bauelemente mit dieser Eigenschaft kenntlich zu machen.

Abbildung 4.27 vergleicht die gemessene Impedanz in verschiedenen Arbeitspunkten. Bis zu der Durchbruchspannung (ca. 9,5 V) können keine Veränderungen in der Impedanz festgestellt werden. Der Frequenzgang entspricht einem MLCC. Der Resonanzpunkt liegt unabhängig von dem Arbeitspunkt bei ca. 900 MHz und 620 mΩ. Bei 9,5 V DC-Vorspannung erfolgt ein Snapback in der I/U-Kennlinie, die Spannung am Schutzelement bricht auf ca. 6,8 V zusammen. Im Gegensatz zu einer TVS-Diode und einem MLV fällt der DC-Widerstand (die Impedanz bei tiefen Frequenzen) schlagartig von einigen Megaohm auf einige Hundert Milliohm. Es war nicht möglich, einen Zwischenwert zu messen.

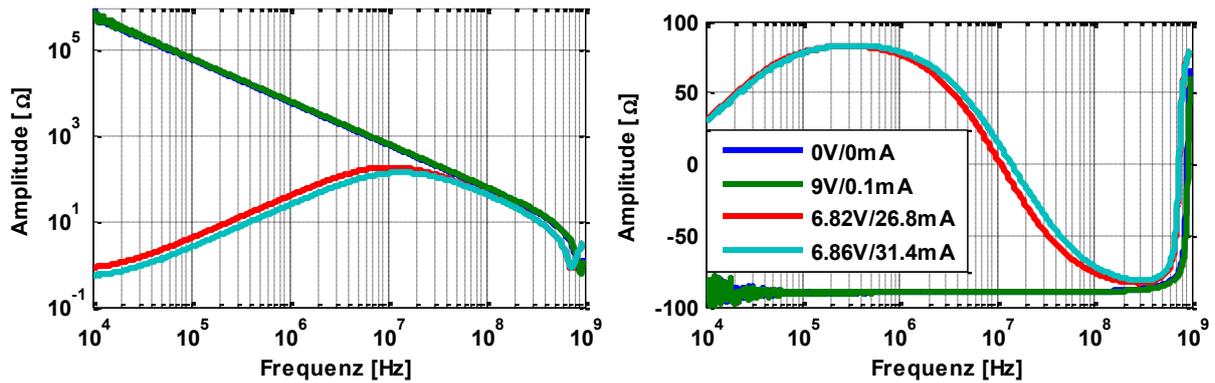


Abbildung 4.27: Snapback-behaftetes Schutzelement NXP PESD5V0S1BB, Betrag und Phase der frequenzabhängigen Impedanz in verschiedenen Arbeitspunkten.

Nach dem Snapback tritt eine Impedanzüberhöhung auf. Das Maximum befindet sich bei ca. 11 MHz und liegt damit mitten in dem Frequenzspektrum einer ESD entsprechend Tabelle 1.2. Die Amplitude beträgt 135  $\Omega$ . Dieser Wert ist relativ hoch und lässt auf einen nicht vollständig eingeschalteten Snapback schließen. Es ist zu erwarten, dass bereits ein nur geringfügig höherer Strom zu einem starken Einbruch der Impedanzüberhöhung führen wird. Zusätzlich ist eine Verschiebung des Maximums zu höheren Frequenzen wie bei einem MLV erkennbar. Der kapazitive Resonanzpunkt fällt auf ca. 740 MHz und deutet eine Zunahme der Kapazität an.

Abbildung 4.28 stellt die gemessene und die approximierte Impedanz gegenüber. In der Approximation wurde jeweils die entsprechende Schalterstellung in dem Simulationsmodell gewählt (vgl. Abbildung 4.26).

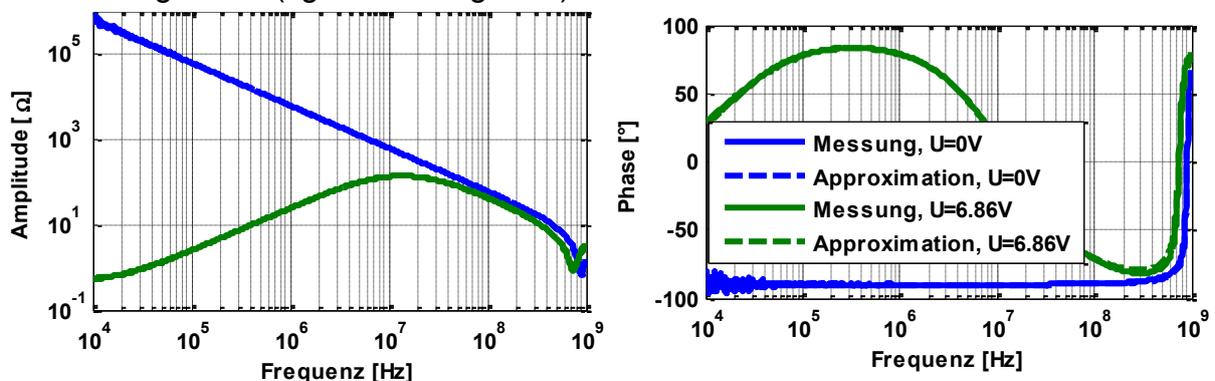


Abbildung 4.28: Snapback-behaftetes Schutzelement NXP PESD5V0S1BB, gemessene und approximierte Impedanz.

Das Modell bildet die Messergebnisse mit einer hohen Genauigkeit nach. Die Kapazität im Vordurchbruch liegt bei ca. 25 pF. Unter Berücksichtigung von 9,5 V Durchbruchspannung ist laut Abbildung 1.13 kein Einfluss der Kapazität auf das Einschaltverhalten bei ESD zu erwarten. Die Impedanzüberhöhung entspricht einem Einschalt-element mit ca. 3,8  $\mu\text{H}$  und 135  $\Omega$ . Bemerkenswert ist, dass der Anstieg im Gegensatz zu einem MLV mit exakt 20 dB/Dekade bzw. rein induktiv verläuft. Die geringe Anzahl der gemessenen Arbeitspunkte nach dem Snapback macht eine Extrapolation dieser

Parameter in den Hochstrombereich nicht möglich. Aus diesem Grund wird das Einschaltenelement konstant angenommen und unter Verwendung der Strom- und Spannungsverläufe einer 1000 V TLP-Entladung parametrisiert. Die Modellidentifikation und das ESB entsprechen Abbildung 4.26.

Abbildung 4.29 zeigt die Änderung der HF-Parameter bei hohen Frequenzen. Nach dem Snapback nehmen die Kapazität  $C_0$  um ca. 40 % und der Widerstand  $R_0$  um ca. 20 % zu. Der zugeschaltete Strompfad tritt in Erscheinung. Die Induktivität  $L_0$  ist hauptsächlich auf die Bauform zurückzuführen und bleibt konstant.

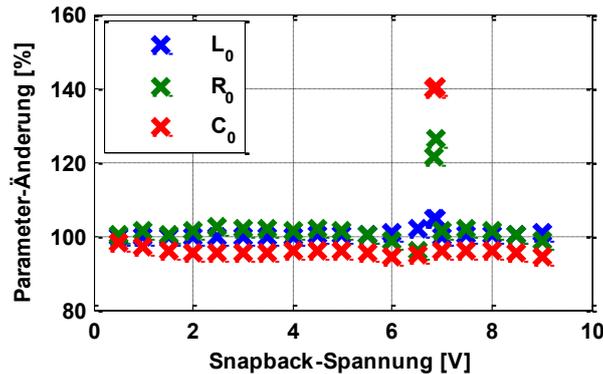


Abbildung 4.29: Snapback-behaftetes Schutzelement NXP PESD5V0S1BB, HF-Modellparameter. Normierung auf:  $C_0 = 25 \text{ pF}$ ;  $L_0 = 1,2 \text{ nH}$ ;  $R_0 = 620 \text{ m}\Omega$ .

Eine Gegenüberstellung der gemessenen und modellierten I/U-Kennlinien ist in Abbildung 4.30 dargestellt.

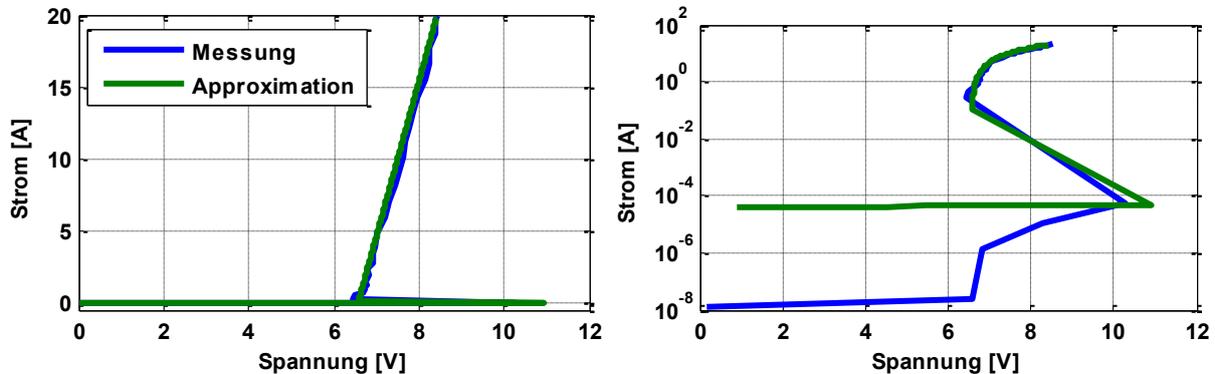


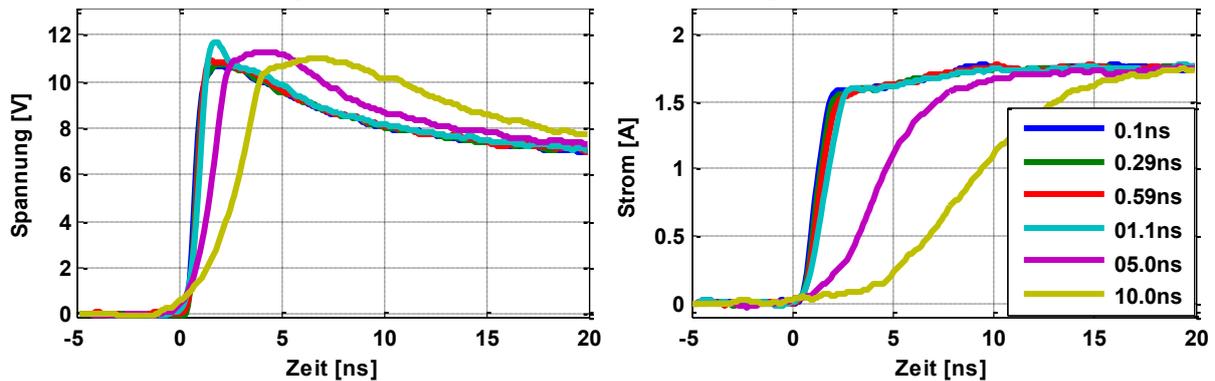
Abbildung 4.30: Snapback-behaftetes Schutzelement NXP PESD5V0S1BB, I/U-Kennlinie lineare Strom-Achse (links), logarithmische Strom-Achse (rechts).

In einem Vergleich mit den Ergebnissen des MLV und der TVS-Diode kommt diese I/U-Kennlinie dem idealen Verhalten nach Abbildung 1.9 am nächsten. Unterhalb der Durchbruchspannung fließen nur sehr geringe Leckströme. Der Durchbruch ereignet sich abrupt. Der differentielle Widerstand im Hochstrombereich ist mit  $125 \text{ m}\Omega$  sehr niedrig. In einer logarithmischen Darstellung zeigt das modellierte Betriebsverhalten eine größere Abweichung zu der Messung. Diese ist auf die Verwendung eines linearen Widerstands  $R_{\text{Aus}}$  zurückzuführen. Es handelt sich dabei um Ströme in der Größenordnung einiger Mikroampere, deswegen erscheint eine Modellanpassung für die ESD-Simulation hier nicht zielführend.

Das Schutzelement konnte in dem Charakterisierungsbereich nicht zum Ausfall gebracht werden. Bei der Degradationsuntersuchung mit eintausend 1000 V TLP-Entladungen wurde keine Veränderung der Eigenschaften festgestellt.

Die Zeit- und Frequenzbereichsmessung wurden mit verschiedenen Mustern durchgeführt. Die leichte Differenz in der Durchbruchspannung (9,5 V bei NWA gegenüber 11 V bei TLP) ist auf die Bauteiltoleranzen zurückzuführen.

Abbildung 4.31 veranschaulicht das Ansprechverhalten des Schutzelementes auf die 100 V TLP-Entladungen bei einer Variation der Anstiegszeit.



**Abbildung 4.31: Snapback-behaftetes Schutzelement NXP PESD5V0S1BB, Einfluss der Anstiegszeit einer 100 V TLP-Entladung.**

Es ist kein Einfluss auf den Durchbruch zu verzeichnen. Der kapazitive Strompeak tritt auch für die Anstiegszeiten unterhalb von 1,1 ns kaum in Erscheinung. Dies ist durch die niedrige Durchbruchspannung in der Kombination mit einer kleinen Kapazität zu erklären (vgl. Abbildung 1.13). Die Einschaltlemente, wie sie aus der Impedanzmessung in Abbildung 4.28 hervorgehen, führen im Gegensatz zu einem MLV nicht zu einer Spannungsüberhöhung. Vielmehr wird ein langsamer Übergang in den Haltepunkt bewirkt. In der Simulation wird eine gute Übereinstimmung zu dieser Messung unter der Verwendung von  $3,5 \Omega$  und  $35 \text{ nH}$  für die Einschaltlemente erreicht. Bei einer höheren TLP-Ladespannung ist die Abklingzeit kleiner, dementsprechend nehmen die Einschaltlemente weiter ab.

Abbildung 4.32 vergleicht die Mess- und Simulationsergebnisse einer 1000 V TLP-Entladung. Zur Referenz ist eine weitere Simulation gezeigt, hierbei werden der Snapback und das Einschaltverhalten vernachlässigt, stattdessen wird das Modell einer TVS-Diode nach Abbildung 4.15 mit den Messergebnissen parametrisiert. Das vorgestellte Modell bildet die Messung sehr gut nach. Jedoch sind die Unterschiede zu dem Referenzmodell einer TVS-Diode nur marginal. Die initiale Spannungsspitze liegt bei ca. 38 V und hat ihren Ursprung ausschließlich in der Gehäuseinduktivität. Die Abklingzeit nach dem Snapback liegt bei ca. 7 ns.

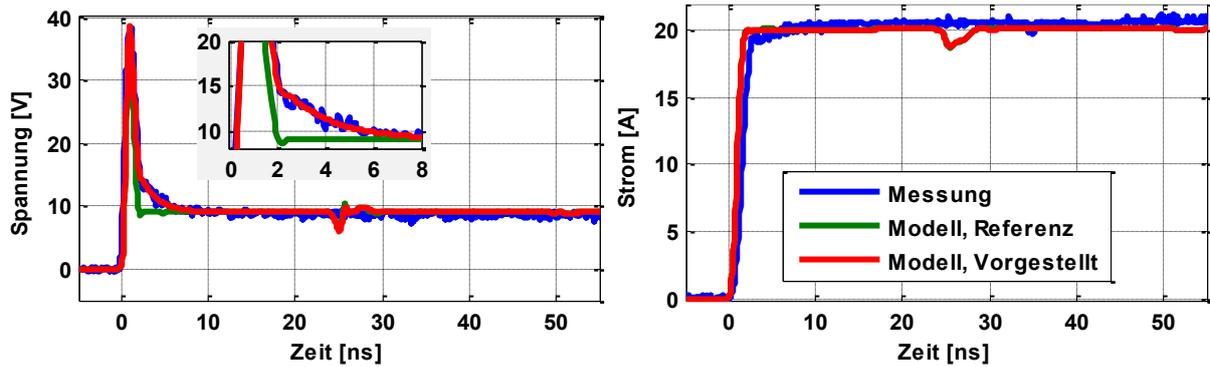


Abbildung 4.32: Snapback-behaftetes Schutzelement NXP PESD5V0S1BB, Simulation und Messung bei einer 1000 V / 1,1 ns TLP-Entladung.

#### 4.3.4 Zusammenfassung und Diskussion

Die Basis einer physikalischen Implementierung des Snapback-Effekts bilden der Grounded Gate NMOS-Feldeffekttransistor und der Thyristor. Diese Grundschaltungen werden von den Halbleiterherstellern im Hinblick auf die Eigenschaften wie ein schnelles Ansprechverhalten, eine geringe Kapazität oder eine vorgegebene Durchbruchspannung modifiziert.

Mit den entwickelten Methoden wurden die Betriebszustände eines Schutzelementes vor und nach dem Snapback charakterisiert. Bei dem untersuchten Schutzelement wurde ein sehr steiler Verlauf der I/U-Kennlinie im Hochstrombereich gemessen. Das aktive Einschalten eines alternativen Strompfades nach dem Snapback wurde auch bei einer Impedanzanalyse sichtbar. Es ist eine induktive Impedanzüberhöhung aufgetreten. In den einzelnen TLP-Verläufen wurde eine einhergehende Spannungsüberhöhung beobachtet.

Es existiert eine breite Vielfalt an Modellierungsansätzen, die sich unmittelbar an der physikalischen Struktur orientieren. Der Komplexitätsgrad eines Modells und die Anzahl an Parametern steigen dabei schnell an. Eine Parametrierung nur auf Basis der Messdaten ist beinahe unmöglich und setzt tiefgreifende Prozess- und Designkenntnisse voraus. Diese Einschränkungen werden durch das Verhaltensmodell mit einem stromgesteuerten Schalter aufgehoben. Die Modellparameter sind von einer gemessenen I/U-Kennlinie einfach ablesbar. Zudem wird eine gute numerische Stabilität in der Simulation erreicht. Die Spannungsüberhöhung wird mit einem linearen Einschalt-element modelliert und liefert eine gute Übereinstimmung im Vergleich zur Messung. Bemerkenswert ist, dass im Hochstrombereich der Snapback-Effekt kaum zu dem Gesamtverhalten beiträgt. Dies liegt unter anderem an der niedrigen Durchbruchspannung und der geringen Kapazität. Diese Beobachtung kann auf andere Snapback-behaftete Schutzelemente verallgemeinert werden. Wenn mit dem Simulationsmodell nur ESD-Untersuchungen angestrebt werden und das Schutzelement die Anforderung in

Abbildung 1.13 einhält, dann kann der Snapback ohne signifikante Einbußen an Genauigkeit vernachlässigt werden. Die I/U-Kennlinie ist als eine TVS-Diode (vgl. Abschnitt 4.2.2) modellierbar.

Bei anderen EMV-Prüfungen kann der Snapback-Effekt für die Störfestigkeit des Systems ausschlaggebend sein [119]. Für simulationstechnische Untersuchungen sollten neben dem Rücksprung in der I/U-Kennlinie auch die Einschalteneffekte berücksichtigt werden.

Aufbauend auf den vorliegenden Ergebnissen ist auch bei Snapback-behafteten Schutzelementen eine Bestimmung von den Einschaltenelementen mithilfe der einzelnen TLP-Verläufe sinnvoll. Unter Beachtung, dass die meisten Netzwerkanalysatoren die Durchbruchspannungen über 40 V (typisch für on-Chip Schutzelemente in Transceivern [119]) nicht messen können, ist es eine geeignete Alternative.

## 5 Anwendung

In diesem Kapitel werden einige Systembeispiele betrachtet, die die Anwendung der gezeigten Modelle verdeutlichen. Die Untersuchungen erfolgen in einer Anlehnung an die SEED-Methode (vgl. Abschnitt 1.2.5). Die Schutzwirkung einiger ausgewählter Konzepte wird an den folgenden drei ICs untersucht.

- **$\mu$ C, GPIO-Pin**, ein digitaler I/O-Pin von einem Infineon XC866 Mikrocontroller: Ein Mikrocontroller ( $\mu$ C) ist in der Regel nicht für eine Übertragung der globalen Signale gedacht. Der on-Chip Schutz kann meist nur einer ESD auf IC-Ebene standhalten. Eine Anwendung, wie z.B. die Ansteuerung eines externen Sensors, erfordert hingegen eine ESD-Festigkeit auf Systemebene.
- **Bus-Transceiver, CANH-Pin**, ein Bus-Pin von einem NXP TJA1041 CAN-Transceiver: Aufgrund des Einsatzes in Automotiv-Anwendungen muss die CAN-Schnittstelle meist auch mit System-ESD geprüft werden.
- **Audio IC, HPOUT-Pin**, ein Kopfhörer-Ausgang von einem Wolfson WM8904 Audio Codec: Die Wahrscheinlichkeit einer ESD auf diesen Pin ist sehr hoch. Abhängig von der verwendeten Buchse ist eine Kontaktierung durch den Anwender möglich.

Die Charakterisierung der I/U-Kennlinien und der IEC-ESD-Festigkeit dieser ICs erfolgte auf speziell entwickelten Platinen. Mindestens drei ICs wurden jeweils vermessen, um auch die Fertigungsstreuung zu erfassen. Weitere Details zu den Charakterisierungs-Platinen und den Messergebnissen sind in [34] und [51] zu finden. Die Datenaufbereitung entsprechend Abschnitt 2.2.1 wurde hier ebenfalls angewandt. Abbildung 5.1 veranschaulicht die gemessenen I/U-Kennlinien.

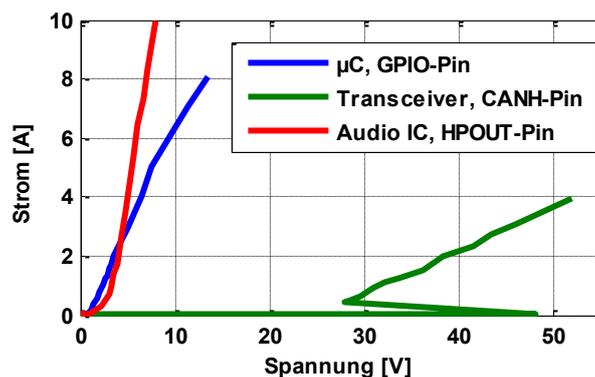


Abbildung 5.1: I/U-Kennlinien der untersuchten IC-Pins.

An dem GPIO-Pin und dem HPOUT-Pin wurde eine sehr niedrige Durchbruchspannung gemessen. Dieser Effekt ist auf die Peripheriebeschaltung der ICs zurückzuführen. Eine Applikation im System erfordert Stützkondensatornetzwerke an allen IC-Pins zur Spannungsversorgung. Diese Vorgabe wurde auch auf den Charakterisierungsplatinen umgesetzt. Für ein schienenbasiertes on-Chip Schutzkonzept entsteht

dadurch ein zusätzlicher, niederohmiger ESD-Strompfad nach Masse (vgl. Abbildung 1.3 (links)).

Die Durchbruchspannung des CANH-Pins liegt bei 48 V, zusätzlich wurde ein Snapback auf ca. 28 V gemessen. Diese Eigenschaften deuten auf den Einsatz eines lokalen on-Chip Schutzelementes entsprechend Abbildung 1.3 (rechts) an diesem Pin hin.

Ausschlaggebend für eine Optimierung ist die Identifikation der kritischen Parameter für einen ESD-Fehler. Wie in Abschnitt 1.2.1 haben die Ausfälle in einem IC meist eine thermische Ursache. Unter der Annahme einer adiabaten Erwärmung von den stromführenden Halbleiterstrukturen ist ein thermischer Ausfall unmittelbar an die absorbierte Energie geknüpft. Tabelle 5.1 listet die gemessene Festigkeit der drei IC-Pins gegenüber 100 ns TLP-Entladungen. Bei dem CANH-Pin wurde die Beschädigung nur anhand einer Änderung des Leckstromes festgestellt. An dem GPIO-Pin und dem HPOUT-Pin wurde zusätzlich ein Funktionstest durchgeführt. Die Ausfallenergie wird anhand der kritischen Strom- und Spannungsverläufe berechnet. Die Strom- und Spannungsamplituden in einem eingeschwungenen Zustand der kritischen TLP-Entladungen werden als Eckpunkte der Safe-Operating Area (SOA) angenommen.

IC-Pin	IEC-ESD-Festigkeit	100 ns TLP-Festigkeit	100 ns TLP-Ausfallenergie	100 ns TLP-SOA	Kapazität (max.)
$\mu\text{C}$ , GPIO-Pin	5,5 kV	450 V	13,2 $\mu\text{J}$	13,5 V/ 8,1 A	6,5 pF
Transceiver, CANH-Pin	2,5 kV	250 V	19,2 $\mu\text{J}$	52,0 V/ 4,0 A	8 pF
Audio IC, HPOUT-Pin	17 kV	>1480 V	~43 $\mu\text{J}$	13,0 V/ 20 A	nicht gemessen

**Tabelle 5.1: Parameter der untersuchten IC-Pins.**

Die IEC-ESD-Festigkeit ist ebenfalls aufgeführt, dabei wurden dieselben Fehlerindikatoren wie bei der TLP-Charakterisierung verwendet. Nur der HPOUT-Pin erreicht den oft geforderten Level von 8 kV. Dies ist aber als eine Ausnahme zu sehen. Auffällig ist eine geringere Festigkeit des globalen CANH-Pins im Vergleich zu dem lokalen GPIO-Pin. Eine größere Ausfallenergie signalisiert jedoch eine größere Schutzstruktur.

Die Kapazität des CANH-Pins und des GPIO-Pins wurde auch vermessen. Eine leichte Spannungsabhängigkeit mit einem Maximum bei 0 V DC-Spannung wurde festgestellt. Die Maxima sind in Tabelle 5.1 aufgeführt.

Das elektrische Verhalten des GPIO-Pins und des HPOUT-Pins wurde mit dem Simulationsmodell einer TVS-Diode entsprechend Abbildung 4.15 implementiert. Das dedizierte Schutzelement des CANH-Pins zeigt ein Snapback, das Modell nach Abbildung 4.26 findet Anwendung. Die Einschalteneffekte an den IC-Pins werden vernachlässigt, da diese nur mit dem gedämpften "Rest-Puls" einer ESD konfrontiert werden. In der Simulation werden die Strom- und Spannungsamplituden, sowie die Energie an

den IC-Pins überwacht. Bei einer Überschreitung der Werte in Tabelle 5.1 wird ein ESD-Fehler angenommen.

## 5.1 Beispiel 1: ESD-Schutz an einem GPIO-Pin eines Mikrocontroller

Wenn keine hohe Anforderung an die Datenrate vorliegt, ist ein RC-Netzwerk zum Schutz vor einer ESD gemäß Abbildung 5.2 eine verbreitete Strategie. Bei der Messung wurde der Strom in das System mit einem CT1-Stromsensor aufgezeichnet. In der Simulation wird zusätzlich die Spannung am MLCC überwacht.

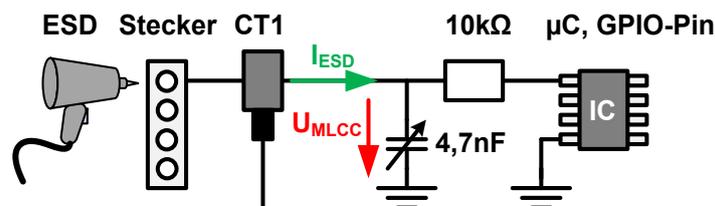


Abbildung 5.2: Mess- und Simulationsaufbau zum ESD-Schutz eines Mikrocontroller-Pins.

10 k $\Omega$  und 4,7 nF sind typische Werte für die beiden Bauelemente [56]. Im Sendebetrieb des GPIO-Pins wird ein einfacher RC-Tiefpass gebildet. Für die gewählten Werte liegt die 3 dB Grenzfrequenz ( $f_{\text{Grenz}} = 1/(2\pi CR)$ ) bei ca. 3,3 kHz. Im Empfängerbetrieb des GPIO-Pins wird die Grenzfrequenz von dem Innenwiderstand des Senders limitiert. Unter der Annahme eines niederohmigen Senders ist eine Signalübertragung bis zu einigen MHz möglich.

Die Zerstörfestigkeit des Systems in Abbildung 5.2 wurde bei einer 8 kV IEC-ESD untersucht. In der Simulation wurde das lineare und das nichtlineare MLCC-Modell (vgl. Abschnitt 3.1.5) verwendet.

Die Simulationsergebnisse mit einem linearen MLCC-Modell in Abbildung 5.3 zeigen ein wirksames Schutzkonzept. Die elektrischen Größen an dem GPIO-Pin (ca. 400mV und 20 mA) befinden sich mit einem großen Sicherheitsabstand in der SOA. Die MLCC-Spannung erreicht einen Maximalwert von ca. 250 V. Entsprechend dem Datenblatt toleriert der 50 V MLCC für mindesten 60 Sekunden eine Spannung von 125 V und bei kürzeren Transienten auch höhere Werte (vgl. Abschnitt 3.1.3). Das Simulationsergebnis suggeriert ein System mit einer 8 kV ESD-Festigkeit nach der IEC-Norm.

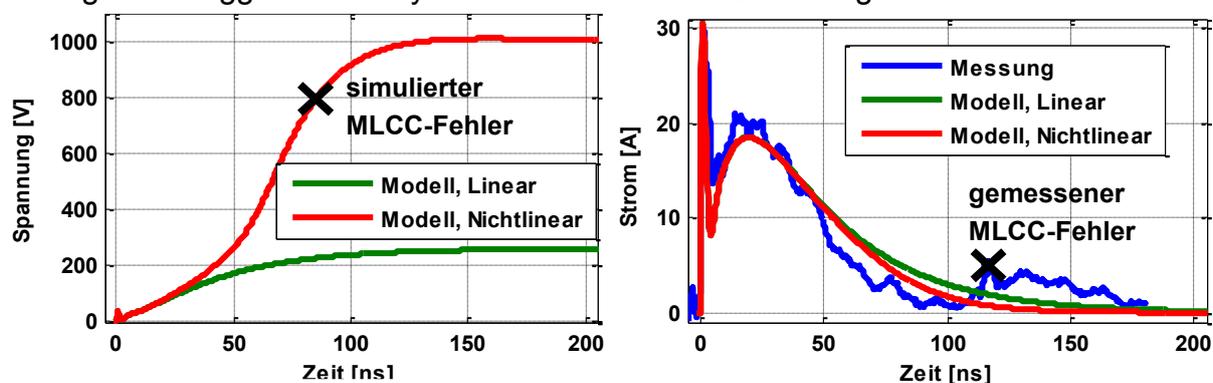


Abbildung 5.3: Spannung am MLCC (links) und ESD-Strom in das System (rechts) bei einer 8 kV IEC-ESD.

Die Messergebnisse haben bestätigt, dass keine Schäden an dem GPIO-Pin aufgetreten sind. Jedoch wurde ein ESD-Fehler an dem MLCC verursacht. Abbildung 5.3 (rechts) zeigt den gemessenen ESD-Strom. Bei 110 ns ereignet sich ein dielektrischer Durchbruch, der MLCC wird niederohmig. Der leichte Stromanstieg an dieser Stelle indiziert den Fehler. Eine anschließende Leckstrommessung hat diese Interpretation nochmals bestätigt, der Isolationswiderstand ist von einigen Megaohm auf einige Kiloohm gefallen. Das Fehlerbild entspricht den Beobachtungen in der TLP-Charakterisierung (vgl. Abbildung 3.10).

Eine Simulation mit dem nichtlinearen Modell nach Abschnitt 3.1.4 reproduziert mit hoher Genauigkeit die Ergebnisse. Bei 80 ns wird die charakterisierte 800 V Durchbruchspannung an dem MLCC überschritten. Bemerkenswert ist, dass die simulierten Ströme in dem linearen und nichtlinearen Fall beinahe einen identischen Verlauf zeigen.

## 5.2 Beispiel 2: ESD-Schutz an einem CANH-Pin eines Transceiver

Der CAN-Bus ist ein serieller Datenbus mit einer differentiellen Übertragung über eine Zweidrahtleitung. Seit der Vorstellung im Jahr 1986 hat das Bussystem in dem Kraftfahrzeug eine dominierende Position erreicht. Der TJA1041-Transceiver für den High-Speed-CAN ermöglicht Datenraten bis zu 1 MBit/s.

Jeder Teilnehmer in einem CAN-Netzwerk muss differentiell terminiert werden. Es wird zwischen einer wellenwiderstandsangepassten Terminierungen mit 120  $\Omega$  und einer hochohmigen Terminierungen (ca. 1,3 k $\Omega$ ) unterschieden. In einem Vergleich zu der on-Chip Schutzstruktur sind beide Werte relativ hochohmig, somit trägt diese Terminierung nicht zu einer höheren ESD-Festigkeit bei, und ein off-Chip Schutzelement wird benötigt.

Es wird die Schutzwirkung eines MLV (CT0603K14G) untersucht. Eine hohe Bitrate erfordert eine geringe kapazitive Belastung von den Bus-Pins. Es gilt die Regel, maximal 35 pF bei 1 MBit/s und 250 pF bei 125 kBit/s [120]. Die gemessene Kapazität von dem MLV beträgt 104 pF, damit kann nicht die höchste Bitrate erzielt werden.

Entsprechend der SEED-Methode ist es ausreichend nur die I/U-Kennlinien für die Bewertung einer Schutzstrategie zu betrachten. Die Überlagerung in Abbildung 5.4 (links) zeigt, dass der MLV die Anforderungen nach SEED erfüllt. Die Durchbruchspannung und der differentielle Widerstand sind geringer als bei dem CANH-Pin. Nach dem Snapback des CANH-Pins ist dessen Haltespannung jedoch etwas geringer als die Durchbruchspannung des MLV.

Um die Schutzwirkung zu erhöhen, wird der IC-Pin mit einem SMD-Ferrit (MMZ2012R121A) zusätzlich entkoppelt. Zugegebenermaßen ist diese Vorkehrung weniger praxisrelevant, wird aber als Teil der Modellvalidierung in den Aufbau miteinbezogen. Die untersuchte Konfiguration ist in Abbildung 5.4 (rechts) dargestellt. Ein

CT1-Stromsensor misst den Strom des "Rest-Pulses" in den CANH-Pin. Die Spannung an dem CANH-Pin wird auch aufgenommen.

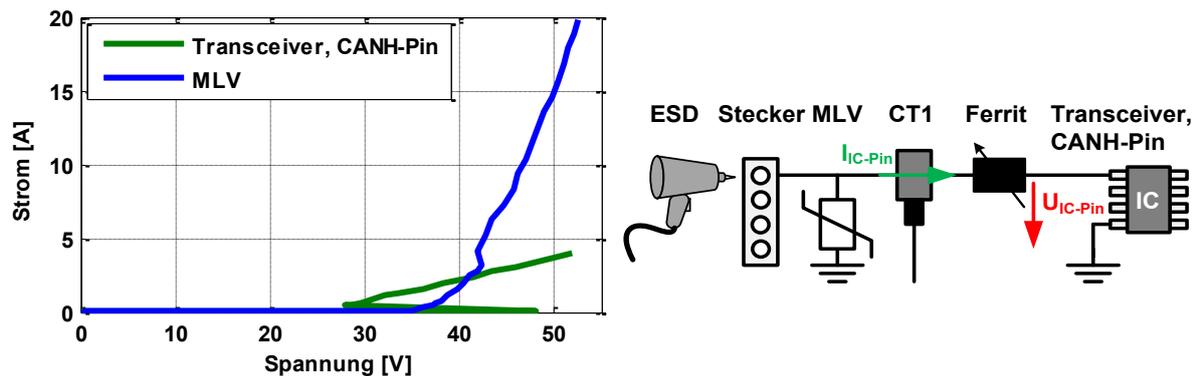


Abbildung 5.4: I/U-Kennlinien des MLV und des CANH-Pins (links).  
Mess- und Simulationsaufbau zum Schutz eines CANH-Pins (rechts).

Die Messung wird zwei Simulationen gegenübergestellt:

- **Linear**, das MLV-Modell ohne Berücksichtigung der Einschalt effekte und mit der konstanten Kapazität. Der SMD-Ferrit als ein lineares Bauelement.
- **Nichtlinear**, das nichtlineare MLV-Modell entsprechend Abschnitt 4.1 und das nichtlineare Modell eines SMD-Ferrits entsprechend Abschnitt 3.2.

Abbildung 5.5 vergleicht die Ergebnisse. Im Widerspruch zu der SEED-Analyse wird der on-Chip Schutz aktiviert und ein Stromfluss durch den Transceiver ermöglicht. Die hochfrequente Stromspitze einer ESD versetzt die parasitären Strukturen in eine Schwingung. Es entstehen hohe Spannungsamplituden, die die Durchbruchspannung des CANH-Pins übersteigen. Auch in einer Simulation ohne den SMD-Ferrit und den CT1-Stromsensor (ohne Abbildung) wird der on-Chip Schutz des CANH-Pins ausgelöst. Die Einschalt effekte und die abnehmende Kapazität des MLV begünstigen höhere Spannungsamplituden an dem IC-Pin.

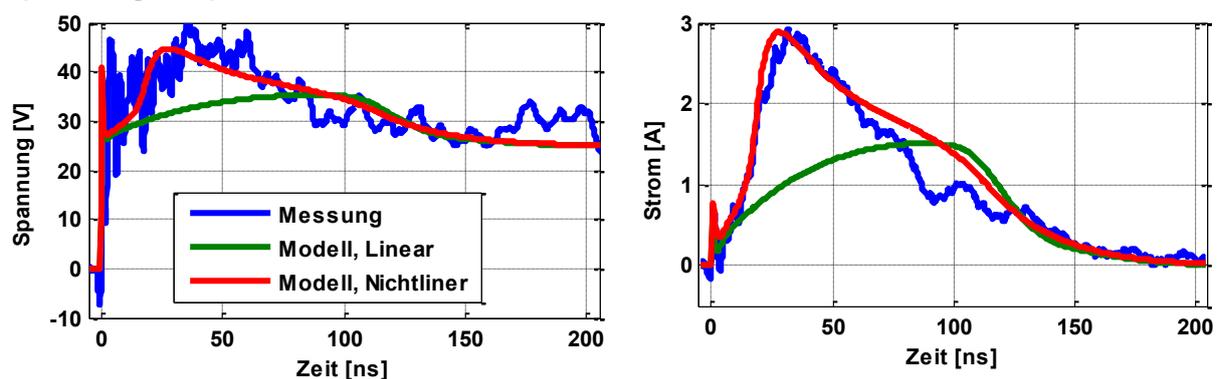


Abbildung 5.5: Spannung (links) und Strom (rechts) an dem CANH-Pin bei einer 8 kV IEC-ESD.

Eine große Wirkung auf die Leistungsfähigkeit der gesamten Schaltung hat der SMD-Ferrit. In einem linearen Fall blockt die zusätzliche Impedanz den ESD-Strom zusätzlich ab. Der reale SMD-Ferrit geht jedoch bereits bei 1 A in Sättigung (vgl. Abbildung 3.23) und der ESD-Strom sieht nur einen Bruchteil der nominellen Impedanz. Die

Simulation mit den nichtlinearen Modellen gibt die Dynamik dieses Systems gut wieder. Tabelle 5.2 stellt die SOA des CANH-Pins den simulierten und gemessenen Werten gegenüber.

	Strom-amplitude	Spannungs-amplitude	Energie
SOA, CANH-Pin	4,0 A	52,0 V	19,2 $\mu$ J
Messung, 8 kV ESD	2,9 A (28 %)	50,0 V (4 %)	7,9 $\mu$ J (59 %)
Simulation nichtlinear, 8 kV ESD	2,9 A (28 %)	45,0 V (13 %)	8,6 $\mu$ J (55 %)
Simulation linear, 8 kV ESD	1,5 A (64 %)	40,0 V (23 %)	5,2 $\mu$ J (73 %)

**Tabelle 5.2: Strom, Spannung und Energie an dem CANH-Pin bei einer 8 kV IEC-ESD.**  
In Klammern ist der Sicherheitsabstand zu SOA in Prozent angegeben.

Das System ist unter einer Annahme des thermischen Ausfallmechanismus an dem CANH-Pin sicher gegenüber einer 8 kV ESD. Die Simulation mit den nichtlinearen Bauelementen zeigt aber eine wesentlich höhere Beanspruchung des CANH-Pins im Vergleich zu den linearen Bauelementen. Bei einem IC-Pin mit einem spannungs- oder strombasierten Ausfallmechanismus reduziert sich der Sicherheitsabstand von 55 % auf 13 %.

### 5.3 Beispiel 3: ESD-Schutz an einem Kopfhörerausgang eines Audio IC

Audio ICs sind in nahezu allen tragbaren elektronischen Anwendungen wie Smartphones, Tablets und Musik-Playern vorzufinden. Messungen an dem untersuchten Audio IC haben eine erstaunlich hohe Eigenfestigkeit von dem Kopfhörerausgang gezeigt. Ein weiterer off-chip Schutz ist eigentlich überflüssig. Eine Untersuchung der Schutzmöglichkeiten ist dennoch interessant, da die I/U-Kennlinie eine sehr geringe Durchbruchspannung aufweist. Obwohl die Abtastfrequenz in typischen Audioanwendungen mit 44,1 kHz aus der ESD-Sicht gering ist, ist die frequenzselektive Schutzstrategie nicht anwendbar. Das Einbringen einer zusätzlichen ohmschen Komponenten in den Signalpfad dämpft stark die Ausgangsleistung, wie z.B. ein 10 k $\Omega$  Widerstand entsprechend Abschnitt 5.1 gegenüber einigen Ohm (typische Werte: 16-600  $\Omega$ ) eines Kopfhörers. Eine rein kapazitive Belastung verzerrt das Audiosignal. Da das Audiosignal eine Wechselspannung ist, können nur bidirektionale spannungsselektive Schutzzelemente eingesetzt werden.

Der MLV (CT0603K14G) zeigt eine bidirektionale Charakteristik, ist jedoch aufgrund der relativ hohen Durchbruchspannung (ca. 27 V) weniger geeignet. Die NXP ESD Schutzdiode (PESD5V0S1BB) weist einen Snapback mit einer Haltespannung von ca. 6,8 V auf. Diese Charakteristik erfüllt nicht ganz die Anforderungen seitens des IC-Pins, die Durchbruchspannung ist deutlich höher. Abbildung 5.6 (links) stellt die I/U-

Kennlinien gegenüber. Aufgrund der Unterschiede in dem differentiellen Widerstand entsteht ein Schnittpunkt bei 7,5 V.

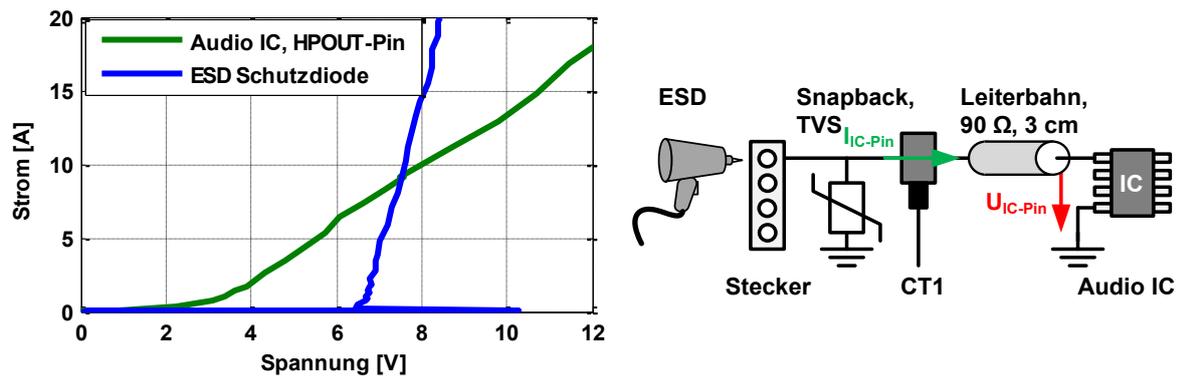


Abbildung 5.6: I/U-Kennlinien des Snapback-Schutzelementes und des HPOUT-Pins (links). Mess- und Simulationsaufbau zum Schutz des HPOUT-Pins (rechts).

Abbildung 5.6 (rechts) zeigt die untersuchte Konfiguration. Diese besteht aus dem Snapback-behafteten Schutzelement, dem CT1-Stromsensor, einer 3 cm langen Leiterbahn und dem IC-Pin. Die Leiterbahnimpedanz (ca. 90 Ω) wurde nicht gemessen, sondern anhand der Geometrie auf der Platine berechnet. Die Verluste wurden vernachlässigt, und das verwendete Simulationsmodell besteht aus mehreren LC-Gliedern. Die Platine soll die Verhältnisse auf einem mobilen Gerät möglichst gut abbilden. Aus diesem Grund wurde keine Spannungsmessung an dem IC-Pin vorgesehen. In der Simulation werden zwei Modelle der NXP ESD Schutzdiode verglichen:

- **Linear**, das Snapback Verhalten und die Einschalt Effekte werden vernachlässigt. Das Modell entspricht einer TVS-Diode nach Abbildung 4.15
- **Nichtlinear**, das Modell für Snapback-behaftete Schutzelemente nach Abbildung 4.26 (links) findet Anwendung.

Abbildung 5.7 veranschaulicht die Ergebnisse. Beide Simulationen spiegeln den gemessenen Strom in den IC-Pin gut wieder.

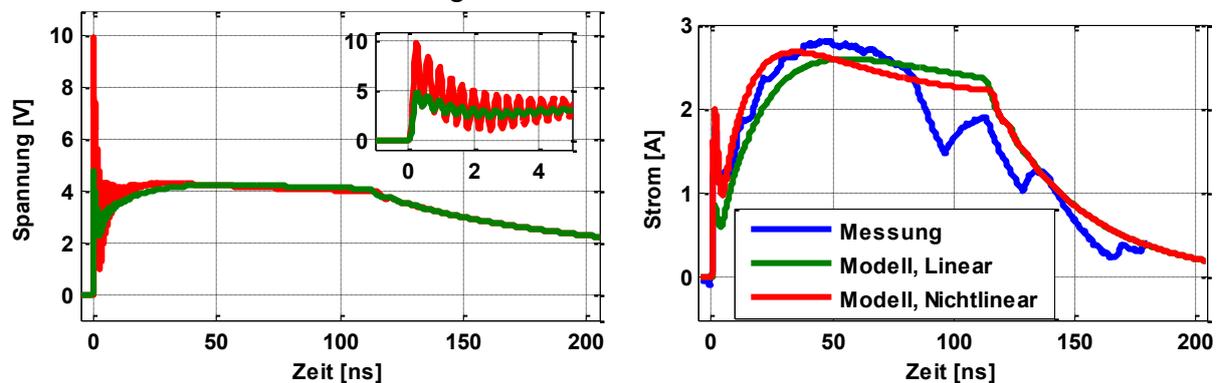


Abbildung 5.7: Spannung (links) und ESD-Strom (rechts) an dem HPOUT-Pin bei einer 8 kV IEC-ESD.

Es fällt auf, dass entgegen den Erwartungen eine erhebliche Schutzwirkung des IC-Pins erreicht wird. Der Hauptanteil des ESD-Stromes fließt durch das Schutzelement.

Von den ca. 16 A einer ESD nach 30 ns (vgl. Abschnitt 2.4) kommen weniger als 3 A an dem IC-Pin an. Diese Schutzwirkung ist auf die Entkopplung des IC-Pins und des Schutzelementes durch die Leiterbahn und den CT1-Stromsensor zurückzuführen. Es wird eine zusätzliche Impedanz in den Strompfad eingebracht. Deren Imaginärteil macht sich in den ersten Nanosekunden bemerkbar und bewirkt das Einschalten des Schutzelementes. Somit dämpft eine Leiterbahn vor allem die ersten Spannungs- und Stromspitzen. Der Realteil der Impedanz eines CT1-Stromsensors (ca. 1,1  $\Omega$  vgl. Abbildung 2.16) wirkt sich im weiteren Verlauf stärker aus. Dieser wird auf den differentiellen Widerstand von dem HPOUT-Pin aufaddiert. Dadurch verläuft die gesamte I/U-Kennlinie deutlich flacher, und der ESD-Strom fließt hauptsächlich durch das Schutzelement. Daraus folgt, dass bei einem niederohmigen IC-Pin mit einer geringen Durchbruchspannung ein hinreichender ESD-Schutz mit einem spannungsselektiven Schutzelement und einem kleinen, seriellen Widerstand (einige Ohm) erreicht werden kann. Die Messung in Abbildung 5.7 zeigt, dass das Schutzelement bei ca. 95 ns und 130 ns ausschaltet und bei 115 ns und 135 ns wieder einschaltet. Diese Effekte treten in der Simulation nicht auf.

Der größte Unterschied bei den beiden Simulationen ist der wesentlich höhere Strom- und Spannungsspeak am IC-Pin bei der Verwendung eines Modells mit dem Snapback. Diese sind hauptsächlich an die Durchbruchspannung des Schutzelementes geknüpft. Bei einem thermischen Ausfallmechanismus sind die kurzen Spitzen eher zweitrangig. Beruht ein ESD-Fehler auf einem Gate-Oxid-Durchbruch kann die erste Stromspitze entscheidend sein.

---

## Zusammenfassung und Ausblick

Elektrostatische Entladungen stellen ein großes Risiko für die Elektronik dar. Eine simulationsgestützte Optimierung hilft, die ESD-Risiken bereits in einer frühen Entwicklungsphase zu erkennen und geeignete Gegenmaßnahmen einzuleiten. Die Güte des Simulationsergebnisses ist direkt mit den Modellen einzelner Komponenten verknüpft. Einen besonderen Stellungswert nehmen dabei die ESD-Schutzelemente ein. Die Charakterisierung und die Modellierung von diesen in verschiedenen Aspekten nicht-linearen Bauelementen war Ziel dieser Arbeit.

Ein erfolgreicher ESD-Schutz eines komplexen Systems setzt die genaue Kenntnis der Eigenschaften einer ESD voraus. Die IEC-Norm [3] gibt nur das Entladenetzwirk und die Stromform vor. Anhand dieser Vorgaben wurden weitere elektrische Eigenschaften, wie die Bandbreite, die zeitliche Ausdehnung und der Energiegehalt einer ESD nach Norm abgeleitet. Diese Größen definieren die Anforderungen an die Messtechnik zur Charakterisierung der Schutzelemente und die Modelle für eine aussagekräftige simulationsgestützte Analyse.

Basierend auf der transienten Natur und den charakteristischen, hohen Amplituden einer ESD sind frequenzselektive und spannungsselektive Schutzstrategien möglich. Die frequenzselektiven Schutzelemente nutzen den Unterschied in der Betriebsfrequenz des IC-Pins und dem ESD-Spektrum aus. Die spannungsselektiven Schutzelemente gehen von einer Differenz zwischen der Betriebs- und ESD-Spannung aus. Das nichtlineare Verhalten dieser Bauelemente kann mit einer der folgenden Kennlinien präzise beschrieben werden:

- **I/U-Kennlinie**, ein spannungs- oder stromabhängiger Leiter (Widerstand),
- **Q/U-Kennlinie**, ein spannungsabhängiger Energiespeicher (Kapazität),
- **$\Phi$ /I-Kennlinie**, ein stromabhängiger Energiespeicher (Induktivitäten).

Die Messtechnik zur Erfassung der charakteristischen Parameter und Kennlinien eines Schutzelementes wurde vorgestellt. Die frequenzabhängige Impedanz beschreibt das Verhalten bei Betriebsbedingungen und ist eine enorme Hilfestellung bei der Analyse des Durchbruchbereichs an spannungsselektiven Schutzelementen. Die Messung wurde mit einem Netzwerkanalysator durchgeführt. Zu diesem Zweck wurden zwei Messadapter entwickelt, die je nach den Eigenschaften des Schutzelementes einen größeren Dynamikbereich vorweisen. Mit der Kalibrierung und den Methoden des De-Embedding wurde der Messbereich auf 1 GHz erweitert und damit die relevante ESD-Bandbreite abgedeckt. Die Impedanzanalyse in verschiedenen Arbeitspunkten kann bereits die ersten Nichtlinearitäten eines Schutzelementes aufzeigen. Der Arbeitspunkt wurde als eine DC-Spannung, ein DC-Strom, oder eine Kombination der beiden Parameter eingestellt. Die gemessene Impedanz-Schar wurde unter der Vorgabe eines Ersatzschaltbildes für das Schutzelement weiter verarbeitet. Dabei wurde in jedem

Arbeitspunkt die gemessene Impedanz mit der Impedanz des Netzwerks im Ersatzschaltbild approximiert. Für die einzelnen Bauelemente sind auf diese Weise arbeitspunktabhängige Kennlinien entstanden. Die Mess- und Approximationsroutinen wurden automatisiert. Die statische I/U-Kennlinie bei kleinen Strömen wurde zusätzlich mit einem Kennlinienschreiber gemessen.

Die nichtlinearen Hochspannungs- und Hochstrom-Kennlinien beschreiben das dominante ESD-Verhalten. Der Transmission Line Pulser (TLP) hat sich in diesem Segment durchgesetzt. Meist beschränkt sich das Einsatzgebiet eines TLP auf die Messung einer quasistatischen I/U-Kennlinien. Dabei werden die Strom- und Spannungsverläufe nur in dem eingeschwungenen Zustand ausgewertet. Dieser Spezialfall senkt zwar die Anforderungen an einen Messadapter, lässt jedoch jegliche Dynamik des Schutzelementes außer Acht. Für diese Arbeit wurde ein vorhandener TLP-Aufbau genauer kalibriert und mit einem Messadapter erweitert. Dieser behält die 50  $\Omega$  Impedanz des TLP-Systems über einen großen Frequenzbereich weitestgehend bei und unterstützt somit auch Anstiegszeiten im Bereich der ersten ESD-Stromspitze (ca. 0,8 ns). Mit diesen Maßnahmen wurde die Informationsausbeute bei einem gleichbleibenden Messaufwand erheblich gesteigert. Die gemessenen Spannungs- und Stromverläufe wurden je nach Schutzelement zu den folgenden Größen verarbeitet:

- **I/U-Kennlinie** eines spannungselektiven Schutzelementes,
- **Q/U-Kennlinie** einer Kapazität (einige Piko- bis Nanofarad), auch der parasitären Kapazität eines spannungselektiven Schutzelementes im Vordurchbruchbereich,
- **$\Phi$ /I-Kennlinie** einer Induktivität (einige Nano- bis Mikrohenry).

Die einzelnen TLP-Verläufe, die zu einem Fehler geführt haben, liefern wichtige Hinweise zu den Fehlermechanismen. Eine quantitative Analyse der Degradation infolge einer wiederholten Pulsbelastung wurde ebenfalls ermöglicht. Die gemessenen dynamischen Einschalt effekte helfen, das Ersatzschaltbild des Schutzelementes zu identifizieren, und können auch zur Parametrierung herangezogen werden.

Die vorgestellte TLP-Datenverarbeitung der nichtlinearen Kennlinien funktioniert gut, wenn das vermessene Schutzelement nur einen einzelnen dominanten, nichtlinearen Parameter hat (z.B. die Kapazität eines Vielschicht-Keramikkondensators). Diese Bedingung muss zumindest in einem bestimmten Zeit- bzw. Spannungsbereich erfüllt sein. Z.B. ein Vielschicht-Varistor verhält sich im Vordurchbruchbereich kapazitiv, dagegen ist im eingeschwungenen Hochstrombereich nur die I/U-Kennlinie dominant. Eine Erweiterung der TLP-Datenverarbeitung auf die Schutzelemente mit mehreren, gleichzeitig untereinander interagierenden nichtlinearen Parametern ist denkbar. Es wurde gezeigt, dass sowohl die entwickelten Simulationsmodelle als auch die vorgestellte Messtechnik die Anforderungen seitens ESD erfüllen. Unter diesen Voraussetzungen sollte eine rekursive Parametrierung möglich sein. In die Analyse der Strom-

und Spannungsverläufe bei einer bestimmten TLP-Ladespannung würden alle Messergebnisse bei den geringeren TLP-Ladespannungen einfließen. Eine mathematische Herleitung und eine Realisierung der entsprechenden Methoden sind zukünftigen Arbeiten vorbehalten.

Verhaltensmodelle für die Schutzelemente, die auf Basis der erzielten Messergebnisse parametrierbar sind, wurden entwickelt. Die netzwerkbasierte Modellierung ist für diesen Einsatz gut geeignet. Die einzelnen Bauelemente im Ersatzschaltbild können nichtlinear modelliert und mit Kennlinien parametrierbar werden. Der Bezug zwischen den beobachteten nichtlinearen Effekten und den physikalischen Ursachen wurde jeweils mit einer Literaturstudie hergestellt. Die publizierten Modellierungsansätze wurden analysiert und die notwendigen Ergänzungen wurden abgeleitet. Neben einer einfachen Parametrierung mit den Kennlinien, wurde eine hohe Simulationsstabilität angestrebt und erreicht. Ist die Eigensicherheit des Schutzelementes bei ESD nicht gegeben, wurde der Fehlermechanismus identifiziert und in dem Simulationsmodell hinterlegt. Diese systematische Vorgehensweise wurde auf Bauelemente der beiden Schutzstrategien übertragen. Die Simulationsmodelle wurden mit den TLP-Verläufen im Hochstrombereich validiert. Eine hohe Übereinstimmung zwischen der Simulation und der Messung wurde erreicht. Die Verbesserung gegenüber den einfachen bzw. linearen Simulationsmodellen war stets präsent. In einer weiteren Validierung wurde die ESD-Festigkeit von drei Systemen untersucht. Die Simulationsergebnisse haben die dynamische Wechselwirkung einzelner Elemente in dem ESD-Strompfad gut reproduziert.

Die tatsächliche ESD-Leistungsfähigkeit der untersuchten Schutzelemente ist individuell, repräsentativ sind nur die Phänomene und nicht die absoluten Amplituden. Mit diesem Hintergrund wurde auf eine Bewertung und eine Pauschalisierung der gemessenen Leistungsfähigkeit verzichtet.

Mit den frequenzselektiven Schutzelementen kann ein wirksamer ESD-Schutz mit einer EMV-Entstörung kombiniert werden. Die beobachteten Nichtlinearitäten sind eine Begleiterscheinung der Miniaturisierung, die erst durch den Einsatz der hochpermeablen und hochpermittiven Werkstoffe ermöglicht wurde. Die ESD-Amplituden führen unmittelbar zu den Sättigungseffekten. Die Q/U-Kennlinie eines Vielschicht-Keramikkondensators ist stark nichtlinear und muss bei einer simulationsbasierten Analyse beachtet werden. In einem Worst-Case führt eine ESD einen dielektrischen Durchbruch herbei und schließt das gesamte System kurz. Auch bei einem SMD-Ferrit muss das Simulationsmodell die nichtlineare  $\Phi/I$ -Kennlinie berücksichtigen. Das vorgestellte Modell geht von linearen ohmschen Verlusten aus. In Zukunft sollten diese ebenfalls nichtlinear modelliert werden.

Die nichtlineare I/U-Kennlinie eines spannungsselektiven Schutzelementes ist eine gewollte und für den ESD-Schutz essentielle Eigenschaft. Der Übergang von einem sperrenden in den leitenden Zustand wird von den dynamischen, teils nichtlinearen Ein-

schalteffekten begleitet. Diese können einen erheblichen Einfluss auf die Leistungsfähigkeit des Schutzelementes nehmen. Ein Vielschicht-Varistor, eine Silizium-Lawinendiode und ein Snapback-behaftetes Schutzelement wurden analysiert. Es wurde jeweils eine allgemeingreifende Gleichung zur Modellierung der I/U-Kennlinie vorgestellt. Die charakteristischen Parameter in diesen Gleichungen sind anschaulich und können ohne einen großen Aufwand der Messung entnommen werden. Es wurde gezeigt, dass die parasitäre Kapazität eines Schutzelementes nur unter einer bestimmten Relation zu der Durchbruchspannung einen Einfluss auf das ESD-Verhalten nimmt. Diese war bei den untersuchten Schutzelementen stets nichtlinear, jedoch für das ESD-Verhalten vernachlässigbar. Die Einschalteneffekte in Form einer Spannungsüberhöhung wurden modelliert. Das Einschaltverhalten wird besonders bei High-Speed-Anwendungen immer wichtiger.

In dieser Arbeit wurde eine systematische Charakterisierung und Modellierung der Schutzelemente für ESD vorgestellt. Mit immer neueren Anforderungen an den ESD-Schutz gewinnt diese Thematik zunehmend an Bedeutung. Es ist auch denkbar, die Methoden, ohne gravierende Anpassungen, auf transiente Überspannungen eines anderen Ursprungs zu übertragen. Der Messbereich muss entsprechend der Puls-Gattung angepasst werden, z.B. auf Burst (IEC/EN 61000-4-4) und Surge (IEC/EN 61000-4-5) in der Verbraucherelektronik oder die ISO-Pulse (ISO-7637) für die Kfz-Anwendungen. Elektromobilität gewinnt an Bedeutung. Die Hochvolt-Stränge werden mit dem klassischen 12 V Bordnetz direkt oder indirekt verkoppelt. Neue Pulsformen mit steilen Flanken und hohen Amplituden sind zu erwarten. Die grundlegenden Schutzkonzepte bleiben aber erhalten, und die entwickelten Methoden können auch hier verwertet werden.

---

## Literatur

- [1] Industry Council on ESD Target Levels, "White Paper 3: System Level ESD, Part I: Common Misconception and Recommended Basic Approaches," 2010.
- [2] Industry Council on ESD Target Levels, "White Paper 1: A Case for Lowering Component Level HBM/MM ESD Specifications and Requirements," 2010.
- [3] IEC 61000-4-2, "Electromagnetic compatibility (EMC) - Part 4-2: Testing and measurement techniques - Electrostatic discharge immunity test," 2008.
- [4] ISO10605, "Road vehicles - Test methods for electrical disturbances from electrostatic discharge," 2008.
- [5] V. Vashchenko und M. Scholz, "System Level ESD Protection," Springer, ISBN: 3319032208, 2014.
- [6] J. Prymak und J. Piper, "ESD Susceptibility of Ceramic Multilayer Capacitors," Capacitor and Resistor Technology Symposium, 1996.
- [7] J. Bergenthal und J. Prymak, "Electrostatic Discharge (ESD) Concerns for Ceramic Capacitors," Capacitor and Resistor Technology Symposium, 1999.
- [8] R. Demcko und B. Ward, "MLCC ESD Characterization," Capacitor and Resistor Technology Symposium, 2007.
- [9] R. Chundru, Z. Li, D. Pommerenke, K. Kam und R. Steinfeld "An evaluation of TVS devices for ESD protection," 2011 International Symposium on Electromagnetic Compatibility, 2011.
- [10] Y. Cao, B. Arndt, F. zur Nieden, F. Kremer, M. Stecher und S. Frei, "Charakterisierung und systematische Bewertung von externen ESD Schutzelementen," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2010.
- [11] T. Maloney und N. Khurana, "Transmission Line Pulsing Techniques For Circuit Modeling of ESD Phenomena," 1985.
- [12] Arbeitsgebiet Bordsysteme TU Dortmund, Missouri University of Science and Technology und AVL-Trimerics GmbH, "High-voltage coupling in electronic devices and control units," Forschungsvereinigung Automobiltechnik e. V., FAT-Schriftenreihe, 2013, online: [www.vda.de/en/downloads/1146/](http://www.vda.de/en/downloads/1146/)
- [13] D. Johnsson und H. Gossner, "Study of system ESD codesign of a realistic mobile board," Electrical Overstress/Electrostatic Discharge Symposium, 2011.
- [14] J. Willemen et al., "Characterization and modeling of transient device behavior under CDM ESD stress," Electrical Overstress/Electrostatic Discharge Symposium, 2003.
- [15] S. Scheier und S. Frei, "Characterization and modeling of ESD-behavior of multi-layer ceramic capacitors," IEEE International Symposium on Electromagnetic Compatibility, 2013.

- 
- [16] B. S. Seol, D. Pommerenke et al., "A circuit model for ESD performance analysis of printed circuit boards," Electrical Design of Advanced Packaging and Systems Symposium, 2008.
- [17] Q. Huang und G Feng, "Impact of parasitic inductance on effectiveness of TVS diodes," International Symposium on Electromagnetic Compatibility, 2013.
- [18] C. Rostamzadeh, H. Dadgostar und F. Canavero, "Electrostatic Discharge Analysis of Multi Layer Ceramic Capacitors," IEEE International Symposium on Electromagnetic Compatibility, 2009.
- [19] F. Streibl, "Electrostatic Discharge Performance of Passive Surface-Mount Components," Universität Stuttgart, Dissertation, 2011.
- [20] A. Teverovsky, "Breakdown voltages in ceramic capacitors with cracks," IEEE Transactions on Dielectrics and Electrical Insulation, 2012.
- [21] D. Zhang, T. Hubing, A. Ritter und K. Patil, "Electrical Behavior of Multi-Layer Ceramic Capacitors Damaged by Electrostatic Discharge," Technical report, CVEL-14-065, 2014.
- [22] D. Zhang und T. Hubing, "High-Voltage Pulse Testing of Multi-layer Ceramic Capacitors," Technical report: CVEL-13-048, 2014.
- [23] T. Li, D. Pommerenke, et al., "System-Level Modeling for Transient Electrostatic Discharge Simulation," IEEE Transactions on Electromagnetic Compatibility, 2015.
- [24] L. Lifang, C. Duvvury, A. Jahanzeb und J. Park, "SPICE simulation methodology for system level ESD design," Electrical Overstress/Electrostatic Discharge Symposium, 2010.
- [25] S. Bertonnaud, C. Duvvury und A. Jahanzeb, "IEC system level ESD challenges and effective protection strategy for USB2 interface," Electrical Overstress/Electrostatic Discharge Symposium, 2012.
- [26] N. Monnereau, F. Caignet, D. Tremouilles, N. Nolhier und M. Bafleur, "A System-Level Electrostatic-Discharge-Protection Modeling Methodology for Time-Domain Analysis," IEEE Transactions on Electromagnetic Compatibility, 2013.
- [27] B. Arndt, F. zur Nieden, F. Kremer, Y. Cao, J. Edenhofer und S. Frei, "Modellierung und Simulation von ESD-Schutzelementen mit VHDL-AMS," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2010.
- [28] A. Schwab und W. Kürner, "Elektromagnetische Verträglichkeit, 6. Auflage", Springer, ISBN 9783642166099, 2011.
- [29] ESD Association, "Standard Test Method for Electrostatic Discharge Sensitivity Testing, Human Body Model (HBM) - Component Level, ANSI/ESD STM5.1," 2003.
- [30] ESD Association, "Standard Test Method for Electrostatic Discharge Sensitivity Testing, Machine Model (MM) - Component Level, ESD STM5.2," 2001.

- 
- [31] ESD Association, "Standard Test Method for Electrostatic Discharge Sensitivity Testing, Charged Device Model (CDM) - Component Level, ESD STM5.3.1," 2001.
- [32] F. zur Nieden, "Charakterisierung und Modellierung von ESD-Prüfgeneratoren," TU-Dortmund, Dissertation, 2014.
- [33] S. Scheier und S. Frei, "Analysis of Passive ESD-Filters," Arbeitsgebiet Bord-systeme TU-Dortmund, interner Bericht, 2013.
- [34] S. Scheier, F. zur Nieden, B. Arndt und S. Frei, "Simulation of ESD Thermal Failures and Protection Strategies on System Level," IEEE Transactions on Electromagnetic Compatibility, 2015
- [35] B. Girod, R. Rabenstein und A. Stenger, "Einführung in die Systemtheorie," ISBN 978-3519161943, 2003.
- [36] M. Reisch, "Elektronische Bauelemente: Funktion, Grundschaltungen, Modellierung mit SPICE," ISBN 978-3540340140, 2007.
- [37] A. Amerasekera, C. Duvvury, W. Anderson, H. Gieser und S. Ramaswamy "ESD in Silicon Integrated Circuits, Second Edition," ISBN 978-0471498711, 2002.
- [38] H. Gossner, K. Esmark und W. Stadler, "Simulation methods for ESD protection development," ISBN: 978-008044144, 2003.
- [39] NXP Semiconductors, "Discrete semiconductors selection guide 2015," [www.nxp.com](http://www.nxp.com), 2015.
- [40] K. Glöser, "Alternative Methoden des Überspannungs- und ESD-Schutzes," TU-Kaiserslautern, Dissertation, ISBN 3-936890-85-4, 2005.
- [41] A. Keenan, "Störunterdrückung mit EMV-Ferriten," EMC Kompendium, 2003.
- [42] O. Semenov, H. Sarbishaei und M. Sachdev, "ESD Protection Device and Circuit Design for Advanced CMOS Technologies," ISBN 978-1402083006, 2008.
- [43] NXP Semiconductors, "Bidirectional ESD protection diode PESD5V0S1BB, product data sheet, Rev. 04," [www.nxp.com](http://www.nxp.com), 2009.
- [44] ON Semiconductor, "Transient Voltage Suppressor ESD9B5.0ST5G, Rev. 04," <http://www.onsemi.com/>, 2005.
- [45] Epcos AG, "SMD multilayer varistor CT0603K14G," <https://de.tdk.eu/>, 2011.
- [46] Infineon Technologies AG, "Bi-directional TVS Diode ESD8V0R1B," [www.infineon.com](http://www.infineon.com), 2009.
- [47] IEC 61000-4-5, "Electromagnetic compatibility (EMC) – Part 4-5: Testing and measurement techniques - Surge immunity," 2013.
- [48] W. Schmidt, K. Feser, et al., "Behaviour of MO-surge-arrester blocks to fast transients," IEEE Transactions on Power Delivery, 1989.
- [49] IEEE Working Group 3.4.11, "Modeling of metal oxide surge arresters," IEEE Transactions on Power Delivery, 1992.

- 
- [50] L.Y.C. Liang und V.J. Gosbell, "Diode forward and reverse recovery model for power electronic SPICE simulations," IEEE Transactions on Power Electronics, 1990.
- [51] S. Scheier, D. Deelmann, S. Frei, C. Widemann und W. Mathis, "A combined time and frequency domain characterization method for modeling of overvoltage protection elements," IEEE International Symposium on Electromagnetic Compatibility, 2015.
- [52] S. Scheier und S. Frei, "Modellierung und messtechnische Parametrierung im Zeit- und Frequenzbereich von Überspannungsschutzelementen," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2016.
- [53] Littelfuse, "Application Notes AN9768: TVS Devices and Principles," www.littelfuse.com, 1998.
- [54] B. Orr, P. Maheshwari, D. Pommerenke, H. Gossner und W. Stadler, "Analysis of current sharing in large and small-signal IC pin models," Electrical Overstress/Electrostatic Discharge Symposium, 2014.
- [55] M. Scholz et al., "System-Level ESD Protection Design Using On-Wafer Characterization and Transient Simulations," IEEE Transactions on Device and Materials Reliability, 2014.
- [56] T. Steinecke, M. Unger, S. Scheier, S. Frei, J. Bačmaga und A. Barić, "System-ESD validation of a microcontroller with external RC-filter," International Workshop on Electromagnetic Compatibility of Integrated Circuits, 2013.
- [57] R. Frevert, J. Haase, R. Jancke, U. Knöchel, P. Schwarz, R. Kakerow und M. Darianian, "Modeling and Simulation for RF System Design," ISBN 978-0387275840, 2005.
- [58] H. Heuermann, "Hochfrequenztechnik, Komponenten für High-Speed und Hochfrequenzschaltungen," ISBN 978-3834807694, 2009.
- [59] R. Elsner, "Nichtlineare Schaltungen: Grundlagen, Berechnungsmethoden, Anwendungen (Nachrichtentechnik)," ISBN 978-3-540-10477-3, 1981.
- [60] W.J. Rugh, "Nonlinear System Theory - The Volterra/Wiener Approach," Web version, 2002.
- [61] W. Mathis, "Theorie nichtlinearer Netzwerke," ISBN 978-3-540-18365-5, 1987.
- [62] E. Philippow, "Nichtlineare Elektrotechnik," Akademische Verlagsgesellschaft Geest & Portig, 1971.
- [63] R. Lerch, "Elektrische Messtechnik - analoge, digitale und computergestützte Verfahren," ISBN 978-3642226083, 2012.
- [64] K. Kupfmüller, W. Mathis und A. Reibiger, "Theoretische Elektrotechnik: Eine Einführung, 18. Auflage", ISBN 9783540785897, 2008.
- [65] D. Pozar, "Microwave Engineering, 4th edition," ISBN 978-1118298138, 2011.
- [66] C. R. Paul, "Analysis of Multiconductor Transmission Lines, 2d Edition" ISBN: 978-0470131541, 2008.

- 
- [67] Agilent Technologies, "Application Note: Impedance Measurements, Evaluating EMC Components with DC Bias Superimposed," 2009.
- [68] Agilent Technologies, "Application Note 154: S-Parameter Design," 2006.
- [69] Agilent Technologies, "Application Note 1364-1: De-embedding and Embedding S-Parameter Networks Using a Vector Network Analyzer," 2004.
- [70] Keysight Technologies, "Keysight E5061B Data Sheet," 2015.
- [71] W. Simbuerger, D. Johnsson und M. Stecher, "High Current TLP Characterisation: An Effective Tool for the Development of Semiconductor Devices and ESD Protection Solutions," ARMMMS RF & Microwave Society, 2012.
- [72] J. E. Barth, K. Verhaege, L. G. Henry und J. Richner, "TLP calibration, correlation, standards, and new techniques," IEEE Transactions on Electronics Packaging Manufacturing, 2001.
- [73] R. A. Ashton, "Extraction of time dependent data from time domain reflection transmission line pulse measurements [ESD protection design]," IEEE International Conference on Microelectronic Test Structures, 2005.
- [74] Y. Cao, W. Simburger und D. Johnsson, "Rise-Time Filter Design for Transmission-Line Pulse Measurement Systems," German Microwave Conference, 2009.
- [75] Tektronix, Inc., "AC Current Probes: CT1, CT2, CT6 Data Sheet," <http://www.tektronix.com/>, 2015.
- [76] High Power Pulse Instruments GmbH, online: <http://www.hppi.de/>, 2015.
- [77] KEMET Corporation, "Ceramic Chip Capacitors," online: [www.kemet.com](http://www.kemet.com), 2015.
- [78] E. Ivers-Tiffée und W. von Münch, "Werkstoffe der Elektrotechnik," ISBN 978-3-8351-0052-7, 2007
- [79] H. Schaumburg, "Werkstoffe und Bauelemente der Elektrotechnik: Keramik," ISBN 978-3663059776, 1994.
- [80] ETH Zürich, "Funktionskeramik," Professur für nichtmetallische Werkstoffe, [www.nonmet.mat.ethz.ch](http://www.nonmet.mat.ethz.ch), 2001.
- [81] Murata Manufacturing, "Basics of Noise Countermeasures, Chip ferrite beads," <http://www.murata.com/>, 2015.
- [82] Würth Electronics, "Trilogie der induktiven Bauelemente: Applikationshandbuch für EMV-Filter, Schaltregler und HF-Schaltungen," ISBN 978-3899291513, 2008.
- [83] Vishay Intertechnology, "EMI RFI Solutions," online: [www.vishay.com/docs/49259/emi\\_rfi.pdf](http://www.vishay.com/docs/49259/emi_rfi.pdf), Zugriff: September 2015.
- [84] O. Zinke und H. Seither, "Widerstände, Kondensatoren, Spulen und ihre Werkstoffe," ISBN 978-3-540-11334-8, 1982.
- [85] TDK Corporation, "Chip beads for general signal line, MMZ2012 Type" <https://de.tdk.eu/>, 2016.
- [86] F. Gräbner, "EMV-gerechte Schirmung," ISBN 978-3-8348-1490-6, 2011.

- 
- [87] K. S. Cole und R.H. Cole, "Dispersion and Absorption in Dielectrics – I. Alternating Current Characteristics," *The Journal of Chemical Physics* 9, 1941.
- [88] Fair-Rite Products Corp., "Ferrite Components for the Electronics Industry," online: [www.fair-rite.com](http://www.fair-rite.com), Zugriff: September 2015.
- [89] C. Burket, "All Ferrite Beads are not created equal – Understanding the importance of ferrite bead material behavior," In *Compliance Magazine*, 2010.
- [90] B. Gustavsen und A. Semlyen, "Rational approximation of frequency domain responses by vector fitting," *IEEE Transactions on Power Delivery*, 1999.
- [91] B. Gustavsen, "Improving the pole relocating properties of vector fitting," *IEEE Transactions on Power Delivery*, 2006.
- [92] R. Achar, M.S. Nakhla, "Simulation of high-speed interconnects," *Proceedings of the IEEE*, 2001.
- [93] A.E. Engin, W. Mathis, W. John, G. Sommer und H. Reichl, "Closed-form network representations of frequency-dependent RLGC parameters," *International journal of circuit theory and applications*, 2005.
- [94] M. Rossinelli und F. Greuter, "Zinkoxid-Varistoren: Herstellung und elektrische Eigenschaften," *ETG-Fachbericht Nr. 29*, VDE-Verlag, 1989.
- [95] K. Gupta, "Application of Zinc Oxide Varistors," *Journal of the American Ceramic Society*, 1990.
- [96] R. Clarke, "Varistor Ceramics," *Journal of the American Ceramic Society*, 1999.
- [97] A. Haddad und D.F. Warne, "Advances in High Voltage Engineering," ISBN 978-0852961582, 2007.
- [98] R. Einzinger, "Nichtlineare elektrische Leitfähigkeit von Dotierter ZnO Keramik," TU-München, Dissertation, 1982.
- [99] G. E. Pike, "Electronic Properties of ZnO Varistors: A New Model," *Materials Research Society Symposium Proceedings*, 1982.
- [100] Epcos AG, "CTVS, Multilayer Varistors for Automotive: Automotive E series for ESD and transient protection," <https://en.tdk.eu>, 2014.
- [101] J. Lepkowski und W. Lepkowski, "Evaluating TVS Protection Circuits with SPICE," <http://www.powerselectronics.com/>, 2006.
- [102] U. Tietze und C. Schenk, "Halbleiter-Schaltungstechnik," ISBN 3-540-64192-0, 1999.
- [103] NXP Semiconductors, "Low capacitance unidirectional ESD protection diodes PESD5V0L1UA, product data sheet, Rev. 01," [www.nxp.com](http://www.nxp.com), 2009.
- [104] M. Mergens, "On-Chip ESD Protection in Integrated Circuits: Device Physics, Modeling, Circuit Simulation," ISBN 3896497014, 2001.
- [105] A. Wang, "On-chip ESD protection for integrated circuits, an IC design perspective," ISBN: 0306476185, 2002.
- [106] S. H. Voldman, "ESD: Circuits and Devices," ISBN: 0470847549, 2006.

- 
- [107] M.D. Ker und C.Y. Lin, "Low-Capacitance SCR With Waffle Layout Structure for On-Chip ESD Protection in RF ICs," IEEE Transactions on Microwave Theory and Techniques, 2008.
- [108] J.Y. Park, et al., "Low-Capacitance Low-Voltage Triggered SCR ESD Clamp Using nMOS With Asymmetric Drain for RF ICs," IEEE Transactions on Microwave Theory and Techniques, 2011.
- [109] H. Baumgärtner und R. Gärtner, "ESD-Elektrostatische Entladungen, Ein Zuverlässigkeitsproblem in der Elektroindustrie," ISBN: 978-3486238037, 1997.
- [110] G. Langguth, W. Soldner, A. Ille, A. Cristofoli und M. Wendel, "Thyristor compact model for ESD, DC and RF simulation," Electrical Overstress/Electrostatic Discharge Symposium, 2013.
- [111] S. M. Yang, E. Hema, G. Sheu, A. Mrinal, M. Amanullah und P. Chen, "A novel HSPICE macro model for the ESD behavior of gate grounded NMOS and gate coupled NMOS," China Semiconductor Technology International Conference, 2015.
- [112] C. Jiao und Z. Yu, "A Robust Novel Technique for SPICE Simulation of ESD Snapback Characteristic," Electrical Overstress/Electrostatic Discharge Symposium, 2006.
- [113] C. Jiao und Z. Yu, "A Novel GGNMOS Macro-Model for ESD Circuit Simulation," Chinese Journal of Electronics, 2009.
- [114] B. Arndt, F. zur Nieden und S. Frei, "Modellierung und Simulation der ESD-Zerstörfestigkeit von integrierten Schaltungen in KFZ-Anwendungen," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2012.
- [115] N. Monnereau, F. Caignet, N. Nolhier, M. Bafleur und D. Tremouilles, "Investigation of Modeling System ESD Failure and Probability Using IBIS ESD Models," IEEE Transactions on Device and Materials Reliability, 2012.
- [116] C. Austermann, S. Scheier und S. Frei, "Modellierung von ESD Schutzelementen mit Snapback-Verhalten," 14. ESD Forum Tagung, 2015.
- [117] R. P. Santoro, "Piecewise-linear modeling of I-V characteristics with SPICE," IEEE Transactions on Education, 1995.
- [118] C. Widemann, S. Scheier, J. Werner, S. Frei und W. Mathis, "Behavioral Modeling and Simulation of Multi-Layer Varistors Utilizing Hardware Description Languages," IEEE International Symposium on Electromagnetic Compatibility, 2014.
- [119] U. Hilger, "EMV Störfestigkeitssimulationen an ausgedehnten Kfz-Bussystemen," TU-Dortmund, Dissertation, 2014.
- [120] ON Semiconductor, "AND8169/D: EMI/ESD Protection Solutions for the CAN Bus," [www.onsemi.com](http://www.onsemi.com), 2014.

---

## Veröffentlichungen

1. S. Scheier und S. Frei, "Modellierung und messtechnische Parametrierung im Zeit- und Frequenzbereich von Überspannungsschutzelementen," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2016.
2. S.C. Yener, S. Scheier und S. Frei, "Behavioural model based simulation of the ESD-soft-failure-robustness of microcontroller inputs," IEEE International Symposium on Electromagnetic Compatibility, 2016.
3. S. Scheier, F. zur Nieden, B. Arndt und S. Frei, "Simulation of ESD Thermal Failures and Protection Strategies on System Level," IEEE Transactions on Electromagnetic Compatibility, 2015, 2016 Richard B. Schulz Best Transactions Paper Award Honorable Mention.
4. C. Austermann, S. Scheier und S. Frei, "Modellierung von ESD Schutzelementen mit Snapback-Verhalten," 14. ESD Forum Tagung, 2015.
5. S. Scheier, D. Deelmann, S. Frei, C. Widemann und W. Mathis, "A combined time and frequency domain characterization method for modeling of overvoltage protection elements," IEEE International Symposium on Electromagnetic Compatibility, 2015.
6. S. Scheier und S. Frei, "Analysis of ESD-Robustness of Multi Layer Ceramic Capacitors in System Applications," Electrical Overstress/Electrostatic Discharge Symposium, 2014, Invited Talk.
7. C. Widemann, S. Scheier, J. Werner, S. Frei und W. Mathis, "Behavioral Modeling and Simulation of Multi-Layer Varistors Utilizing Hardware Description Languages," IEEE International Symposium on Electromagnetic Compatibility, 2014.
8. S. Scheier und S. Frei, "Charakterisierung und Modellierung der ESD-Zerstörfestigkeit von integrierten Schaltungen unter Berücksichtigung verschiedener ESD-Ausfallmechanismen," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2014.
9. T. Steinecke, M. Unger, S. Scheier, S. Frei, J. Bačmaga und A. Barić, "System-ESD validation of a microcontroller with external RC-filter," International Workshop on Electromagnetic Compatibility of Integrated Circuits, 2013.
10. S. Scheier und S. Frei, "Analyse des ESD-Verhaltens von Keramikvielschicht-Kondensatoren zur Bewertung der Festigkeit im Systemverbund," 13. ESD Forum Tagung, 2013, Best Paper.
11. S. Scheier, S.A. Hassanpour Razavi und S. Frei, "Simulationsbasierte Optimierung von ESD-Schutzkonzepten für Integrierte Schaltungen," ASIM Fachtagung, 2013.

12. S. Scheier und S. Frei, "Characterization and modeling of ESD-behavior of multi-layer ceramic capacitors," IEEE International Symposium on Electromagnetic Compatibility, 2013.
13. F. zur Nieden, S. Scheier und S. Frei, "Circuit Models for ESD-Generator-Cable Field Coupling Configurations Based on Measurement Data," IEEE International Symposium on Electromagnetic Compatibility, 2011.
14. F. zur Nieden, S. Scheier, B. Arndt und S. Frei, "Untersuchung von ESD-Einkopplungen auf Platinenebene," Internationale Fachmesse und Kongress für Elektromagnetische Verträglichkeit, EMV 2012.
15. F. zur Nieden, S. Scheier, B. Arndt und S. Frei, "Gefährdung von integrierten Schaltungen durch Überkopplungen zwischen Leiterbahnen auf Platinen," 12. ESD Forum Tagung, 2011.

---

## Betreute Abschlussarbeiten

1. D. Deelmann, "Entwicklung von Modellen für nichtlineare Einschalteneffekte von ESD-Schutzelementen für KFZ-Anwendungen," TU-Dortmund, Masterarbeit, 2015.
2. S. Oenal, "Analyse und Modellierung von ESD-Ausfallmechanismen von Mikrocontrollern auf Systemebene," TU-Dortmund, Masterarbeit, 2014.
3. A. Ernst, "Entwicklung eines innovativen ESD-Generators," TU-Dortmund, Masterarbeit, 2013.
4. W. Tesch, "Entwicklung von Simulationsmodellen für Elektronik ICs für ESD-Untersuchungen auf Systemebene," TU-Dortmund, Diplomarbeit, 2013.
5. W. Tesch, "Erfassung und Bewertung von Degradationseffekten infolge von ESD-Ereignissen an ESD-Schutzelementen," TU-Dortmund, Studienarbeit, 2013.
6. C. Austermann, "Entwicklung von Verhaltensmodellen für Snapback behaftete ESD-Schutzelemente für Simulation auf Systemebene," TU-Dortmund, Bachelorarbeit, 2015.
7. C. Heidenreich, "Korrelation von Messverfahren im Zeit- und Frequenzbereich für die Analyse von Komponenten zum Schutz vor Überspannungen in elektronischen Kfz-Systemen," TU-Dortmund, Bachelorarbeit, 2015.
8. A. Kueneze, "Identifikation und Modellierung von ESD-Schutzkonzepten in einem CAN-Transceiver für Kfz-Anwendungen," TU-Dortmund, Bachelorarbeit, 2014.
9. M. Alija, "Entwicklung von Simulationsmodellen für Multi-Layer Varistoren und ESD-Störfestigkeitsuntersuchung auf Systemebene," TU-Dortmund, Bachelorarbeit, 2012.
10. M. Al-Askary, "TLP-basierte Charakterisierung des Hochstromverhaltens von Ferriten zur ESD-Störfestigkeitsuntersuchung auf Systemebene," TU-Dortmund, Bachelorarbeit, 2012.